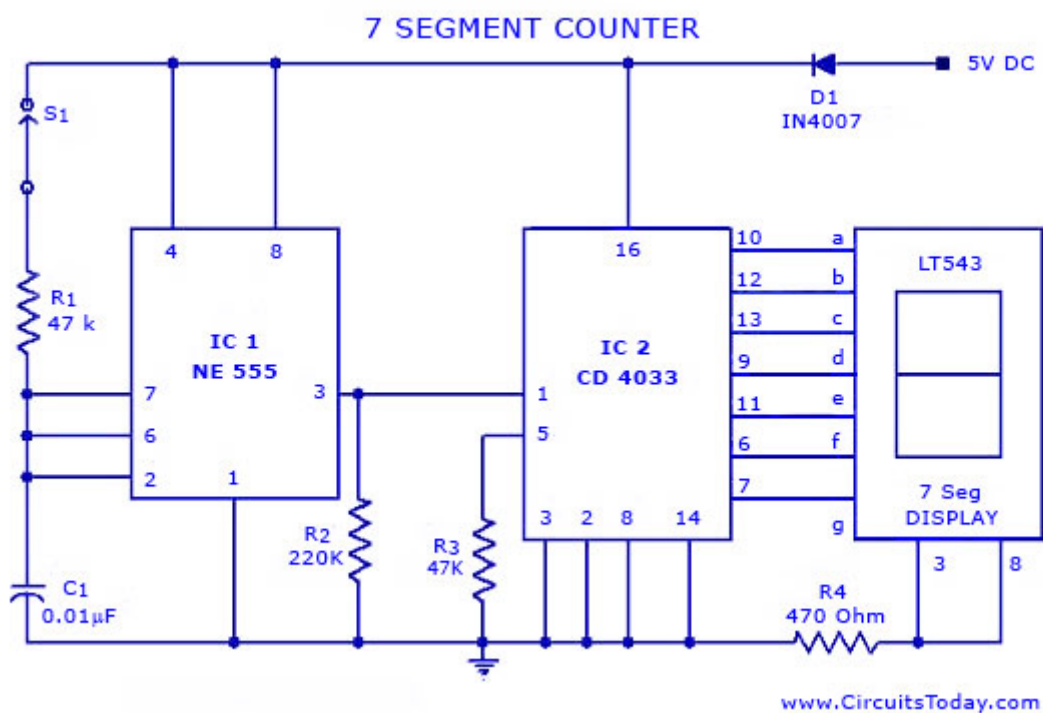


Ψηφιακά Ηλεκτρονικά 2^{ης} Τάξης



Περιεχόμενα

Εισαγωγή στα Ψηφιακά Ηλεκτρονικά
Συστήματα Αρίθμησης και Δυαδικοί Κώδικες
Αναλογικά και Ψηφιακά Σήματα
Λογικές Πύλες
Απλά Συνδυαστικά Λογικά Κυκλώματα
Χρονικά Διαγράμματα
Έλεγχος Ψηφιακών Σημάτων
Άλγεβρα Boole
Διαγράμματα Venn
Θεωρήματα De Morgan
Λογικές Συναρτήσεις από Πίνακα Αληθείας
Σύνθεση Λογικών Κυκλωμάτων με Πύλες NAND και NOR
Σύνθεση Συνδυαστικών Λογικών Κυκλωμάτων
Άλγεβρα Διακοπών
Λογικές Οικογένειες
Αθροιστές
Πολυπλέκτες
Ψηφιακοί Συγκριτές
Εργαστηριακές Ασκήσεις
Τυπολόγιο
Βιβλιογραφία

ΕΙΣΑΓΩΓΗ ΣΤΑ ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ

Στόχος το Φεγγάρι: Η Πρόκληση για τη Μηχανική των Διαστημοπλοίων Apollo *

" Το πρόγραμμα Apollo ήταν μια πολιτικά επιβεβλημένη προσαγή σχεδιασμένη να αποδείξει την Αμερικανική ανωτερότητα σε αντιπαράθεση με το Σοβιετικό ανταγωνισμό. Η αποστολή του Apollo 17 τερμάτισε το Δεκέμβρη 1972 αυτή την ιστορική πρώτη φάση της επανδρωμένης εξερεύνησης των πλανητών. Όμως η κληρονομιά του προγράμματος Apollo παραμένει ακόμη και σήμερα 30 χρόνια μετά στις επιστήμες, την τεχνολογία και στο πολιτισμό.

Όταν το 1961 ο Πρόεδρος Kennedy έδωσε την υπόσχεση για την προσελήνωση του ανθρώπου στο φεγγάρι πριν από το τέλος της δεκαετίας, η Αμερική είχε μόνο 15 λεπτά και 22 δευτερόλεπτα πείρας στις επανδρωμένες διαστημικές πτήσεις με μια εκτόξευση στα 187 km.

Αντίθετα η σελήνη βρισκόταν σε απόσταση τουλάχιστον πτήσης 3 ημερών και 375 000 km μακριά."

" Οι ηλεκτρονικοί υπολογιστές που χρησιμοποιήθηκαν στους θαλαμίσκους της Αποστολής Apollo για την πτήση στο Φεγγάρι ήταν τοποθετημένοι σε κιβώτια διαστάσεων 61 cm x 32 cm x 15 cm με βάρος περίπου 32 kg. Τα αρχικά σχέδια προνοούσαν κυκλώματα τρανζίστορ αλλά ορισμένα μειονεκτήματα οδήγησαν την ομάδα του Πανεπιστημίου MIT να εξετάσει τη χρήση ολοκληρωμένων κυκλωμάτων (IC' s) που είχαν αναπτυχθεί από το 1958. Επειδή όμως τα ολοκληρωμένα κυκλώματα δεν ήταν εμπορικά διαθέσιμα μέχρι το 1961 δεν μπορούσαν να έχουν την επίδοση αξιοπιστίας η οποία ήταν απαραίτητη για το πρόγραμμα Apollo.

Μια από τις πρώτες προκλήσεις που αντιμετώπισε η ομάδα του MIT ήταν να πείσει τη NASA ότι άξιζε το κόπο να διακινδυνέψουν τη χρήση τους.

Αυτά τα ολοκληρωμένα κυκλώματα ήταν μονές λογικές πύλες διαθέσιμα σε τρεις κλασσικούς συνδυασμούς:

ΠΥΛΕΣ AND	Η έξοδος βρίσκεται στο λογικό 1 αν όλες οι εισοδοι βρίσκονται στο λογικό 1
ΠΥΛΕΣ OR	Η έξοδος βρίσκεται στο λογικό 1 αν οποιαδήποτε εισοδος βρίσκεται στο λογικό 1
ΠΥΛΕΣ NOR	Η έξοδος βρίσκεται στο λογικό 1 όταν όλες οι εισοδοι βρίσκονται στο λογικό 0.

Αν και θα ήταν ευκολότερη η χρήση διαφορετικών πυλών, το MIT αποφάσισε να σχεδιάσει τα κυκλώματα αποκλειστικά με πύλες NOR των τριών εισόδων διότι η λύση της χρήσης μονών εξαρτημάτων πρόσφερε βελτιωμένη αξιοπιστία.

Περίπου 5 000 πύλες χρησιμοποιήθηκαν για κάθε ηλεκτρονικό υπολογιστή. Μέχρι το καλοκαίρι του 1963 το 60% της ολικής παραγωγής των ολοκληρωμένων κυκλωμάτων των ΗΠΑ χρησιμοποιήθηκε στη κατασκευή των πρωτότυπων αυτών. Γι' αυτό το λόγο το πρόγραμμα Apollo πιστώθηκε για την ενθάρρυνση της ανάπτυξης της βιομηχανίας των ηλεκτρονικών υπολογιστών. Ένας άλλος λόγος ήταν η αύξηση της εργοδότησης στο κλάδο.

Για παράδειγμα η εταιρεία Raytheon που ανάλαβε το συμβόλαιο για την συναρμολόγηση των ηλεκτρονικών υπολογιστών αύξησε το προσωπικό της από 800 σε 2 000 για να συναρμολογήσει τους 67 υπολογιστές και τις 102 μονάδες απεικόνισης και εισόδου (DSKY). Η τελική σύνθεση της μηχανής BLOCK II AGC χρησιμοποιούσε:

Μήκος λέξης υπολογιστή 16 bit

32 864 λέξεις ROM

2048 λέξεις RAM

Οι μνήμες RAM και ROM ήταν μνήμες μαγνητικών δακτυλίων.

Οι ηλεκτρονικοί υπολογιστές κατανάλωναν ισχύ μόνο 55 W με τάση λειτουργίας 28V και με χρονισμό 2, 048 MHz (μια ταχύτητα σαλιγκαριού με σχέση με τα σημερινά επίπεδα των gigahertz). "

Απόσπασμα από το άρθρο "Aiming for the Moon: the engineering challenge of Apollo" by Mark Williamson, Engineering Science and Education Journal of the IEE , October 2002.

DSKY - Display and keyboard unit

MIT - Massachusetts Institute of Technology

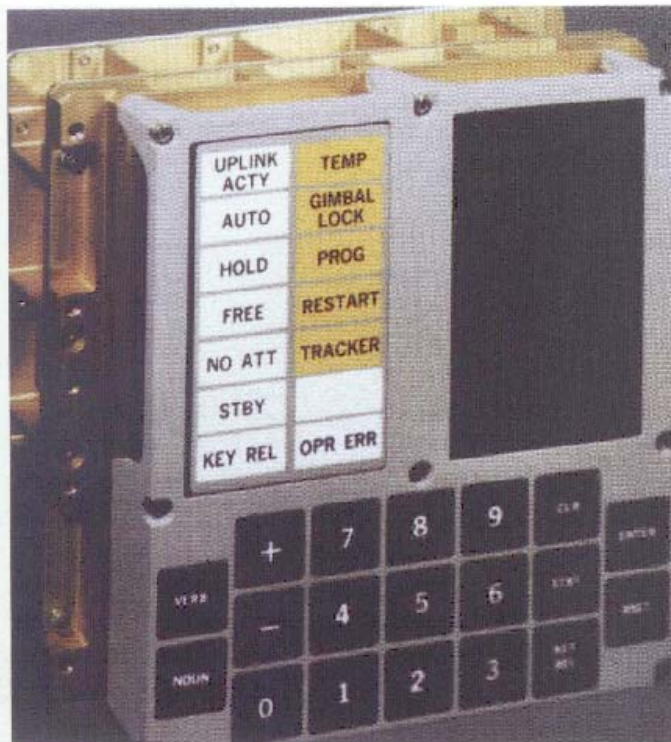


Fig. 6 A display and keyboard unit (DSKY); part of the Apollo computer (Courtesy of NASA/Raytheon)

Μονάδα Απεικόνισης και Εισόδου

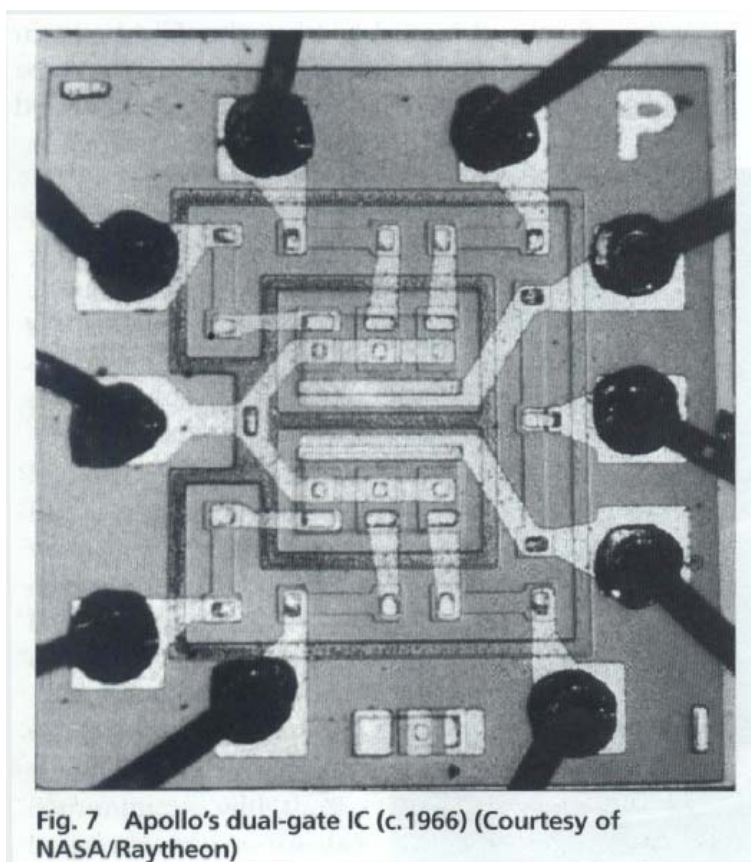


Fig. 7 Apollo's dual-gate IC (c.1966) (Courtesy of NASA/Raytheon)

Ολοκληρωμένο Κύκλωμα των δύο Πυλών του προγράμματος Apollo

Προσωπικός Σταθμός Εργασίας - HP xw4200 Workstation

Επεξεργαστής / Λειτουργικό σύστημα και μνήμη	
Λειτουργικό Σύστημα	Microsoft® Windows® XP Professional
Επεξεργαστής	Επεξεργαστής Intel® Pentium® 4 με τεχνολογία HT
Αριθμός επεξεργαστών	1
Ταχύτητα Επεξεργαστή	3.20 GHz
Εξωτερική Cache	1 MB
Δίαυλος συστήματος	800 MHz
Chipset	Intel® 925X Express
Τύπος μνήμης	DDR-2 533 MHz ECC
Βασική μνήμη	1GB (1024 MB)
Υποδοχές μνήμης	4 θύρες DIMM
Μέγιστη μνήμη	4 GB
Εσωτερικά μέσα αποθήκευσης	
Εσωτερική μονάδα σκληρού δίσκου	80 GB
Ταχύτητα μονάδας σκληρού δίσκου	7200 rpm
Θέσεις εξωτερικών μονάδων	3 εξωτερικές θέσεις 5,25", 1 εξωτερική θέση 3,5" (η τρίτη εξωτερική θέση 5,25 ιντσών δεν είναι πλήρους βάθους)
Θήκες εσωτερικής μονάδας	3 5,25 ιντσών, 1 3,5 ιντσών
CD-ROM και DVD	48x DVD/CD+RW combo
Ελεγκτής σκληρού δίσκου	SATA/150
Χαρακτηριστικά Συστήματος	
Απαιτήσεις ισχύος	410 Watt
Διαστάσεις (π x β x υ)	17,0 x 45,7 x 44,9 cm
Βάρος	Ελάχιστη διαμόρφωση: 15 kg, Μέγιστη διαμόρφωση: 18 kg
Όρια θερμοκρασίας λειτουργίας	5 έως 35° C
Όρια θερμοκρασίας αποθήκευσης	-40 έως 60 °C
Όρια υγρασίας λειτουργίας	8 έως 85% RH
Υγρασία σε κατάσταση μη λειτουργίας	8 έως 90% RH
Ύψος λειτουργίας	3.000 m
Ύψος μη λειτουργίας	9.100 m

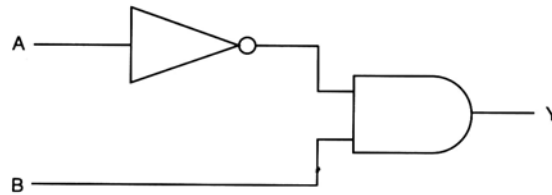
Από την ιστοσελίδα της εταιρείας HP Ελλάδας - <http://welcome.hp.com/country/gr/el/welcome>
Νοέμβριος 2005

Συστήματα Αρίθμησης και Διαδικοί Κώδικες

ΜΑΘΗΜΑ 1 - ΣΥΣΤΗΜΑΤΑ ΑΡΙΘΜΗΣΗΣ

ΜΑΘΗΜΑ 2 - ΔΥΑΔΙΚΟΙ ΚΩΔΙΚΕΣ

Μάθημα 1 - Συστήματα Αρίθμησης



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει να μπορεί :

- Να αναλύει το δυαδικό σύστημα αρίθμησης
- Να μετατρέπει αριθμούς από το δυαδικό σύστημα αρίθμησης στο δεκαδικό και αντίστροφα
- Να αναλύει το δεκαεξαδικό σύστημα αρίθμησης
- Να μετατρέπει αριθμούς στο δεκαεξαδικό σύστημα και αντίστροφα

128	64	32	16	8	4	2	1

1. Συμπληρώστε τις δυνάμεις του 2:

$$2^0 =$$

$$2^1 =$$

$$2^2 =$$

$$2^3 =$$

$$2^4 =$$

$$2^5 =$$

$$2^6 =$$

$$2^7 =$$

$$2^8 =$$

$$2^9 =$$

$$2^{10} =$$

2. Αναλύστε το δεκαδικό αριθμό σε αθροίσματα δυνάμεων του 10:

$$205_{10} =$$

3. Αναλύστε το δυαδικό αριθμό σε αθροίσματα δυνάμεων του 2:

$$101_2 =$$

4. Μετατρέψτε τους δυαδικούς αριθμούς στο δεκαδικό σύστημα:

$$1101_2 =$$

$$1001_2 =$$

11. Μετατρέψτε το δεκαδικό αριθμό στο δυαδικό σύστημα και ακολούθως στο δεκαεξαδικό σύστημα:

$$156_{10} = \dots\dots\dots 2 = \dots\dots\dots 16$$

12. Συμπληρώστε τον πιο κάτω πίνακα:

ΔΥΑΔΙΚΟ	ΔΕΚΑΕΞΑΔΙΚΟ
	2F
1101 1001	

13. Μετατρέψτε το αριθμό $3FF_{16}$ στο δυαδικό σύστημα:

$$3FF_{16} = \dots\dots\dots 2 \qquad 3FF_{16} = \dots\dots\dots 8$$

14. Μετατρέψτε τον πιο κάτω αριθμό στο δεκαεξαδικό σύστημα.

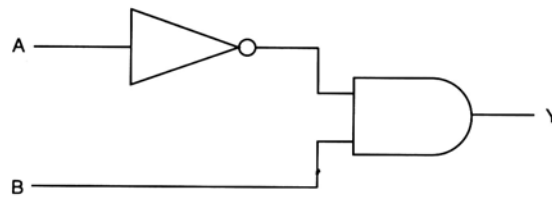
Σημείωση Μετατρέψτε τον αριθμό πρώτα στο δυαδικό σύστημα και ακολούθως στο δεκαεξαδικό):

$$135_{10} = \dots\dots\dots 2 \qquad 135_{10} = \dots\dots\dots 16$$

Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης Ενότητα 1 Συστήματα Αρίθμησης

Μάθημα 2 - Δυαδικοί Κώδικες



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει να μπορεί :

- Να εξηγεί τον όρο κωδικοποίηση και να αναφέρει τη χρησιμότητα του.
- Να αναφέρει τους κώδικες:
 - Δυαδικό κώδικα
 - Κώδικα BCD
 - Κώδικα Gray
 - Κώδικα ASCII
- Να παριστάνει αριθμούς στον κώδικα BCD
- Να αριθμεί στον κώδικα GRAY

1. Ψηφιακοί Κώδικες

Στην ψηφιακή τεχνολογία οποιαδήποτε ποσότητα μπορεί να αντιπροσωπευτεί με τα δυαδικά ψηφία, το 0 και το 1.

Οι συνδυασμοί των δυαδικών ψηφίων ονομάζονται **ψηφιακοί κώδικες**:

- ✓ Απλός δυαδικός κώδικας
- ✓ Κώδικας BCD
- ✓ Κώδικας Gray
- ✓ Κώδικας ASCII

Με την κωδικοποίηση οι πληροφορίες παρουσιάζονται με τέτοια μορφή, ώστε να μπορούν να επεξεργαστούν από τους ηλεκτρονικούς υπολογιστές.

2. Απλός Δυαδικός Κώδικας

Το δυαδικό σύστημα αρίθμησης είναι ένας απλός δυαδικός κώδικας που χρησιμοποιείται για να παραστήσει αριθμούς.

Με ένα κώδικα που έχει N αριθμό δυαδικών ψηφίων (bit), μπορούμε να παραστήσουμε συνολικά 2^N αριθμούς, δηλαδή από τον αριθμό 0 μέχρι τον αριθμό $2^N - 1$.

• **Άσκηση 1**

Να υπολογίσετε πόσους αριθμούς μπορούμε να παραστήσουμε με στο δυαδικό κώδικα με 8 bit (byte).

$2^8 = \dots\dots\dots$

.....

.....

- Να δώσετε τον αντίστοιχο κώδικα για τον αριθμό 135.

.....

- Άσκηση 2

Να υπολογίσετε πόσους αριθμούς μπορούμε να παραστήσουμε με στο δυαδικό κώδικα με 3 bit.

$$2^3 = \dots\dots$$

.....

Να γράψετε τους αντίστοιχους κώδικες στον πιο κάτω πίνακα:

ΑΡΙΘΜΟΣ	ΔΥΑΔΙΚΟΣ ΚΩΔΙΚΑΣ
0	
1	
2	
3	
4	
5	
6	
7	111

3. Κώδικας BCD

Ο κώδικας BCD (**B**inary **C**oded **D**ecimal - **δυαδικά κωδικοποιημένος δεκαδικός αριθμός**) χρησιμοποιείται για να παραστήσει τα 10 δεκαδικά ψηφία στο δυαδικό σύστημα.

Ο κώδικας αποτελείται από 4 δυαδικά ψηφία και από τους 16 συνδυασμούς χρησιμοποιούνται μόνο οι 10.

- Άσκηση 3

Να συμπληρώσετε στον πιο κάτω πίνακα τον κώδικα BCD:

ΔΕΚΑΔΙΚΟΣ ΑΡΙΘΜΟΣ	ΚΩΔΙΚΑΣ BCD
0	
1	0001
2	
3	
4	
5	
6	
7	
8	1000
9	

- Άσκηση 4

Να μετατρέψετε τους πιο κάτω αριθμούς στον κώδικα BCD:

(α) 81

(β) 145

4. Κώδικας GRAY

Στον κώδικα GRAY ο κάθε κωδικοποιημένος αριθμός διαφέρει από το γειτονικό του κατά μόνο ένα bit.

Ο κώδικας GRAY χρησιμοποιείται στα ψηφιακά συστήματα για τον έλεγχο λαθών στη μεταφορά δεδομένων.

ΔΕΚΑΔΙΚΟΣ ΑΡΙΘΜΟΣ	ΚΩΔΙΚΑΣ GRAY
0	00
1	01
2	11
3	10

- Άσκηση 5

Να συμπληρώσετε στον πιο κάτω πίνακα τον κώδικα GRAY:

ΔΕΚΑΔΙΚΟΣ ΑΡΙΘΜΟΣ	ΚΩΔΙΚΑΣ BCD
0	000
1	001
2	
3	
4	
5	111
6	
7	

5. Κώδικας ASCII

Ο κώδικας ASCII είναι ένας αλφαριθμητικός κώδικας και χρησιμοποιείται για την κωδικοποίηση αριθμών, γραμμάτων και ειδικών χαρακτήρων όπως π.χ. σε ένα πληκτρολόγιο.

- Άσκηση 6

Ο κώδικας ASCII αποτελείται από 7 bits. Να υπολογίσετε πόσους χαρακτήρες μπορούμε να κωδικοποιήσουμε σε αυτό τον κώδικα.

.....

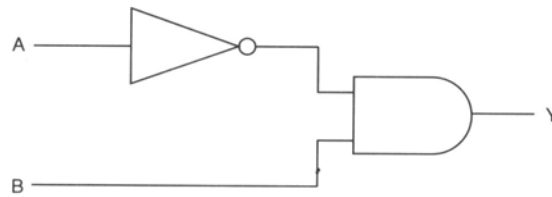
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης Ενότητα 3 Δυαδικοί Κώδικες

Αναλογικά και Ψηφιακά Σήματα

ΜΑΘΗΜΑ 3 - ΑΝΑΛΟΓΙΚΑ ΚΑΙ ΨΗΦΙΑΚΑ ΣΗΜΑΤΑ

Μάθημα 3 - Αναλογικά και Ψηφιακά Σήματα



Στόχοι

Μετά το τέλος του μαθήματος ο μαθητής θα πρέπει να μπορεί:

- Να κατατάσσει τα ηλεκτρικά σήματα σε αναλογικά και ψηφιακά και σε περιοδικά και μη περιοδικά
- Να υπολογίζει τη συχνότητα και την περίοδο ενός περιοδικού αναλογικού και ψηφιακού σήματος
- Να υπολογίζει το κύκλο δράσης ενός ψηφιακού περιοδικού σήματος
- Να σχεδιάζει ένα ψηφιακό περιοδικό σήμα όταν του δίνεται ο κύκλος δράσης και η συχνότητα/περίοδος

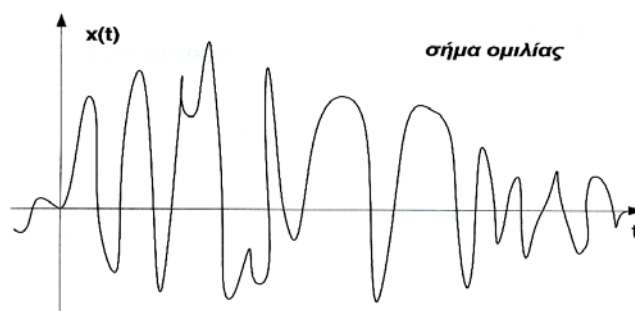
Κατηγορίες Ηλεκτρικών Σημάτων

Τα ηλεκτρικά σήματα χωρίζονται ανάλογα με τη μορφή τους σε:

- ✓ **Αναλογικά και Ψηφιακά**
- ✓ **Περιοδικά και μη Περιοδικά**

1. Αναλογικά Σήματα

Αναλογικά ονομάζονται τα σήματα που παρουσιάζουν συνεχείς μεταβολές στο χρόνο και παίρνουν συνεχόμενες τιμές.

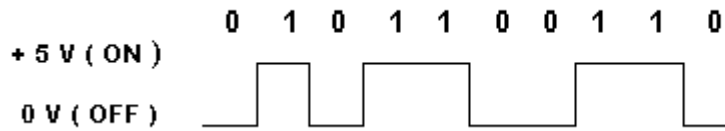


Σχήμα 1 - Αναλογικό Σήμα

Τα σήματα στην αρχική τους μορφή στη φύση είναι αναλογικά (φωνή, μουσική) π.χ. το σήμα στην έξοδο ενός μικροφώνου όπως φαίνεται στο Σχήμα 1.

2. Ψηφιακά Σήματα

Ψηφιακά ονομάζονται τα σήματα που παρουσιάζουν διακριτές τιμές.



Σχήμα 2 - Παράδειγμα Ψηφιακού Σήματος

Το ψηφιακό σήμα μπορεί να πάρει μόνο δυο τιμές το μηδέν (0) και το ένα (1). Ψηφιακά σήματα δεν υπάρχουν στη φύση, αλλά προέρχονται από τη ψηφιοποίηση αναλογικών σημάτων, όπως για παράδειγμα σε ένα CD η μουσική είναι γραμμένη σε ψηφιακή μορφή, όπως στο Σχήμα 2.

3. Μη Περιοδικά Σήματα

Μη περιοδικά σήματα είναι τα σήματα που δεν επαναλαμβάνονται στο χρόνο.

Ένα σήμα ομιλίας, η μουσική, ο θόρυβος και άλλα φυσικά σήματα είναι όλα μη περιοδικά.



Σχήμα 2 - Μη Περιοδικό Σήμα

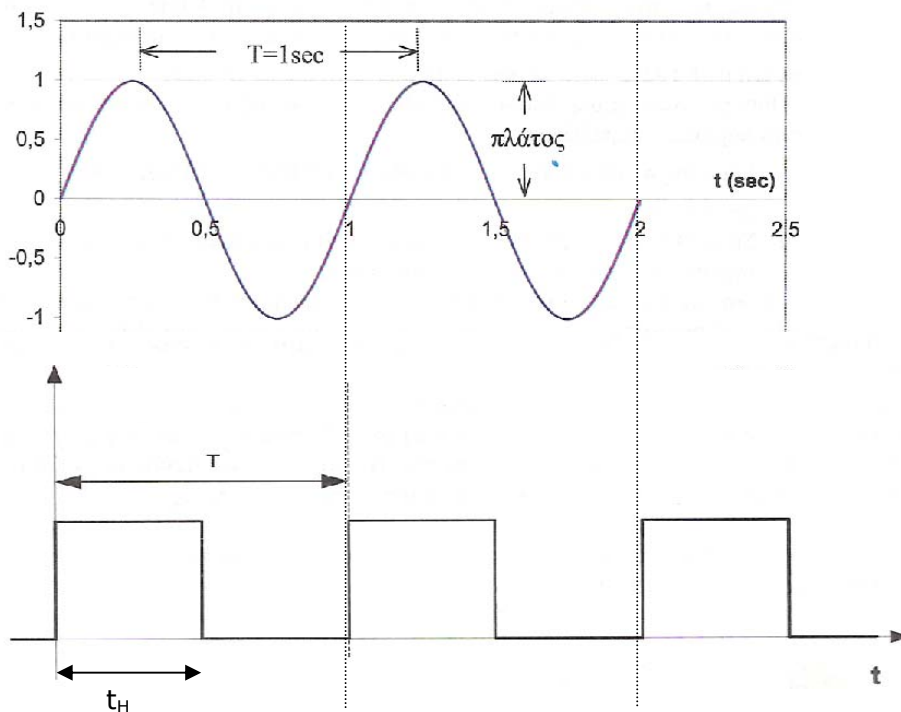
4. Περιοδικά Σήματα

Τα **περιοδικά σήματα** επαναλαμβάνονται στο χρόνο μετά από συγκεκριμένο χρονικό διάστημα T , που ονομάζεται **περίοδος** του σήματος που μετράται σε δευτερόλεπτα.

Ο ρυθμός επανάληψης του σήματος σε ένα δευτερόλεπτο ονομάζεται **συχνότητα**, είναι το αντίστροφο της περιόδου και μετράται σε **Hertz**:

$$f = \frac{1}{T}$$

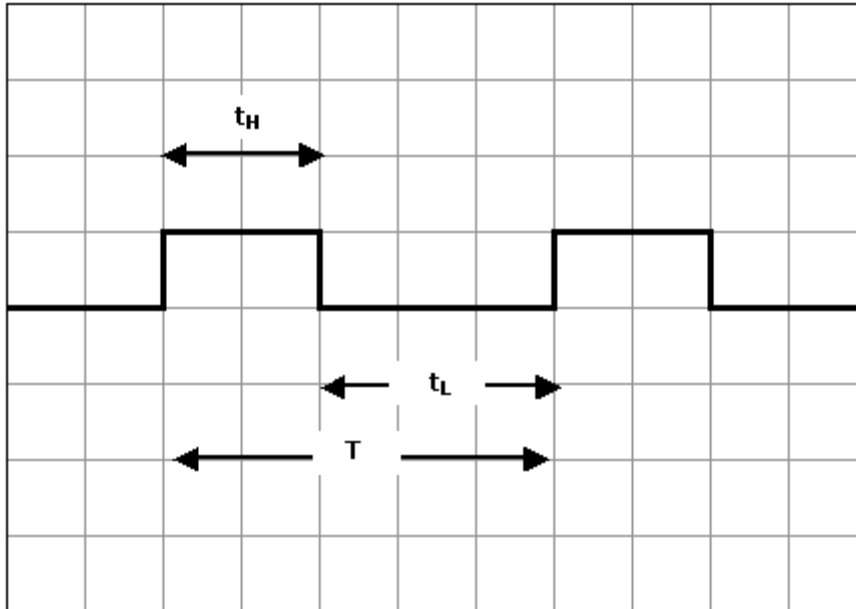
Για παράδειγμα ένα ημιτονικό σήμα και μια τετραγωνική κυματομορφή είναι περιοδικά σήματα, Σχήμα 4.



Σχήμα 4 - Περιοδικά Σήματα συχνότητας 1 Hz

5. Κύκλος Δράσης

Ο **κύκλος δράσης - duty cycle**, ενός περιοδικού ψηφιακού σήματος ορίζεται ως το ποσοστό του χρόνου για το οποίο το σήμα βρίσκεται στο λογικό 1 και εκφράζεται σε ποσοστό:



ΟΡΘΟΓΩΝΙΟΙ ΠΑΛΜΟΙ

✓ **ΠΕΡΙΟΔΟΣ T**

$$T = t_H + t_L$$

t_H = ΧΡΟΝΟΣ ΠΟΥ ΤΟ ΣΗΜΑ ΕΞΟΔΟΥ ΒΡΙΣΚΕΤΑΙ ΣΤΟ ΛΟΓΙΚΟ 1

t_L = ΧΡΟΝΟΣ ΠΟΥ ΤΟ ΣΗΜΑ ΕΞΟΔΟΥ ΒΡΙΣΚΕΤΑΙ ΣΤΟ ΛΟΓΙΚΟ 0

✓ **ΣΥΧΝΟΤΗΤΑ**

$$f = \frac{1}{T}$$

✓ **ΚΥΚΛΟΣ ΔΡΑΣΗΣ - DUTY CYCLE**

ΟΡΙΖΕΤΑΙ ΩΣ ΤΟ ΠΟΣΟΣΤΟ ΤΟΥ ΧΡΟΝΟΥ ΓΙΑ ΤΟ ΟΠΟΙΟ Η ΕΞΟΔΟΣ ΤΟΥ ΑΣΤΑΘΟΥΣ ΠΟΛΥΔΟΝΗΤΗ ΒΡΙΣΚΕΤΑΙ ΣΤΟ ΛΟΓΙΚΟ 1 ΚΑΙ ΕΚΦΡΑΖΕΤΑΙ ΣΕ ΠΟΣΟΣΤΟ

$$d = \frac{t_H}{T} \cdot 100\%$$

$$d = \frac{t_H}{T} \cdot 100\%$$

Ασκήσεις

$$\text{Συχνότητα } f = \frac{1}{T} \quad \text{Περίοδος } T = \frac{1}{f}$$

$$\text{Κύκλος Δράσης, } d = \frac{t_H}{T} \cdot 100\%$$

$$\text{Κίλο, } k = 1000 \quad 1 \cdot 10^3$$

$$\text{Μέγα, } M = 1000\,000 \quad 1 \cdot 10^6$$

$$\text{Μίλλι, } m = 1/1000 \quad 1 \cdot 10^{-3}$$

$$\text{Μίκρο } \mu = 1/1\,000\,000 \quad 1 \cdot 10^{-6}$$

1. Υπολογίστε τη περίοδο των πιο κάτω εναλλασσόμενων κυματομορφών:

(α) 50 Hz

(β) 1 kHz

(γ) 50 kHz

(δ) 1 MHz

2. Υπολογίστε τη συχνότητα των πιο κάτω κυματομορφών εάν η περίοδος τους είναι:

(α) 1 ms

(β) 10 ms

(γ) 250 μs

(δ) 50 μs

3. Για την πιο κάτω κυματομορφή, να υπολογίσετε:

(α) Υπολογίστε την περίοδο T των παλμών.

(β) Υπολογίστε τη συχνότητα f των παλμών.

(γ) Υπολογίστε τον κύκλο δράσης των παλμών.



$$T = \underline{\hspace{2cm}}$$

$$f = \underline{\hspace{2cm}}$$

$$d = \underline{\hspace{2cm}}$$

4. Γεννήτρια παραγωγής ορθογωνίων παλμών (Clock) με συχνότητα $f = 200 \text{ kHz}$ έχει κύκλο δράσης 40%.

(α) Υπολογίστε την περίοδο T του σήματος εξόδου:

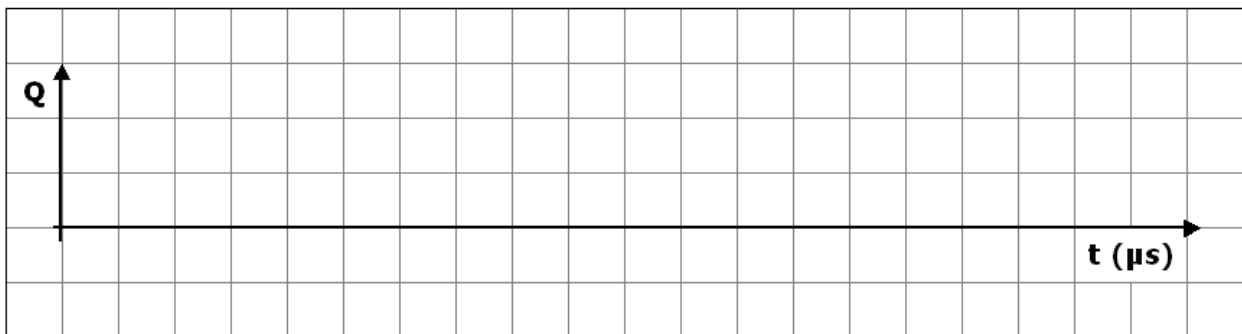
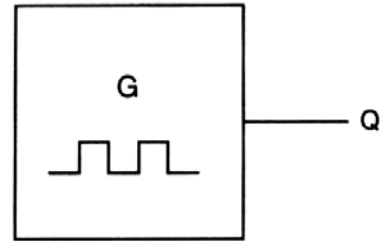
$T = \dots\dots\dots$

(β) Υπολογίστε το χρόνο που η κυματομορφή βρίσκεται:

Λογικό 0, $T_L = \dots\dots\dots$

Λογικό 1, $T_H = \dots\dots\dots$

(γ) Σχεδιάστε σε κλίμακα ένα τετραγωνάκι προς $1 \mu\text{s}$, 4 κύκλους της κυματομορφής εξόδου.

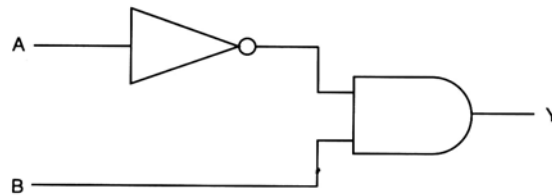


Λογικές Πύλες

ΜΑΘΗΜΑ 4 - ΛΟΓΙΚΕΣ ΠΥΛΕΣ & ΒΑΣΙΚΕΣ ΛΟΓΙΚΕΣ ΣΥΝΑΡΤΗΣΕΙΣ

ΜΑΘΗΜΑ 5 - ΛΟΓΙΚΕΣ ΠΥΛΕΣ_2

Μάθημα 4 - Λογικές Πύλες & Βασικές Λογικές Συναρτήσεις



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο μαθητής πρέπει να μπορεί:

- Να εξηγεί τη λογική και τη λειτουργία των λογικών πυλών AND, OR, NOT, NAND, NOR, EXOR και EXNOR
- Να γράφει τον πίνακα αληθείας κάθε πύλης
- Να γράφει τη λογική συνάρτηση κάθε πύλης
- Να σχεδιάζει το σύμβολο κάθε πύλης
- Να σχεδιάζει τα χρονικά διαγράμματα εξόδου για κάθε πύλη

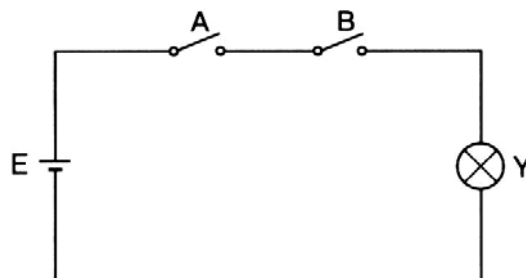
• ΕΙΣΑΓΩΓΗ

- Τα συστήματα πληροφορικής χρησιμοποιούν τη ψηφιακή τεχνολογία, δηλαδή είναι **ψηφιακά ηλεκτρονικά συστήματα**.
- Παίρνουν μόνο δύο τιμές, το τιμή **HIGH** (Λογικό 1) και την τιμή **LOW** (Λογικό 0).
- Έχουν ως βασικό κύτταρο στη δομή τους τις **λογικές πύλες**.
- Οι **λογικές πύλες** είναι τα πιο απλά λογικά κυκλώματα που πραγματοποιούν τις βασικές λογικές συναρτήσεις.
- Γενικά τα λογικά κυκλώματα είναι κατασκευασμένα στη μορφή ολοκληρωμένων κυκλωμάτων (**IC's** Integrated Circuits)

• ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ AND

"Αν συμμετέχεις στο μάθημα **και** λύνεις τις ασκήσεις σου **και** γράψεις καλά στα διαγωνίσματα, τότε θα πάρεις πολύ καλό βαθμό"

Όταν όλες οι προϋποθέσεις πρέπει να είναι ταυτόχρονα αληθείς για να ισχύσει το αποτέλεσμα τότε έχουμε μια λογική πράξη **AND**.



Για να ανάψει η λυχνία πρέπει και οι δύο διακόπτες σε συνδεσμολογία σειράς να είναι ταυτόχρονα κλειστοί.

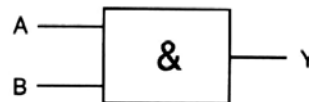
ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ AND ΔΥΟ ΕΙΣΟΔΩΝ

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

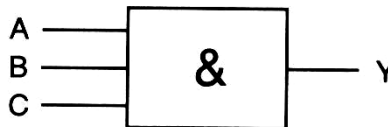
$$Y = A \cdot B$$

Η λογική συνάρτηση AND ονομάζεται και **λογικός πολλαπλασιασμός**.

Η έξοδος Y λαμβάνει την τιμή 1, τότε μόνο όταν όλες οι εισοδοι είναι 1. Αν τουλάχιστον μια από τις εισόδους είναι 0, τότε το αποτέλεσμα είναι 0.



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ AND ΔΥΟ ΕΙΣΟΔΩΝ



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ AND ΤΡΙΩΝ ΕΙΣΟΔΩΝ

Άσκηση 1

Να συμπληρώσετε τον Πίνακα Αληθείας της λογικής συνάρτησης AND τριών εισόδων και να γράψετε τη λογική συνάρτηση της.

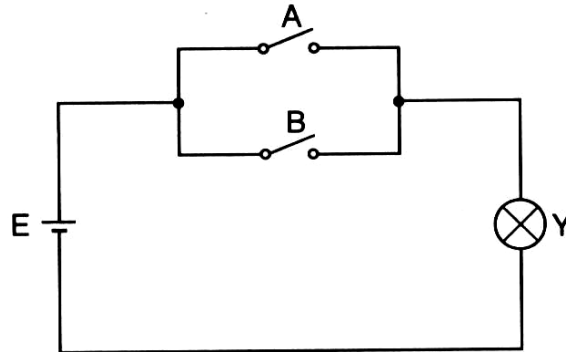
ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ AND ΤΡΙΩΝ ΕΙΣΟΔΩΝ			
ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

$$Y = \dots\dots\dots$$

• ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ OR

" Αν κερδίσω το Λόττο **ή** το πρώτο λαχνό του κρατικού λαχείου θα κάνω το γύρο του κόσμου".

Όταν **μια τουλάχιστον** από τις δύο προϋποθέσεις είναι αληθής για να ισχύσει το αποτέλεσμα τότε έχουμε μια λογική πράξη **OR**.



Για να ανάψει η λυχνία πρέπει τουλάχιστον ένας από τους διακόπτες σε παράλληλη συνδεσμολογία να είναι κλειστός.

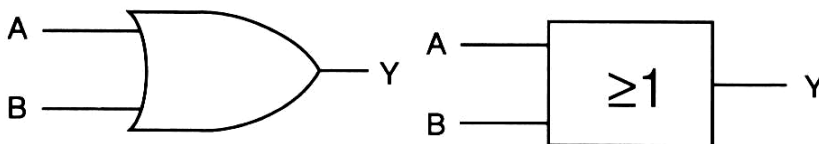
Άσκηση 2

Να συμπληρώσετε τον Πίνακα Αληθείας της λογικής πύλης OR με δύο εισόδους.

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ OR ΔΥΟ ΕΙΣΟΔΩΝ

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	0

$$Y = A + B$$



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ OR ΔΥΟ ΕΙΣΟΔΩΝ

Άσκηση 3

Στην είσοδο μιας πύλης OR με δύο μεταβλητές εισόδου A και B παρουσιάζεται η ακόλουθη σειρά από bits. Να δώσετε την έξοδο της πύλης για κάθε συνδυασμό των εισόδων.

A	0	1	0	1	0	1	0
B	0	0	1	1	0	1	1
Y							

• **ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ NOT**

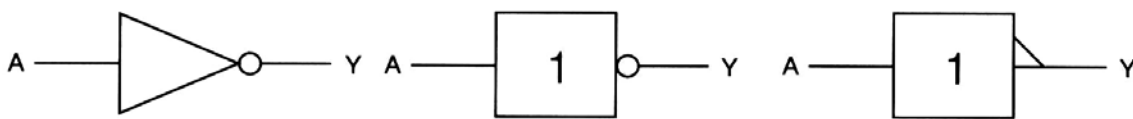
" Αν ο καιρός είναι βροχερός **δε** θα πάμε εκδρομή"

Αυτό εκφράζει τη **αντίθεση** και τη λογική πράξη **NOT**, την αναστροφή. Η πύλη αυτή έχει πάντοτε μια είσοδο και η έξοδος Y ισούται με το συμπλήρωμα ή το αντίστροφο του A.

Η πύλη έχει μια μόνο είσοδο.

ΕΙΣΟΔΟΣ	ΕΞΟΔΟΣ
A	Y
0	1
1	0

$$Y = \overline{A}$$



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ NOT

• **ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ NAND**

Η πύλη **NAND** είναι ένας συνδυασμός της πύλης AND και NOT (**Not AND**)

Όταν τουλάχιστον μια από τις εισόδους είναι 0, η έξοδος είναι 1. Η έξοδος είναι 0 όταν όλες οι εισόδους είναι 1.

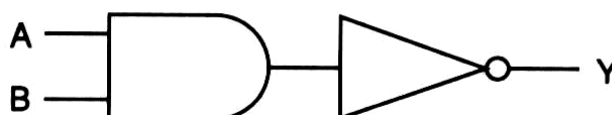
Άσκηση 4

Να συμπληρώσετε τον Πίνακα Αληθείας της πύλης.

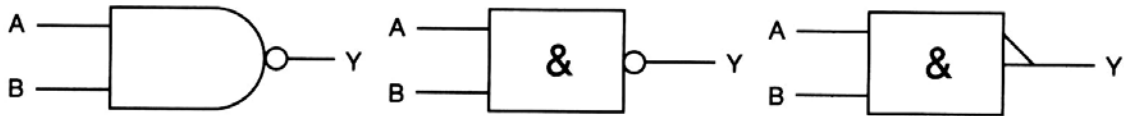
ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ NAND ΔΥΟ ΕΙΣΟΔΩΝ

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	

$$Y = \overline{A \cdot B}$$



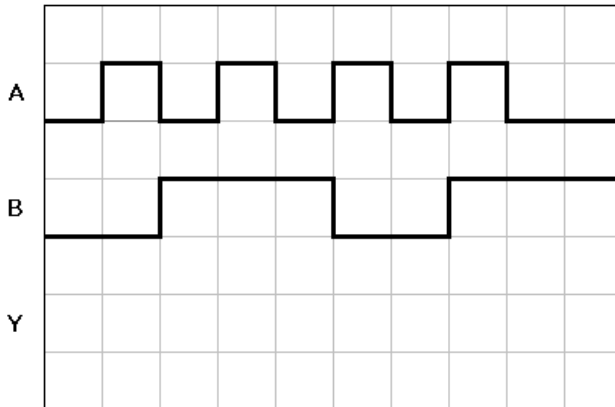
Η πύλη NAND είναι ισοδύναμη με μια πύλη AND που ακολουθείται από μια πύλη NOT



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ NAND ΔΥΟ ΕΙΣΟΔΩΝ

Άσκηση 5

Στην είσοδο πύλης NAND δύο εισόδων εφαρμόζονται οι πιο κάτω χρονικοί παλμοί. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y της πύλης.



• **ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ & ΛΟΓΙΚΗ ΠΥΛΗ NOR**

Η πύλη **NOR** είναι ένας συνδυασμός της πύλης OR και NOT (**Not OR**)

Η έξοδος της πύλης NOR είναι 1, όταν όλες οι εισοδοι είναι 0. Αν μια τουλάχιστον είσοδος είναι 1, τότε το αποτέλεσμα είναι 0.

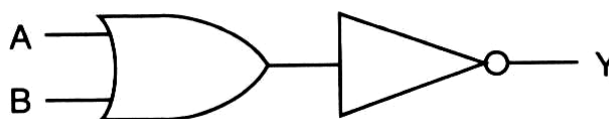
Άσκηση 6

Να συμπληρώσετε τον Πίνακα Αληθείας της πύλης.

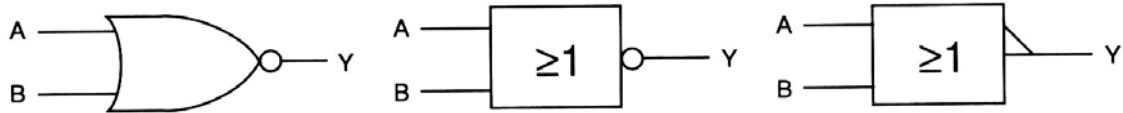
ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ NOR ΔΥΟ ΕΙΣΟΔΩΝ

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	

$$Y = \overline{A + B}$$



Η πύλη NOR είναι ισοδύναμη με μια πύλη OR που ακολουθείται από μια πύλη NOT



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ NOR ΔΥΟ ΕΙΣΟΔΩΝ

Άσκηση 7

Στην είσοδο μιας πύλης OR με δύο μεταβλητές εισόδου A και B παρουσιάζεται η ακόλουθη σειρά από bits. Να δώσετε την έξοδο της πύλης για κάθε συνδυασμό των εισόδων.

A	0	1	0	1	0	1	0
B	0	0	1	1	0	1	1
Y							

• **ΛΟΓΙΚΗ ΠΥΛΗ EXOR**

Είναι η λογική πράξη της αποκλειστικότητας.

Exclusive OR Αποκλειστικό OR

Η πύλη αυτή έχει μόνο δύο εισόδους και η έξοδος είναι 1, όταν αποκλειστικά η μια από τις δύο εισόδους είναι 1.

Δηλαδή η έξοδος είναι 1, όταν οι δύο εισοδοι είναι διαφορετικές.

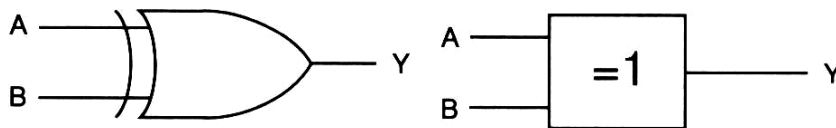
Άσκηση 8

Να συμπληρώσετε τον Πίνακα Αληθείας της πύλης.

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ EXOR ΔΥΟ ΕΙΣΟΔΩΝ

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	0

$$Y = A \oplus B$$

ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ EXOR**Άσκηση 9**

Να συμπληρώσετε τον πίνακα δυαδικής πρόσθεσης.

0	+	0	=
0	+	1	=
1	+	0	=
1	+	1	=

Να συγκρίνετε τα αποτελέσματά σας με τον Πίνακα Αληθείας της πύλης EXOR και να γράψετε τα συμπεράσματά σας.

.....

- **ΛΟΓΙΚΗ ΠΥΛΗ EXNOR**

Συμπεριφέρεται ακριβώς αντίθετα από τη λογική πύλη EXOR

Exclusive NOR Αποκλειστικό NOR

Η πύλη αυτή έχει μόνο δύο εισόδους και η έξοδος είναι 1, όταν και οι δύο εισοδοί είναι πάντοτε ίσες.

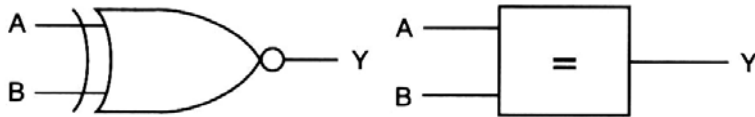
Άσκηση 10

Να συμπληρώσετε τον Πίνακα Αληθείας της πύλης.

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΠΥΛΗΣ
EXNOR ΔΥΟ ΕΙΣΟΔΩΝ**

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	

$$Y = \overline{A \oplus B}$$



ΛΟΓΙΚΑ ΣΥΜΒΟΛΑ ΠΥΛΗΣ EXNOR

Άσκηση 11

Στην είσοδο πύλης EXNOR παρουσιάζεται η ακόλουθη σειρά από bits. Να δώσετε την έξοδο της πύλης για κάθε συνδυασμό των εισόδων.

A **0 0 1 1**

B **0 1 0 1**

Y

Από τα αποτελέσματα σας να εξηγήσετε πως μια πύλη EXNOR μπορεί να χρησιμοποιηθεί ως ψηφιακός συγκριτής 2-bit

.....

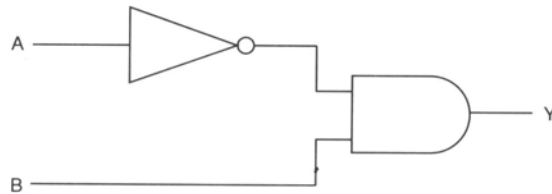
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης

Ενότητα 5

Λογικές Πύλες - Βασικές
 Λογικές Συναρτήσεις

Μάθημα 5 - Λογικές Πύλες_2



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει να μπορεί :

- Να δίνει τη λογική συνάρτηση και να εξηγεί με δικά του λόγια τη λειτουργία των λογικών πυλών.

1. ΠΥΛΗ AND

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

Y =

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

Πίνακας Αληθείας

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y

2. ΠΥΛΗ OR

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

$$Y = \dots\dots\dots$$

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

- **Πίνακας Αληθείας**

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y

3. ΠΥΛΗ NOT

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

$$Y = \dots\dots\dots$$

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

- **Πίνακας Αληθείας**

ΕΙΣΟΔΟΣ	ΕΞΟΔΟΣ
A	Y

4. ΠΥΛΗ NAND

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

$Y = \dots\dots\dots$

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

Πίνακας Αληθείας

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y

5. ΠΥΛΗ NOR

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

$Y = \dots\dots\dots$

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

Πίνακας Αληθείας

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y

6. ΠΥΛΗ EXOR

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

$$Y = \dots\dots\dots$$

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

Πίνακας Αληθείας

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y

7. ΠΥΛΗ EXNOR

- **Λογικό Σύμβολο**

Λογική Συνάρτηση

$$Y = \dots\dots\dots$$

Περιγραφή της λειτουργίας της πύλης με δικά σας λόγια:

.....

.....

.....

.....

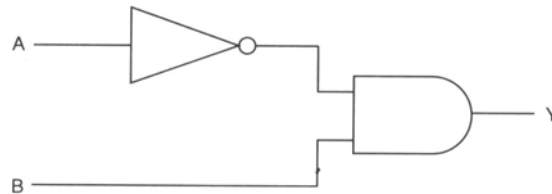
Πίνακας Αληθείας

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y

Απλά Συνδυαστικά Λογικά Κυκλώματα

ΜΑΘΗΜΑ 6 - ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ / ΛΟΓΙΚΕΣ ΣΥΝΑΡΤΗΣΕΙΣ ΚΑΙ ΠΙΝΑΚΕΣ
ΑΛΗΘΕΙΑΣ

Μάθημα 6 - Συνδυαστικά Λογικά Κυκλώματα / Λογικές Συναρτήσεις και Πίνακες Αληθείας



Στόχοι

Μετά τη συμπλήρωση της ενότητας αυτής ο μαθητής πρέπει:

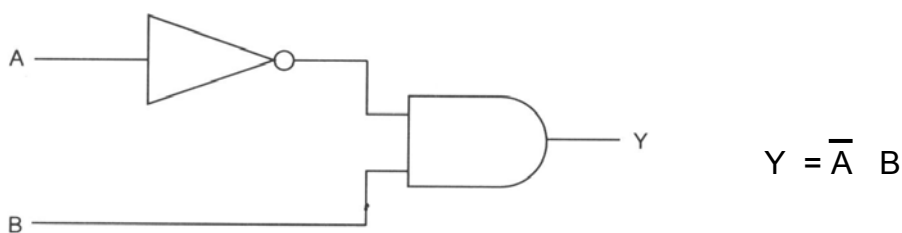
- Να αναφέρει τι είναι συνδυαστικά λογικά κυκλώματα
- Να γράφει τη λογική συνάρτηση λογικού κυκλώματος
- Να σχεδιάζει το λογικό κύκλωμα από τη λογική συνάρτηση
- Να συμπληρώνει τον Πίνακα Αληθείας για κάθε λογική συνάρτηση και λογικό κύκλωμα
- Να συνδεσμολογεί απλά συνδυαστικά λογικά κυκλώματα

1. ΕΙΣΑΓΩΓΗ

Συνδυαστικά Λογικά Κυκλώματα είναι τα λογικά κυκλώματα, των οποίων η έξοδος εξαρτάται μόνο από τη παρούσα λογική κατάσταση των εισόδων

Λογικές Συναρτήσεις είναι οι μαθηματικές εξισώσεις, που εκφράζουν την εξάρτηση της εξόδου από τις μεταβλητές εισόδου. Για κάθε λογική συνάρτηση μπορούμε να σχεδιάσουμε και ένα λογικό κύκλωμα

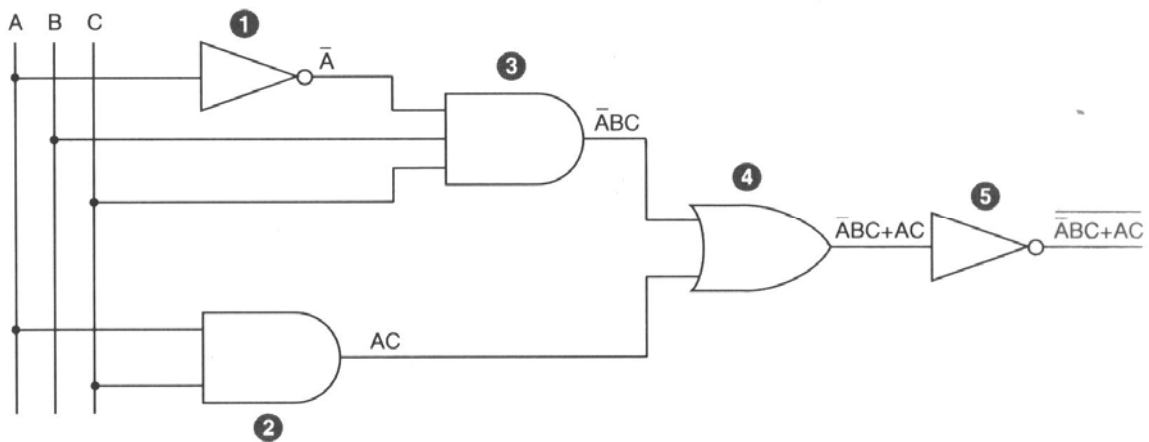
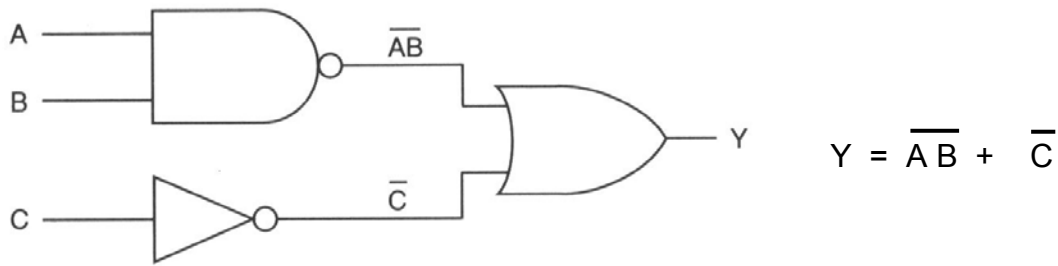
Πίνακες Αληθείας είναι οι πίνακες που εκφράζουν με αναλυτικό τρόπο τη λογική κατάσταση της εξόδου για κάθε συνδυασμό των λογικών τιμών των εισόδων



Απλό λογικό κύκλωμα με δύο μεταβλητές εισόδου A και B και έξοδο Y

$$Y = f(A, B)$$

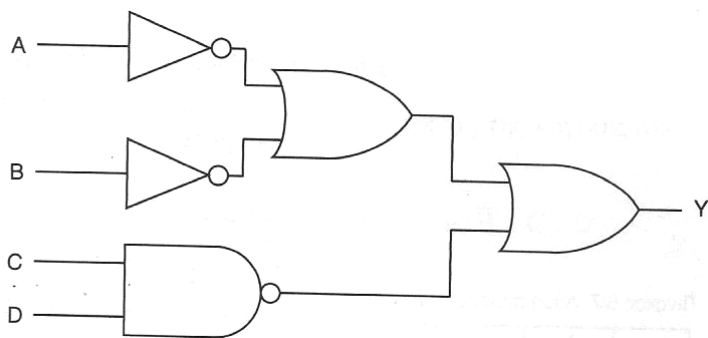
2. ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ ΑΠΟ ΛΟΓΙΚΟ ΚΥΚΛΩΜΑ



$$Y = \overline{\overline{A} B C} + A C$$

Άσκηση 1

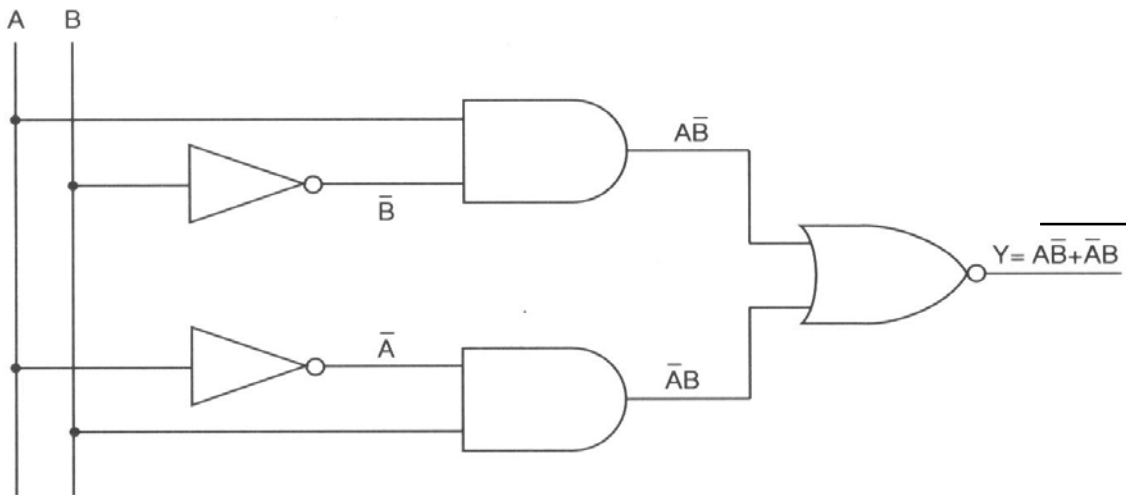
Να αναγνωρίσετε τις λογικές πύλες και να γράψετε τη λογική συνάρτηση του πιο κάτω λογικού κυκλώματος:



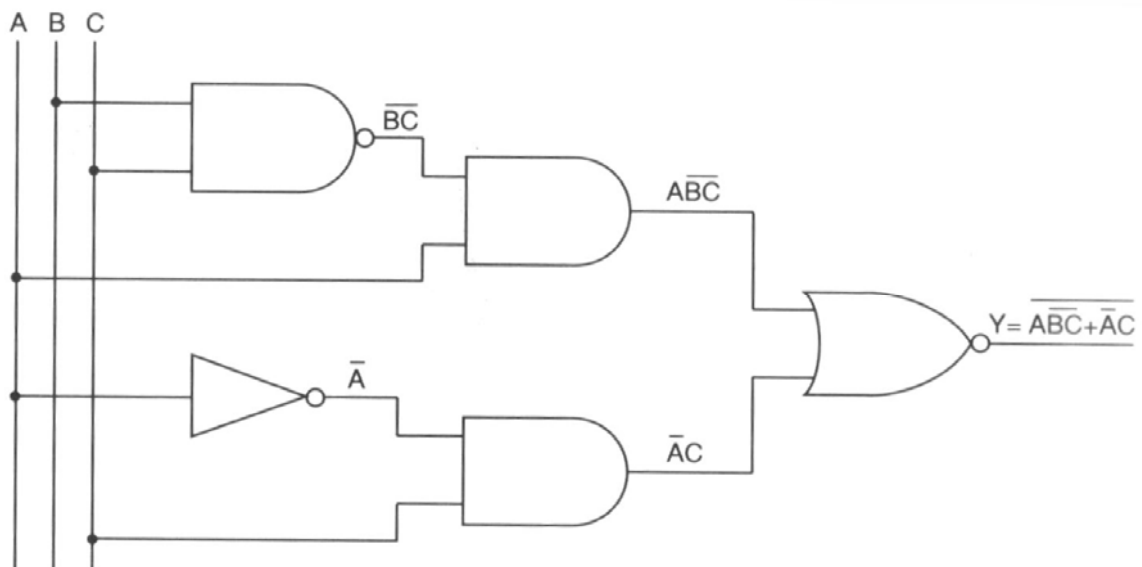
Y =

3. ΛΟΓΙΚΟ ΚΥΚΛΩΜΑ ΑΠΟ ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ

$$Y = \overline{\overline{A} B + A \overline{B}}$$



$$Y = \overline{A \overline{B} C + \overline{A} C}$$



Άσκηση 2

Να σχεδιάσετε το λογικό κύκλωμα της πιο κάτω λογικής συνάρτησης.

$$Y = A B + \bar{A} \bar{B}$$

3. ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΑΠΟ ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ**Άσκηση 3**

Δίνεται η πιο κάτω λογική συνάρτηση δύο μεταβλητών A και B.

$$Y = A B + A \bar{B} \quad Y = f(A, B)$$

Από τη λογική συνάρτηση μπορούμε να συμπεραίνουμε ότι η έξοδος του κυκλώματος Y ισούται με το λογικό 1 σε δύο περιπτώσεις:

- Οι είσοδοι $A = 0$ και $B = 1$
- Οι είσοδοι $A = 1$ και $B = 0$

Ο πίνακας αληθείας της λογικής συνάρτησης είναι.

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Να σχεδιάσετε το λογικό κύκλωμα της συνάρτησης.

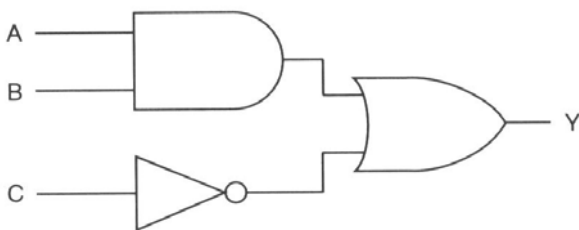
Άσκηση 4

Να συμπληρώσετε τον πίνακα αληθείας της πιο κάτω λογικής συνάρτησης με τρεις μεταβλητές A, B και C.

$$Y = A \bar{B} + \bar{C}$$

A	B	C	Y
0	0	0	

Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα της συνάρτησης.

4. ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ ΑΠΟ ΛΟΓΙΚΟ ΣΥΝΔΥΑΣΤΙΚΟ ΛΟΓΙΚΟ ΚΥΚΛΩΜΑ

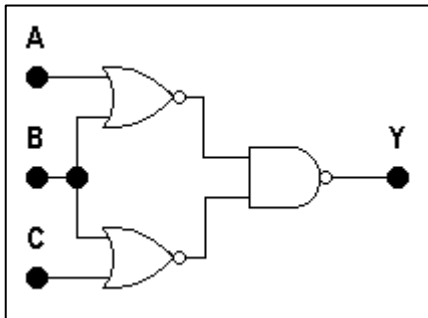
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

$$Y = f(A, B, C)$$

$$Y = A B + \bar{C}$$

Άσκηση 5

Να δώσετε τη λογική συνάρτηση και να συμπληρώσετε τον πίνακα αληθείας του πιο κάτω λογικού κυκλώματος με τρεις μεταβλητές εισόδου A, B και C.



A	B	C	Y
0	0	0	

Y =

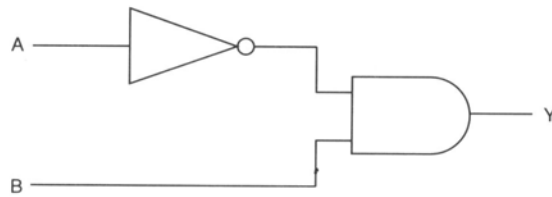
Αξιολόγηση

1. Να επιβεβαιώσετε τις απαντήσεις στις πιο πάνω ασκήσεις χρησιμοποιώντας το λογισμικό προσομοίωσης Workbench 5.
2. Να διαβάσετε τα παραδείγματα 1 - 10 της Ενότητας 6 από το βιβλίο (Σελίδες 74 - 83) και να απαντήσετε τις ασκήσεις 1, 2 και 3 της Αξιολόγησης.

Χρονικά Διαγράμματα

ΜΑΘΗΜΑ 7 - ΧΡΟΝΙΚΑ ΔΙΑΓΡΑΜΜΑΤΑ

Μάθημα 7 - Χρονικά Διαγράμματα



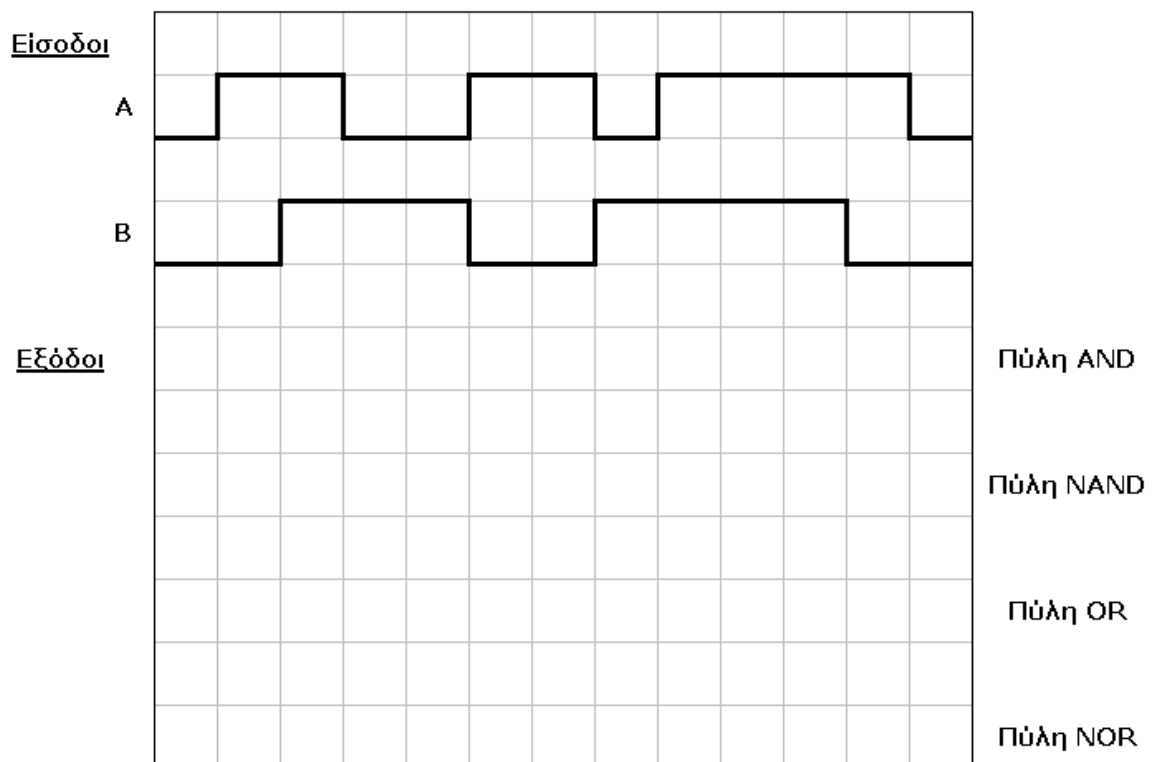
Στόχοι

Μετά τη συμπλήρωση της ενότητας αυτής ο μαθητής πρέπει να μπορεί να :

- Σχεδιάζει τα χρονικά διαγράμματα των εξόδων συνδυαστικών λογικών κυκλωμάτων

Ασκήσεις

1. Να σχεδιάσετε τα χρονικά διαγράμματα εξόδου για τις πιο κάτω εισόδους για τις πύλες AND, NAND, OR, και NOR:



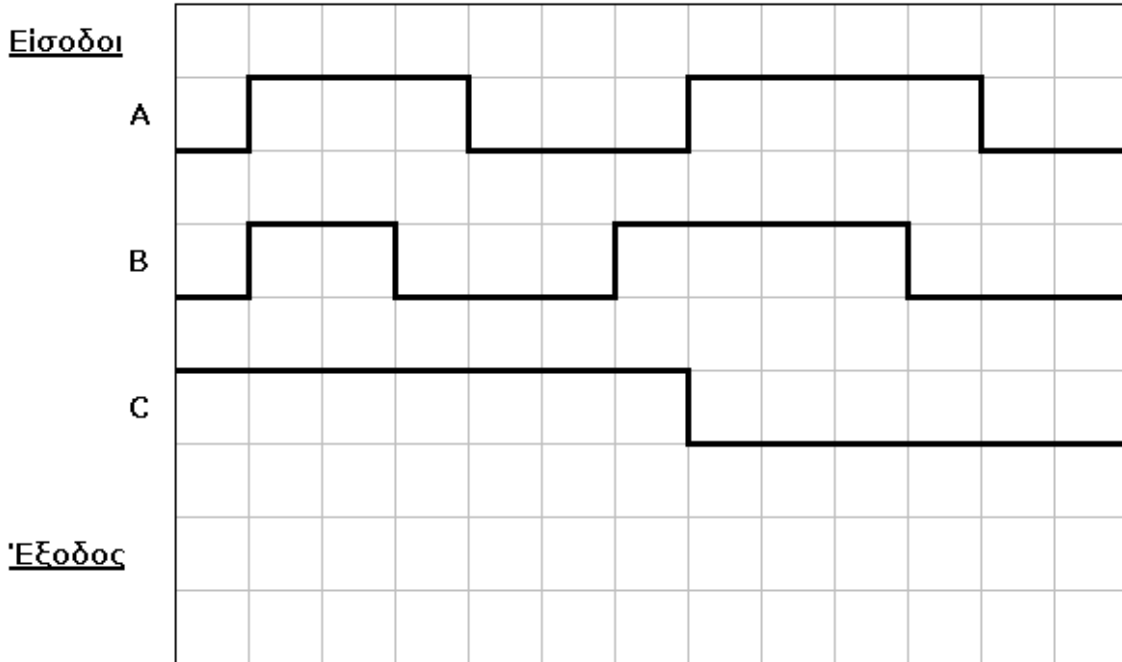
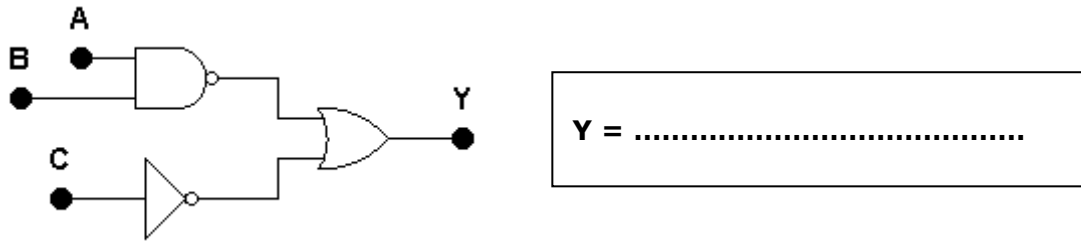
2. Στην είσοδο μιας πύλης EX OR με μεταβλητές εισόδους A και B εφαρμόζεται η ακόλουθη σειρά από bits. Να δώσετε την έξοδο Y:

A: 0 0 0 1 1 0 1 0

B: 0 1 1 0 1 1 1 1

Y:

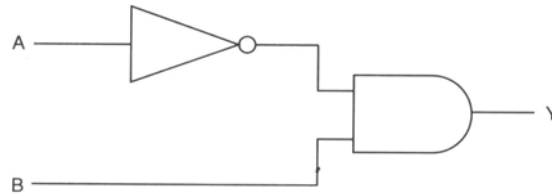
3. Να δώσετε τη λογική συνάρτηση του πιο κάτω συνδυαστικού λογικού κυκλώματος και να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y όταν εφαρμοστούν στις εισόδους τα χρονικά διαγράμματα:



Έλεγχος Ψηφιακών Σημάτων

ΜΑΘΗΜΑ 8 - ΕΛΕΓΧΟΣ ΨΗΦΙΑΚΩΝ ΣΗΜΑΤΩΝ ΜΕ ΤΗ ΧΡΗΣΗ ΛΟΓΙΚΩΝ ΠΥΛΩΝ

Μάθημα 8 - Έλεγχος Ψηφιακών Σημάτων με τη χρήση Λογικών Πυλών

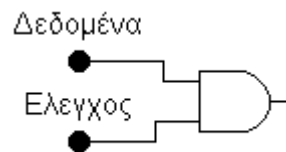
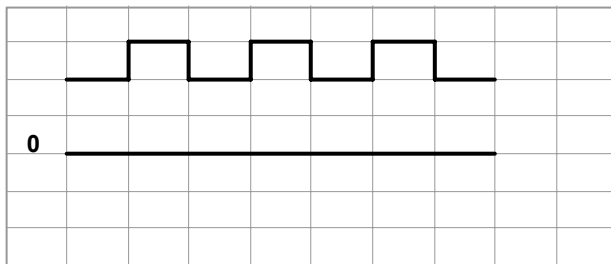


Στόχοι

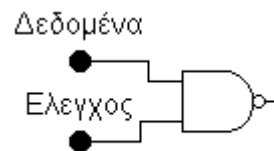
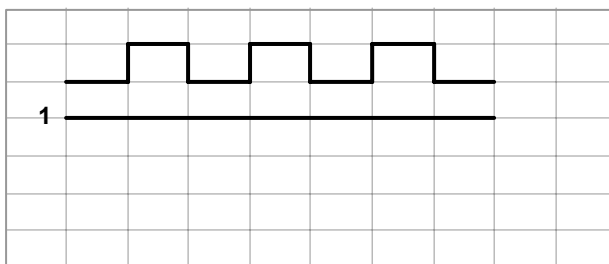
Μετά τη συμπλήρωση της ενότητας αυτής ο μαθητής πρέπει να μπορεί να :

- Χρησιμοποιεί τις λογικές πύλες για να ελέγχει τη ροή ψηφιακών σημάτων

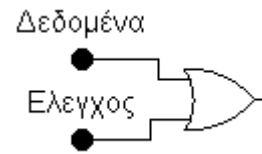
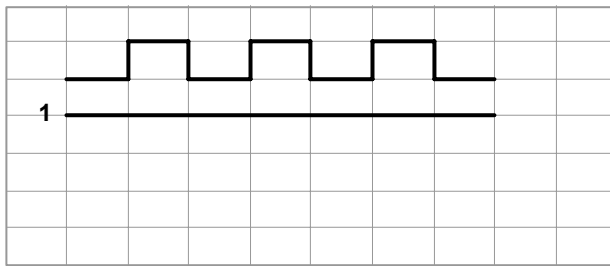
1. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων των πιο κάτω λογικών πυλών και συμπληρώστε αν η πύλη είναι ενεργοποιημένη ή κλειδωμένη:



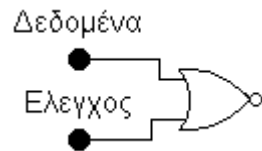
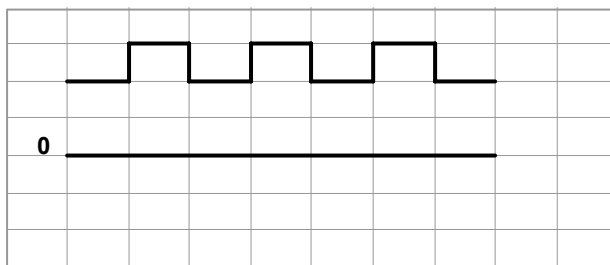
Η λογική πύλη **AND** είναι και η έξοδος παραμένει στο **λογικό επίπεδο**



Η λογική πύλη **NAND** είναι και το σήμα εξόδου είναι σε σχέση με το σήμα εισόδου.

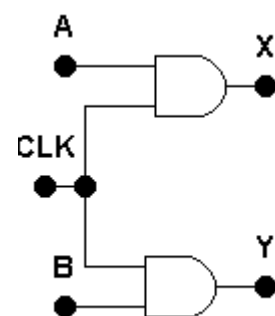
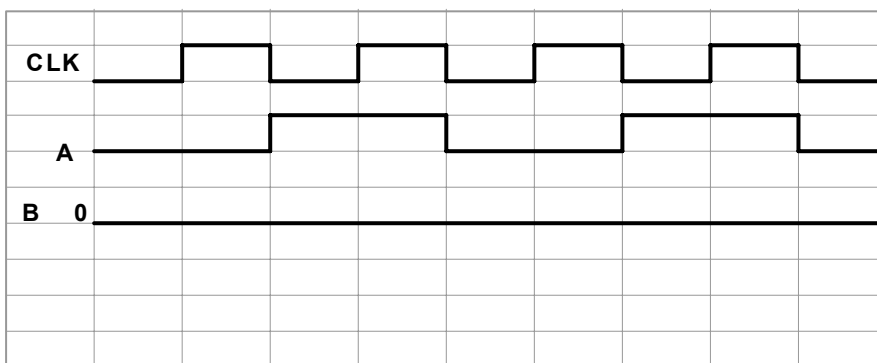


Η λογική πύλη **OR** είναι και η έξοδος παραμένει στο **λογικό επίπεδο**



Η λογική πύλη **NOR** είναι και το σήμα εισόδου είναι σε σχέση με το σήμα εισόδου.

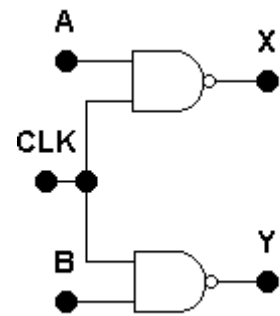
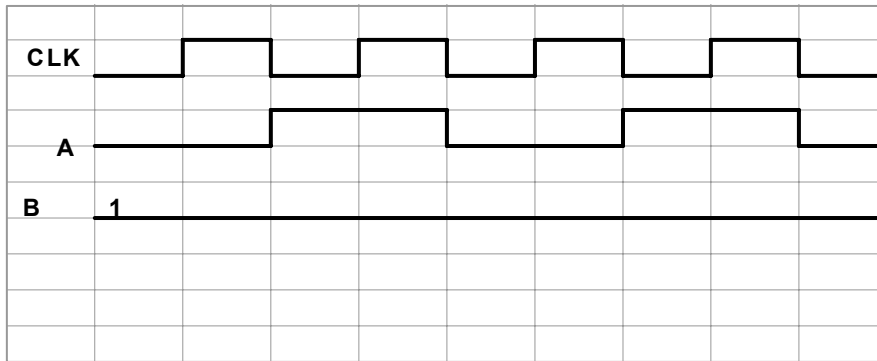
2. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων X και Y του κυκλώματος:



Σε ποια κατάσταση του σήματος ελέγχου (CLOCK - CLK) είναι ενεργοποιημένες οι πύλες του κυκλώματος;

.....

3. Σχεδιάστε τα χρονικά διαγράμματα των εξόδων X και Y του κυκλώματος:



4. Σε ποια κατάσταση του σήματος ελέγχου (CLOCK - CLK) είναι ενεργοποιημένες οι πύλες του κυκλώματος και πως περνούν τα δεδομένα στην έξοδο;

.....

5. Όταν μια πύλη OR ενεργοποιείται, τα δεδομένα περνούν στην έξοδο κανονικά ή ανεστραμμένα;

.....

6. Πως κλειδώνουμε μια πύλη; OR

.....

NOR

.....

AND

.....

NAND

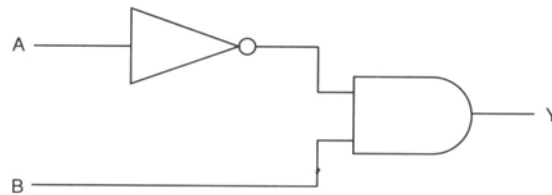
.....

Άλγεβρα Boole

ΜΑΘΗΜΑ 9 - ΑΛΓΕΒΡΑ ΤΟΥ BOOLE

ΜΑΘΗΜΑ 10 - ΑΠΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ & ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Μάθημα 9 - Άλγεβρα του Boole



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει:

- Να ορίζει την άλγεβρα του Boole και να αναφέρει τη χρησιμότητα της.
- Να αναφέρει και να εξηγεί τα αξιώματα της Άλγεβρας του Boole:
 - Της αντιμετάθεσης
 - Του προσεταιρισμού
 - Του επιμερισμού
- Να αναφέρει και να εξηγεί τα ακόλουθα θεωρήματα της άλγεβρας του Boole:
 - Πράξεις μεταβλητής με τον εαυτό της
 - Πράξεις μεταβλητής με το 0 και 1
 - Πράξεις μεταβλητής με το συμπλήρωμα της
 - Θεώρημα της διπλής άρνησης
- Να αναφέρει τα ακόλουθα θεωρήματα της απορροφητικότητας:
 - $A + A \cdot B = A$
 - $A \cdot (A + B) = A$
 - $A + A \cdot \bar{B} = A + B$

Άλγεβρα του Boole

Η άλγεβρα του Boole (Άγγλου μαθηματικού, 1815 - 1864) βασίζεται στους τρόπους σκέψης του ανθρώπινου εγκέφαλου και για αυτό το λόγο ονομάζεται και άλγεβρα της **λογικής**.

Στην άλγεβρα του Boole οι μεταβλητές παίρνουν μόνο δύο τιμές , το λογικό 0 και το λογικό 1, που είναι τα ψηφία του δυαδικού συστήματος:

- ✓ Η λογική πρόσθεση (Λογική πράξη **OR**)

$$Y = X_1 + X_2$$

- ✓ Ο λογικός πολλαπλασιασμός (Λογική πράξη **AND**)

$$Y = X_1 \cdot X_2$$

- ✓ Η λογική αντιστροφή (Λογική πράξη **NOT**)

$$Y = \bar{X}$$

Αξιώματα της άλγεβρας Boole

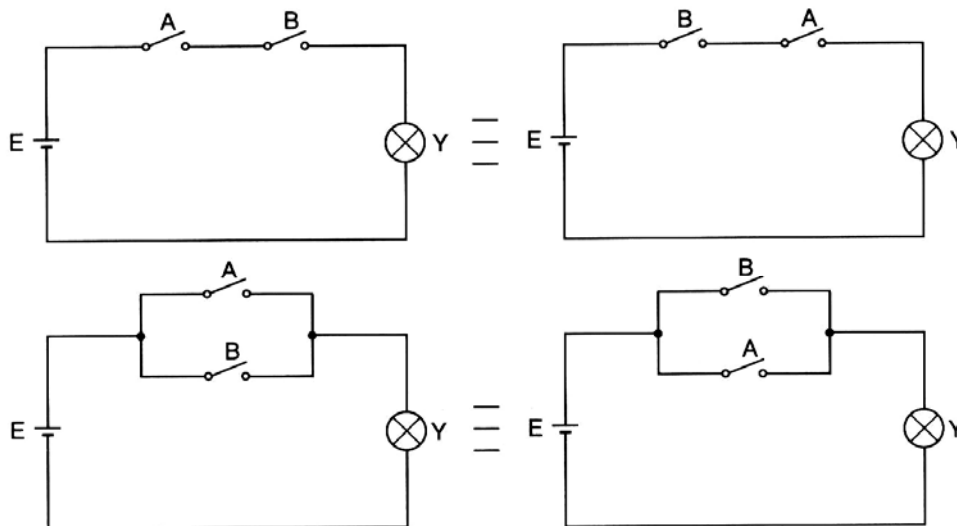
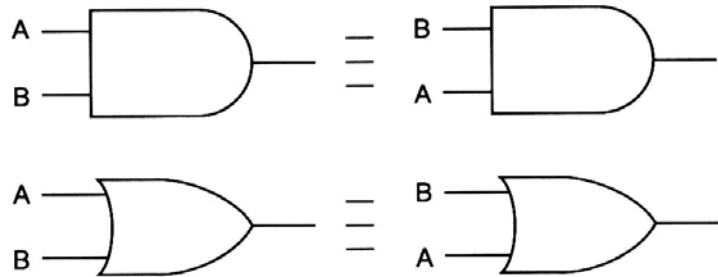
- ✓ **Αντιμετάθεσης**
- ✓ **Προσεταιρισμού**
- ✓ **Επιμερισμού**

Αξίωμα της Αντιμετάθεσης

Η αντιμετάθεση των μεταβλητών στο λογικό πολλαπλασιασμό ή τη λογική πρόσθεση δεν αλλάζει το αποτέλεσμα της λογικής συνάρτησης.

$$A \cdot B = B \cdot A$$

$$A + B = B + A$$



Άσκηση 1

Να εφαρμόσετε το αξίωμα της αντιμετάθεσης στη λογική συνάρτηση $Y = A \cdot B \cdot C$ και να σχεδιάσετε:

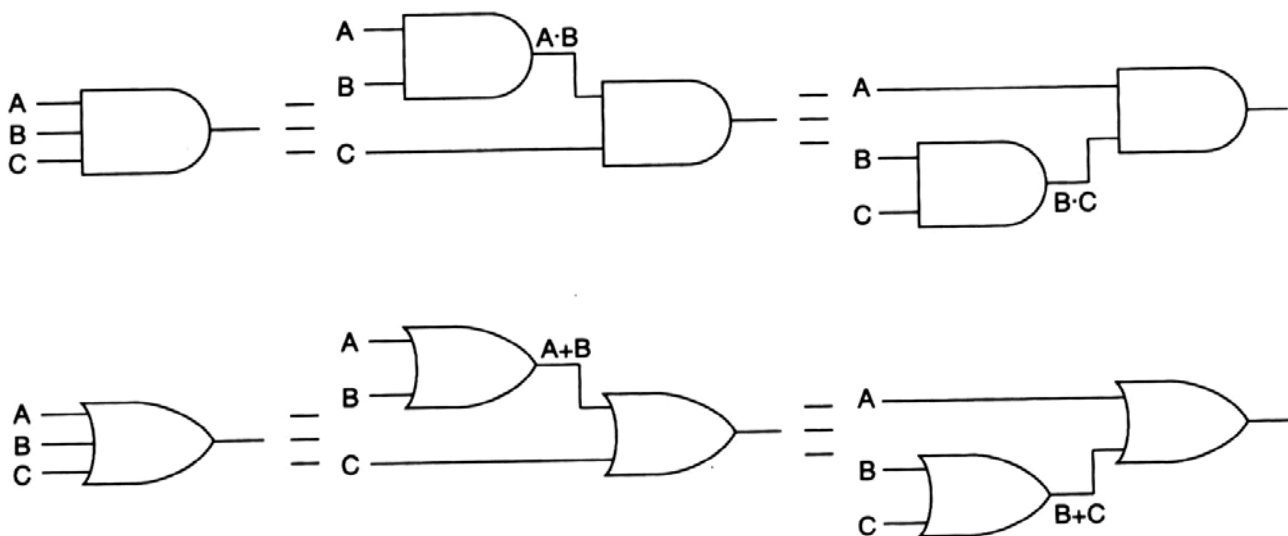
- Ένα λογικό κύκλωμα
- Το αντίστοιχο κύκλωμα διακοπών

Αξίωμα του Προσεταιρισμού

Ο τρόπος ομαδοποίησης των μεταβλητών στο λογικό πολλαπλασιασμό ή τη λογική πρόσθεση δεν επιφέρει καμιά αλλαγή στο αποτέλεσμα της λογικής συνάρτησης.

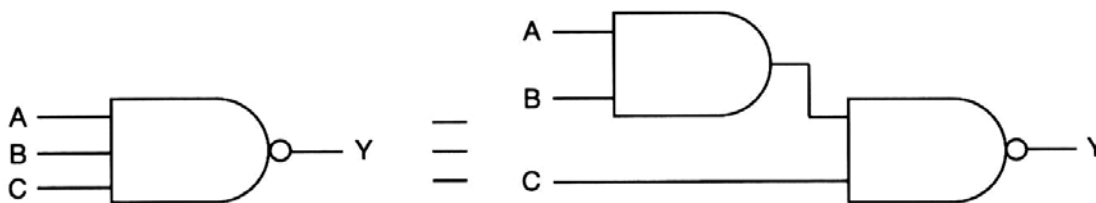
$$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$$

$$A + B + C = (A + B) + C = A + (B + C)$$



ΠΑΡΑΔΕΙΓΜΑ

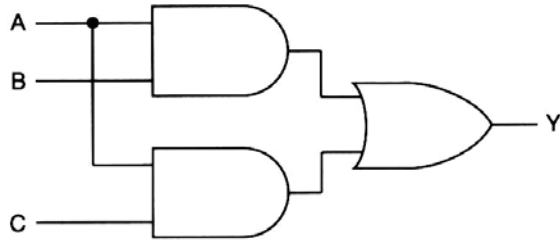
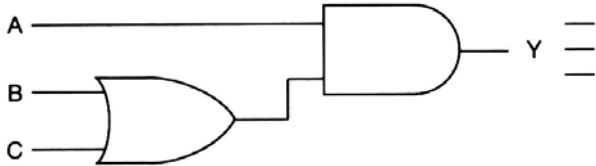
$$Y = \overline{A \cdot B \cdot C} = \overline{(A \cdot B) \cdot C}$$

**Άσκηση 2**

Εφαρμόζοντας το αξίωμα της προσεταιρισμού να σχεδιάσετε το λογικό κύκλωμα της λογικής συνάρτησης **$Y = A \cdot B \cdot C \cdot D$ με πύλες AND** των δύο εισόδων.

Αξίωμα του Επιμερισμού

$A \cdot (B + C) = A \cdot B + A \cdot C$



Άσκηση 3

Να εφαρμόσετε το αξίωμα του επιμερισμού στις πιο κάτω λογικές συναρτήσεις και να σχεδιάσετε τα αντίστοιχα λογικά κυκλώματα:

(α) **$Y = A \cdot B + B \cdot C$** **$Y = \dots\dots\dots$**

(β) **$Y = (A + B) \cdot (C + D)$** **$Y = \dots\dots\dots$**

Με το αξίωμα του προσεταιρισμού, να ξαναγράψετε τη λογική συνάρτηση χρησιμοποιώντας παρενθέσεις, ώστε να υλοποιήσετε το λογικό κύκλωμα χρησιμοποιώντας πύλες OR των δύο εισόδων αντί μιας πύλης OR των τεσσάρων εισόδων.

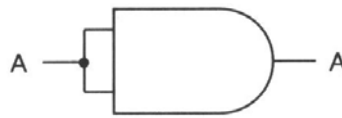
Y =

Να σχεδιάσετε το νέο λογικό κύκλωμα

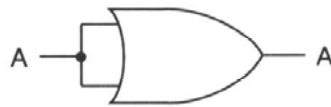
Θεωρήματα της Άλγεβρας Boole

ΘΕΩΡΗΜΑ 1 Πράξεις μεταβλητής με τον εαυτό της

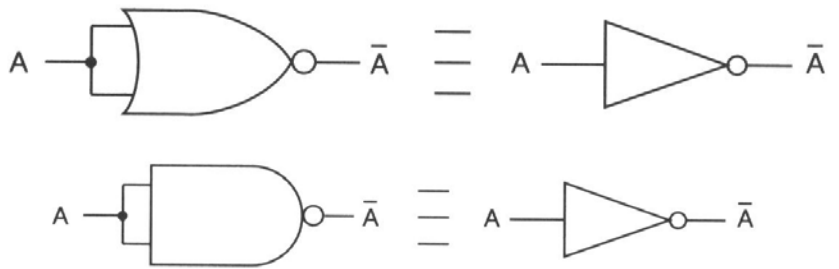
$A \cdot A = A$ $0 \cdot 0 = 0$
 $1 \cdot 1 = 1$



$A + A = A$ $0 + 0 = 0$
 $1 + 1 = 1$



$\overline{A \cdot A} = \overline{A}$ και $\overline{A + A} = \overline{A}$



ΘΕΩΡΗΜΑ 2 Πράξεις μεταβλητής με το 0 και το 1

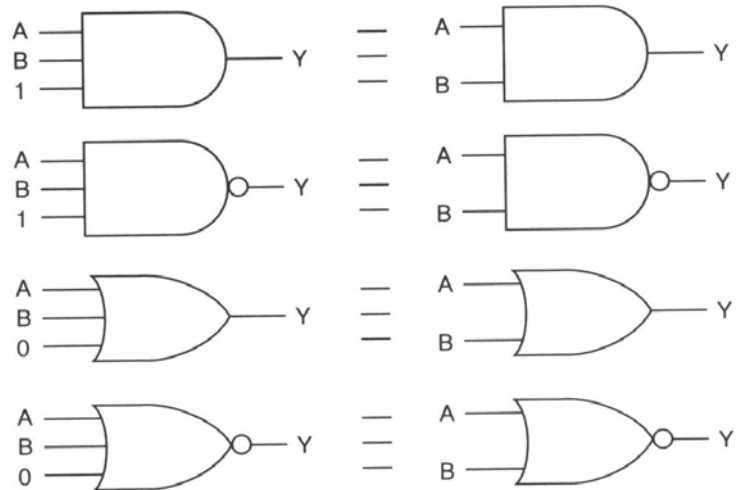
$A \cdot 1 = A$ $A \cdot 0 = 0$



$A + 1 = 1$ $A + 0 = A$

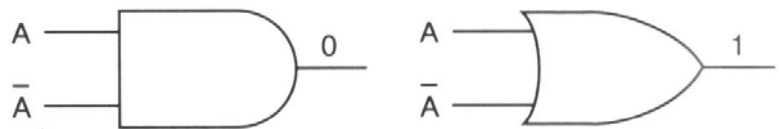


$$\begin{aligned}
 &A \cdot B \cdot 1 = A \cdot B \\
 &\overline{A \cdot B \cdot 1} = \overline{A \cdot B} \\
 &A + B + 0 = A + B \\
 &\overline{A + B + 0} = \overline{A + B}
 \end{aligned}$$



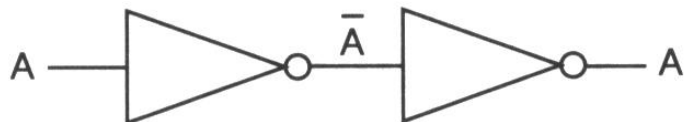
ΘΕΩΡΗΜΑ 3 Πράξεις μεταβλητής με το συμπλήρωμα της

$$\begin{aligned}
 &\overline{A \cdot \overline{A}} = 0 \quad \overline{A + \overline{A}} = 1
 \end{aligned}$$



ΘΕΩΡΗΜΑ 4 Θεώρημα της Διπλής Άρνησης

$$\overline{\overline{A}} = A$$



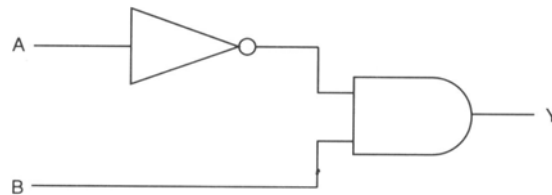
ΘΕΩΡΗΜΑ 5 Θεώρημα της Απορροφητικότητας

$$\begin{aligned}
 &A + A \cdot B = A \\
 &A \cdot (A + B) = A \\
 &\overline{A + \overline{A} \cdot B} = A + B
 \end{aligned}$$

Αξιολόγηση

3. Να διαβάσετε τις σελίδες 86 – 96 της Ενότητας 7 – Άλγεβρα του Boole και να απαντήσετε τις ασκήσεις της Αξιολόγησης:
- Σελίδα 91 Ασκήσεις 2, 3 και 5
 - Σελίδα 98 Ασκήσεις 1, 2, 3 και 4

Μάθημα 10 - Απλοποίηση Λογικών Συναρτήσεων & Λογικών Κυκλωμάτων



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει:

- Να απλοποιεί λογικές συναρτήσεις και κυκλώματα χρησιμοποιώντας αλγεβρικές μεθόδους και τα αξιώματα και θεωρήματα της άλγεβρας του Boole.
- Να σχεδιάζει τα απλοποιημένα λογικά κυκλώματα.
- Να συνδεσμολογεί τα απλοποιημένα λογικά κυκλώματα.

Αξιώματα της Άλγεβρας Boole

Αξίωμα της Αντιμετάθεσης

Η αντιμετάθεση των μεταβλητών στο λογικό πολλαπλασιασμό ή τη λογική πρόσθεση δεν αλλάζει το αποτέλεσμα της λογικής συνάρτησης.

$$A \cdot B = B \cdot A$$

$$A + B = B + A$$

Αξίωμα του Προσεταιρισμού

Ο τρόπος ομαδοποίησης των μεταβλητών στο λογικό πολλαπλασιασμό ή τη λογική πρόσθεση δεν επιφέρει καμιά αλλαγή στο αποτέλεσμα της λογικής συνάρτησης.

$$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$$

$$A + B + C = (A + B) + C = A + (B + C)$$

Αξίωμα του Επιμερισμού

Οι παρενθέσεις που υπάρχουν σε μια λογική εξίσωση μπορούν να απομακρυνθούν με τη λογική πράξη του πολλαπλασιασμού

$$A \cdot (B + C) = A \cdot B + A \cdot C$$

Θεωρήματα της Άλγεβρας Boole**ΘΕΩΡΗΜΑ 1** Πράξεις μεταβλητής με τον εαυτό της

$$A \cdot A = A \quad 0 \cdot 0 = 0$$

$$1 \cdot 1 = 1$$

$$A + A = A \quad 0 + 0 = 0$$

$$1 + 1 = 1$$

$$\overline{\overline{A}} = A \quad \text{και} \quad \overline{A + A} = \overline{A}$$

ΘΕΩΡΗΜΑ 2 Πράξεις μεταβλητής με το 0 και το 1

$$A \cdot 1 = A \quad A \cdot 0 = 0$$

$$A + 1 = 1 \quad A + 0 = A$$

$$A \cdot B \cdot 1 = A \cdot B$$

$$\overline{A \cdot B \cdot 1} = \overline{A \cdot B}$$

$$A + B + 0 = A + B$$

$$\overline{A + B + 0} = \overline{A + B}$$

ΘΕΩΡΗΜΑ 3 Πράξεις μεταβλητής με το συμπλήρωμα της

$$A \cdot \overline{A} = 0 \quad A + \overline{A} = 1$$

ΘΕΩΡΗΜΑ 4 Θεώρημα της Διπλής Άρνησης

$$\overline{\overline{A}} = A$$

ΘΕΩΡΗΜΑ 5

Θεώρημα της Απορροφητικότητας

$$A + A \cdot B = A$$

$$A \cdot (A + B) = A$$

$$A + \overline{A} \cdot B = A + B$$

ΚΑΝΟΝΕΣ ΤΗΣ ΑΛΓΕΒΡΑΣ BOOLE

$$A + 0 = A$$

$$A + 1 = 1$$

$$A + A = A$$

$$A + \overline{A} = 1$$

$$A \cdot B \cdot 1 = A \cdot B$$

=

$$A = A$$

$$\overline{\overline{A}} = A$$

$$A + A \cdot B = A$$

$$A \cdot (A + B) = A$$

$$A + \overline{A} \cdot B = A + B$$

$$(A + B) \cdot (A + C) = A + B \cdot C$$

$$A \cdot 0 = 0$$

$$A \cdot 1 = A$$

$$A \cdot A = A$$

$$A \cdot \overline{A} = 0$$

$$A + B + 0 = A + B$$

$$\overline{\overline{A + A}} = A$$

Ασκήσεις

Χρησιμοποιώντας τους κανόνες της άλγεβρας Boole, απλοποιήστε τις λογικές συναρτήσεις και σχεδιάστε τα αντίστοιχα απλοποιημένα λογικά διαγράμματα.

(α) $Y = A B + A (B + C) + B (B + C)$

$Y = \dots\dots\dots$

ΑΠΛΟΠΟΙΗΜΕΝΟ ΛΟΓΙΚΟ ΔΙΑΓΡΑΜΜΑ

(β) $Y = \overline{A} B + A (\overline{B + C}) + B (\overline{B + C})$

$Y = \dots\dots\dots$

ΑΠΛΟΠΟΙΗΜΕΝΟ ΛΟΓΙΚΟ ΔΙΑΓΡΑΜΜΑ

Αξιολόγηση

Να διαβάσετε τα παραδείγματα της Ενότητας 7 - Απλοποίηση Λογικών Συναρτήσεων και Λογικών Κυκλωμάτων στη σελίδα 110 και να απαντήσετε τις ασκήσεις της Αξιολόγησης:

- ✓ Σελίδα 114 Άσκηση 1 (α), (γ) και (δ)
- ✓ Σελίδα 115 Άσκηση 3, Σχ. 10/5

Διαγράμματα Venn

ΜΑΘΗΜΑ 11 - ΔΙΑΓΡΑΜΜΑΤΑ VENN

Μάθημα 11 - Διαγράμματα Venn

Στόχοι

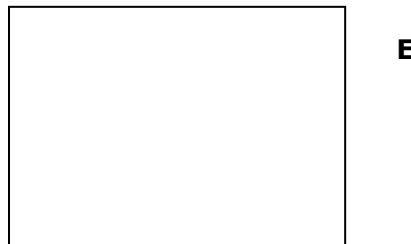
Με τη συμπλήρωση αυτής της ενότητας, ο/η μαθητής/τρια πρέπει:

- Να εξηγήσει τι είναι τα διαγράμματα του Βεν (Venn).
- Να παριστάνει με τα διαγράμματα του Βεν:
 - το ολικό σύνολο
 - το υποσύνολο,
 - το συμπλήρωμα συνόλου
 - την ένωση συνόλων και την τομή συνόλων.
- Να παριστάνει με διαγράμματα του Βεν λογικές συναρτήσεις.
- Να χρησιμοποιεί τα διαγράμματα του Βεν, για να αποδεικνύει θεωρήματα και αξιώματα της άλγεβρας Boole

1. Εισαγωγή

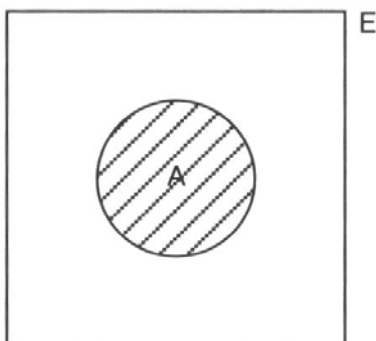
Με τα διαγράμματα του Βεν, (Άγγλος μαθηματικός του 19^{ου} αιώνα), μπορούμε να παρουσιάσουμε παραστατικά σχέσεις της άλγεβρας των συνόλων και τις λογικές συναρτήσεις της άλγεβρας Boole.

2. Διαγράμματα Venn



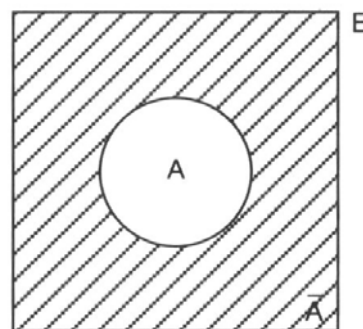
E

Ολικό σύνολο E



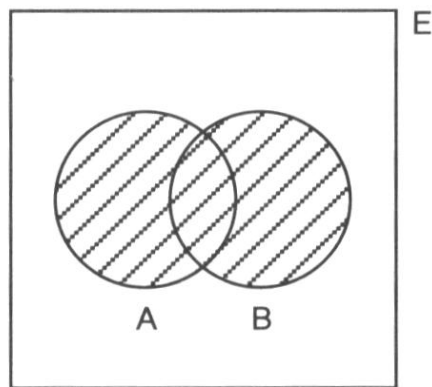
E

Υποσύνολο A



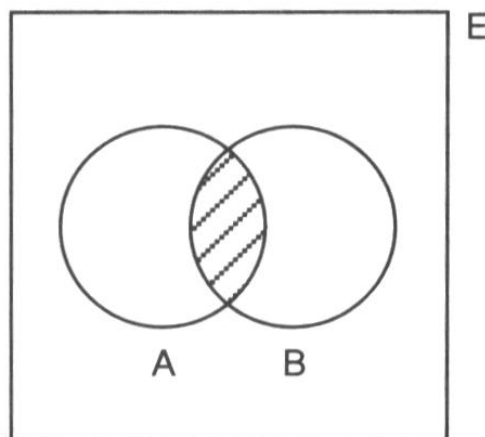
E

Συμπλήρωμα του συνόλου A



Ένωση δύο συνόλων A και B

$$Y = A \cup B = A + B$$

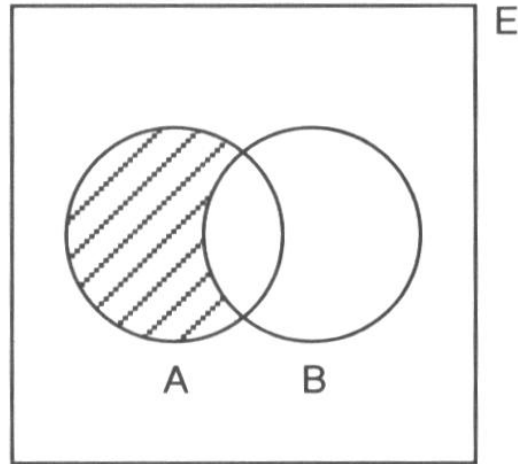


Τομή δύο συνόλων A και B

$$Y = A \cap B = A B$$

3. Παραδείγματα

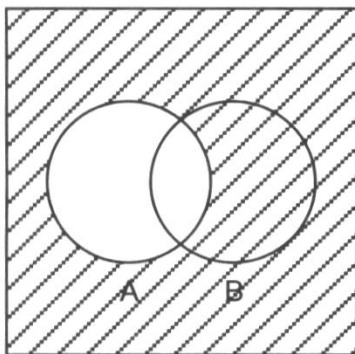
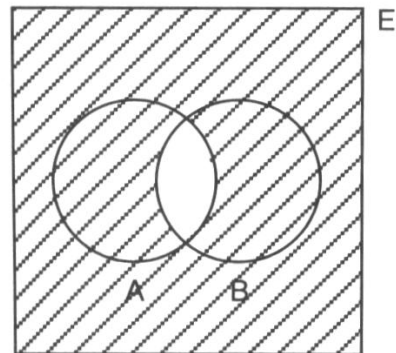
3.1 Λογική συνάρτηση $Y = A \bar{B}$



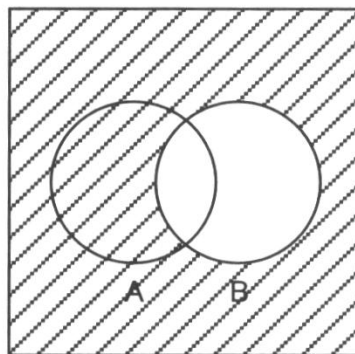
3.2 Αποδείξτε το Θεώρημα De Morgan με τη χρήση των διαγραμμάτων Venn:

$$\overline{A B} = \bar{A} + \bar{B}$$

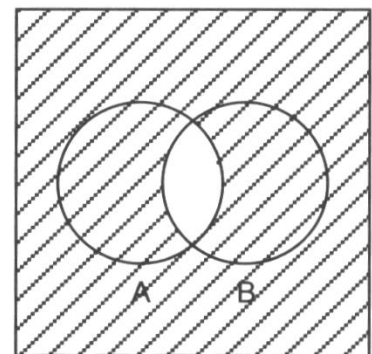
$$Y = \overline{A B}$$



\bar{A}



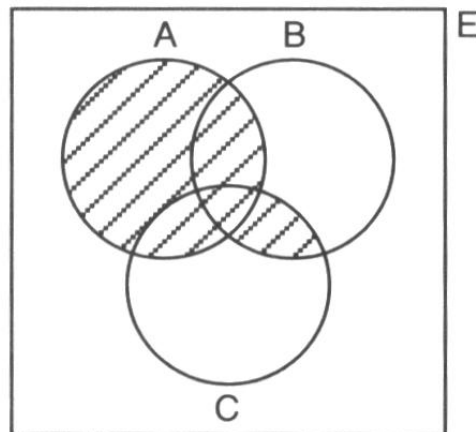
\bar{B}



$\bar{A} + \bar{B}$

3.3 Σχεδιάστε το διάγραμμα Venn της λογικής συνάρτησης

$$Y = A + B C$$



Αξιολόγηση

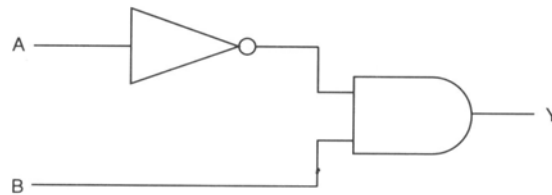
Να διαβάσετε την Ενότητα 7 - Διαγράμματα του Βεν, σελίδες 100 - 103 και να απαντήσετε τις ασκήσεις της Αξιολόγησης:

- ✓ Σελίδα 103 Άσκηση 1 (α), (β), (στ) και (ζ)
- ✓ Σελίδα 103 Άσκηση 2 (α), (δ) και (ε)

Θεωρήματα De Morgan

ΜΑΘΗΜΑ 12 - ΘΕΩΡΗΜΑΤΑ DE MORGAN

Μάθημα 12 - Θεωρήματα De Morgan



Στόχοι

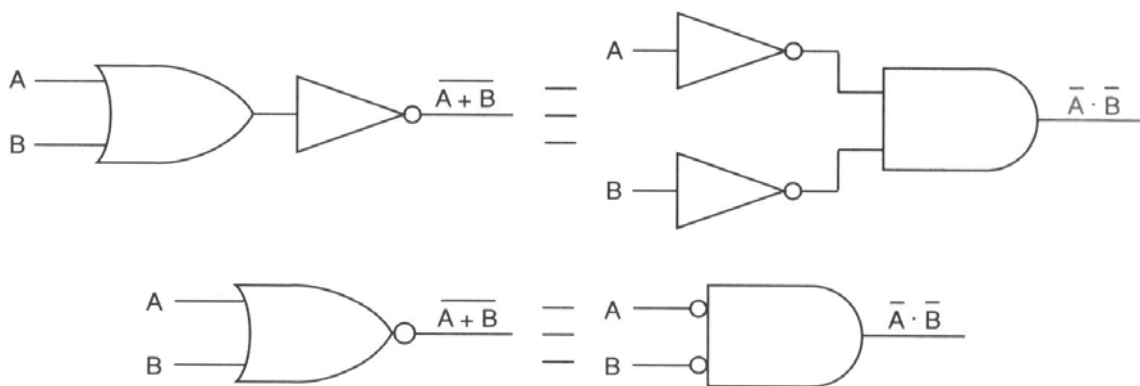
Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει:

- Να αναφέρει, να εξηγεί και να εφαρμόζει τα Θεωρήματα De Morgan στην υλοποίηση λογικών συνδυαστικών κυκλωμάτων

Θεωρήματα De Morgan

ΘΕΩΡΗΜΑ 1

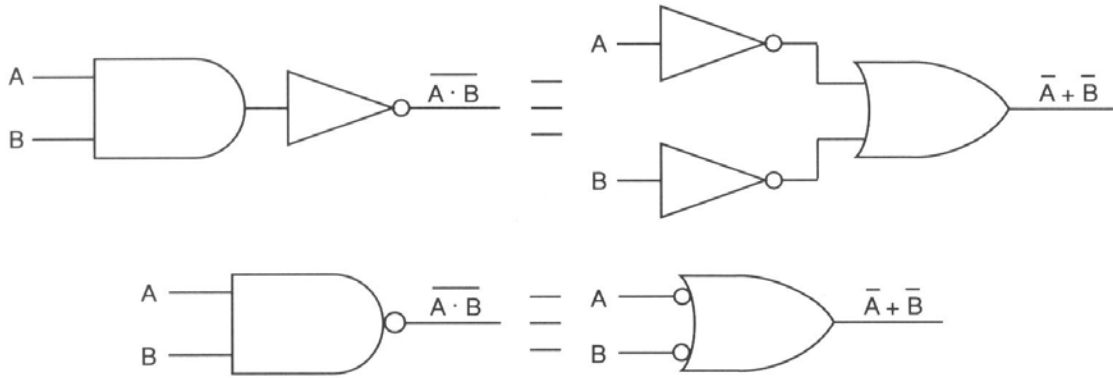
$$\overline{A + B} = \bar{A} \cdot \bar{B}$$



Μια πύλη NOR ισούται με μια πύλη AND που έχει τις εισόδους ανάστροφες

ΘΕΩΡΗΜΑ 2

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$



Μια πύλη NAND ισούται με μια πύλη OR που έχει τις εισόδους ανάστροφες

Ασκήσεις

1. Να εφαρμόσετε τα Θεωρήματα De Morgan για να μετασχηματίσετε τις πιο κάτω λογικές συναρτήσεις και να σχεδιάσετε τα αντίστοιχα λογικά κυκλώματα σε κάθε περίπτωση:

$$Y = \overline{\overline{A} + B}$$

$$Y = \overline{\overline{A} B}$$

Y =

Y =

$$Y = \overline{A + B + C}$$

$$Y = \overline{AB + CD}$$

Y =

Y =

2. Να εφαρμόσετε τα Θεωρήματα De Morgan για να μετασχηματίσετε τις πιο κάτω λογικές συναρτήσεις:

$$Y = \overline{A B} + C D$$

$$Y = \overline{A (B + C)}$$

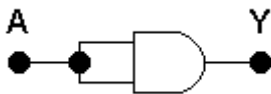
Y =

Y =

3. Χρησιμοποιώντας τα θεωρήματα De Morgan μετασχηματίστε την λογική συνάρτηση πιο κάτω και υλοποιήστε την με πύλες NAND των τριών εισόδων.

$$Y = A \cdot B + \overline{C}$$

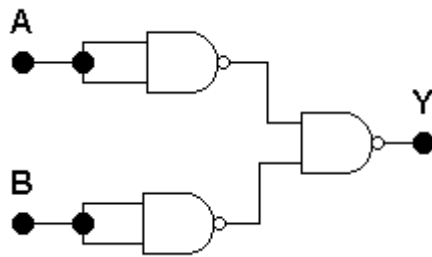
4. Να δώσετε τη λογική συνάρτηση των πιο κάτω συνδυαστικών λογικών κυκλωμάτων



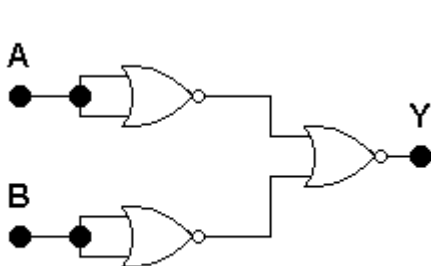
Y =

Y =

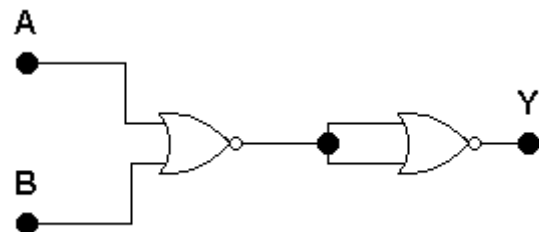
5. Να δώσετε τις λογικές συναρτήσεις για το καθένα από τα πιο κάτω συνδυαστικά κυκλώματα και χρησιμοποιώντας τα αξιώματα και τους κανόνες της άλγεβρας Boole / De Morgan να τα απλοποιήσετε και να σχεδιάσετε τα αντίστοιχα ισοδύναμα λογικά κυκλώματα:



Y =



Y =



Y =

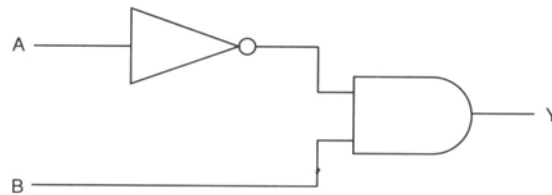
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β΄ Τάξης Ενότητα 7 Άλγεβρα Boole

Λογικές Συναρτήσεις από Πίνακα Αληθείας

ΜΑΘΗΜΑ 13 - ΛΟΓΙΚΕΣ ΣΥΝΑΡΤΗΣΕΙΣ ΑΠΟ ΠΙΝΑΚΑ ΑΛΗΘΕΙΑΣ

Μάθημα 13 - Λογικές Συναρτήσεις από Πίνακα Αληθείας



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει να μπορεί :

- Να ορίζει τους ελάχιστους και μέγιστους όρους μιας λογικής συνάρτησης
- Να αναφέρει ποια είναι η κανονική μορφή μιας λογικής συνάρτησης
- Να μετατρέπει τις λογικές συναρτήσεις στην κανονική τους μορφή
- Να διατυπώνει τη λογική συνάρτηση από τον πίνακα αληθείας στη μορφή αθροίσματος ελάχιστων όρων
- Να διατυπώνει τη λογική συνάρτηση από τον πίνακα αληθείας στη μορφή γινομένου μέγιστων όρων

ΕΙΣΑΓΩΓΗ

Μια λογική συνάρτηση μπορεί να διατυπωθεί με δύο ισότιμες μορφές:

- Μορφή αθροίσματος ελαχίστων όρων
- Μορφή αθροίσματος μεγίστων όρων

Οι **ελάχιστοι όροι** μιας λογικής συνάρτησης $Y = f (A, B, \dots)$ είναι τα λογικά γινόμενα που σχηματίζονται από όλους τους συνδυασμούς των μεταβλητών και των συμπληρωμάτων τους.

Οι **μέγιστοι όροι** μιας λογικής συνάρτησης $Y = f (A, B, \dots)$ είναι τα λογικά αθροίσματα που σχηματίζονται από όλους τους συνδυασμούς των μεταβλητών και των συμπληρωμάτων τους.

ΠΑΡΑΔΕΙΓΜΑ 1:

Λογική Συναρτηση $Y = f (A, B)$

Ελάχιστοι όροι

$\bar{A} \cdot \bar{B}$	(0, 0)
$\bar{A} \cdot B$	(0, 1)
$A \cdot \bar{B}$	(1, 0)
$A \cdot B$	(1, 1)

Μέγιστοι όροι

$\bar{A} + \bar{B}$	(0, 0)
$\bar{A} + B$	(0, 1)
$A + \bar{B}$	(1, 0)
$A + B$	(1, 1)

ΠΑΡΑΔΕΙΓΜΑ 2:

Να δώσετε τους ελαχίστους και μέγιστους όρους της λογικής συνάρτησης τριών μεταβλητών $Y = f(A, B, C)$

Ελάχιστοι όροι

Μέγιστοι όροι

ΚΑΝΟΝΙΚΗ ΜΟΡΦΗ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ

Μια λογική συνάρτηση βρίσκεται στην κανονική της μορφή, όταν όλοι οι όροι της περιλαμβάνουν όλες τις μεταβλητές της συνάρτησης

ΠΑΡΑΔΕΙΓΜΑ 3: Να μετατρέψετε την λογική συνάρτηση $Y = A\bar{C} + B$ στην κανονική μορφή των αθροισμάτων ελαχίστων όρων:

$$\begin{aligned}
 Y &= AC + \bar{B} \\
 &= AC \cdot 1 + \bar{B} \cdot 1 \cdot 1 \\
 &= AC(B + \bar{B}) + \bar{B}(A + \bar{A})(C + \bar{C}) \\
 &= ACB + AC\bar{B} + \bar{B}AC + \bar{B}\bar{A}C + \bar{B}A\bar{C} + \bar{B}\bar{A}\bar{C} \\
 &= ABC + A\bar{B}C + A\bar{B}\bar{C} + \bar{A}\bar{B}C + A\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C} \\
 &= ABC + A\bar{B}C + \bar{A}\bar{B}C + A\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}
 \end{aligned}$$

ΠΑΡΑΔΕΙΓΜΑ 4:

Να μετατρέψετε την λογική συνάρτηση τριών μεταβλητών εισόδου $f = (A, B, C)$ $Y = AB + BC$ στην κανονική μορφή των αθροισμάτων ελαχίστων όρων:

ΔΙΑΤΥΠΩΣΗ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ ΑΠΟ ΠΙΝΑΚΑ ΑΛΗΘΕΙΑΣ

Ο πίνακας αληθείας περιγράφει πλήρως τη λογική συνάρτηση και λειτουργία ενός κυκλώματος.

Οι λογικές συναρτήσεις μπορούν να διατυπωθούν σε δύο μορφές:

- Μορφή αθροίσματος ελαχίστων όρων
- Μορφή γινομένου μεγίστων όρων

Πίνακας Αληθείας

Α/Α	Είσοδοι		Έξοδος
	A	B	Y
1.	0	0	0
2.	0	1	1
3.	1	0	1
4.	1	1	0

ΑΘΡΟΙΣΜΑ ΕΛΑΧΙΣΤΩΝ ΟΡΩΝ

Είναι όλες οι περιπτώσεις στον Πίνακα Αληθείας που η λογική συνάρτηση έχει την τιμή 1

A/A	A	B	Y
1.	0	0	0
2.	0	1	1
3.	1	0	1
4.	1	1	0

ΣΗΜΕΙΩΣΗ:

Αν μια μεταβλητή στον Πίνακα Αληθείας έχει την τιμή 0, τότε γράφεται με το συμπλήρωμα της, και αν έχει την τιμή 1, τότε γράφεται χωρίς το συμπλήρωμα

$$Y = \bar{A}B + A\bar{B} \quad (0, 1) \quad (1, 0)$$

ΓΙΝΟΜΕΝΟ ΜΕΓΙΣΤΩΝ ΟΡΩΝ

Είναι όλες οι περιπτώσεις στον Πίνακα Αληθείας που η λογική συνάρτηση έχει την τιμή 0

$$Y = (\bar{A} + \bar{B}) \cdot (A + B) \quad (0, 0) \quad (1, 1)$$

A/A	A	B	Y
1.	0	0	0
2.	0	1	1
3.	1	0	1
4.	1	1	0

ΑΠΟΔΕΙΞΗ

ΓΙΑ ΝΑ ΑΠΟΔΕΙΧΘΕΙ ΟΤΙ ΟΙ ΔΥΟ ΣΥΝΑΡΤΗΣΕΙΣ ΕΙΝΑΙ ΙΣΟΔΥΝΑΜΕΣ, ΝΑ ΜΕΤΑΣΧΗΜΑΤΙΣΕΤΕ ΤΗ ΛΟΓΙΚΗ ΣΥΝΑΡΤΗΣΗ ΓΙΝΟΜΕΝΟΥ ΜΕΓΙΣΤΩΝ ΟΡΩΝ ΑΝΑΠΤΥΣΣΟΝΤΑΣ ΤΙΣ ΠΑΡΕΝΘΕΣΕΙΣ ΚΑΙ ΑΠΛΟΠΟΙΩΝΤΑΣ ΤΗ ΣΥΝΑΡΤΗΣΗ ΧΡΗΣΙΜΟΠΟΙΩΝΤΑΣ ΤΑ ΘΕΩΡΗΜΑΤΑ ΤΗΣ ΑΛΓΕΒΡΑΣ BOOLE

ΑΞΙΟΛΟΓΗΣΗ

1. Συμπληρώστε τον Πίνακα Αληθείας από τις κανονικές μορφή της πιο κάτω λογικής συνάρτησης:

$$Y = \bar{A}BC + A\bar{B}C + \bar{A}\bar{B}C + ABC + A\bar{B}\bar{C}$$

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

2. Από τον Πίνακα Αληθείας δώστε τις λογικές συναρτήσεις στην κανονική τους μορφή σε :

- (α) Αθροίσματα ελαχίστων όρων
(β) Γινόμενα μεγίστων όρων

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

Y =

Y =

Χρησιμοποιώντας τα αξιώματα της άλγεβρας Boole να μετασχηματίσετε τον τύπο με τα γινόμενα των μεγίστων όρων και αποδείξετε ότι ισούται τον τύπο με τα αθροίσματα των ελαχίστων όρων.

3. Από τον Πίνακα Αληθείας να δώσετε τις λογικές συναρτήσεις στην κανονική τους μορφή σε :

- (α) Αθροίσματα ελαχίστων όρων
(β) Γινόμενα μεγίστων όρων

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Y =

Y =

4. Να μετατρέψετε τις πιο κάτω λογικές συναρτήσεις με τρεις μεταβλητές εισόδου στις κανονικές τους μορφές και ακολουθώντας συμπληρώστε τους αντιστοίχους Πίνακες Αληθείας:

$$Y = \bar{A} B + B \bar{C}$$

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

5. Μετατρέψετε την πιο κάτω λογική συνάρτηση με τρεις μεταβλητές εισόδου στην κανονική της μορφή και ακολούθως συμπληρώστε τον Πίνακα Αληθείας:

$$Y = AC + A\bar{B}C + B\bar{C}$$

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Y =

Βιβλιογραφία

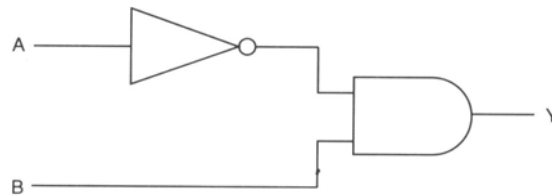
Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης Ενότητα 9 Λογικές Συναρτήσεις από Πίνακα Αληθείας

Χάρτες Karnaugh

ΜΑΘΗΜΑ 14 - ΑΠΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ ΜΕ ΧΑΡΤΕΣ KARNAUGH

ΜΑΘΗΜΑ 15 - ΧΑΡΤΕΣ KARNAUGH_2

Μάθημα 14 - Απλοποίηση Λογικών Συναρτήσεων με Χάρτες Karnaugh



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει να μπορεί:

- Να ορίζει το χάρτη Karnaugh και να αναφέρει τη χρησιμότητά του
- Να αναφέρει τα χαρακτηριστικά των χαρτών Karnaugh
- Να σχεδιάζει χάρτες Karnaugh για λογικές συναρτήσεις με δύο, τρεις και τέσσερις μεταβλητές
- Να παριστάνει σε χάρτες Karnaugh λογικές συναρτήσεις με δύο, τρεις και τέσσερις μεταβλητές.
- Να συγκρίνει το χάρτη Karnaugh με τον πίνακα αληθείας λογικής συνάρτησης
- Να χρησιμοποιεί τους χάρτες Karnaugh για την απλοποίηση λογικών συναρτήσεων
- Να αναφέρει τι είναι αδιάφοροι όροι
- Εισαγωγή

Οι αλγεβρικές μέθοδοι απλοποίησης λογικών συναρτήσεων που έχουμε εξετάσει στις προηγούμενες ενότητες προϋποθέτουν εξυπνάδα, ευελιξία και πείρα στην εφαρμογή των κανόνων της άλγεβρας Boole και των διαφόρων τεχνασμάτων που πηγάζουν από αυτούς χωρίς πάντοτε να επιτυγχάνουν τη πλήρη απλοποίηση των λογικών συναρτήσεων.

Αντίθετα οι χάρτες Karnaugh προσφέρουν μια γραφική, τυποποιημένη και εύκολη μέθοδο απλοποίησης λογικών συναρτήσεων. Τα τελικά αποτελέσματα είναι αδιαμφισβήτητα.

• Χάρτες Karnaugh

Ο χάρτης Karnaugh είναι μια διαφορετική παράσταση του Πίνακα Αληθείας μιας λογικής συνάρτησης, ο οποίος μπορεί να χρησιμοποιηθεί για την απλοποίηση συναρτήσεων μέχρι και 6 μεταβλητών.

• Χαρακτηριστικά χάρτη Karnaugh

- ✓ Είναι διαγράμματα δύο διαστάσεων αποτελούμενα από τετραγωνίδια που αντιστοιχούν με κάθε ένα από τους ελαχίστους όρους της λογικής συνάρτησης.

N μεταβλητές \Rightarrow **2^N τετραγωνάκια**

- ✓ Οι μεταβλητές της λογικής συνάρτησης τοποθετούνται εξωτερικά του χάρτη και χαρακτηρίζουν την οριζόντια και κάθετη διάσταση του χάρτη προσδιορίζοντας τις συντεταγμένες των τετραγωνιδίων.

- ✓ Οι τιμές των μεταβλητών στην οριζόντια και κάθετη διάσταση του χάρτη διαφέρουν κατά ένα bit η κάθε μια από τις γειτονικές της.
- ✓ Μέσα σε κάθε τετραγωνίδιο γράφεται η τιμή που παίρνει η λογική συνάρτηση, όταν οι μεταβλητές της πάρουν ως τιμές τις συντεταγμένες του τετραγωνιδίου.

Ουσιαστικά ο χάρτης Karnaugh είναι μια μορφή Πίνακα Αληθείας με δύο διαστάσεις.

ΧΑΡΤΗΣ KARNAUGH 2 ΜΕΤΑΒΛΗΤΩΝ

A \ B	0	1
0	00	01
1	10	11

A \ B	0	1
0	$\bar{A} \bar{B}$	$\bar{A} B$
1	$A \bar{B}$	$A B$

ΧΑΡΤΗΣ KARNAUGH 3 ΜΕΤΑΒΛΗΤΩΝ

AB \ C	0	1
00	000	001
01	010	011
11	110	111
10	100	101

ΧΑΡΤΗΣ KARNAUGH 4 ΜΕΤΑΒΛΗΤΩΝ

AB \ CD	00	01	11	10
00	0000	0001	0011	0010
01	0100	0101	0111	0110
11	1100	1101	1111	1110
10	1000	1001	1011	1010

• Παράσταση Λογικής Συνάρτησης στο Χάρτη Karnaugh

- Μετατρέπεται η λογική συνάρτηση στην κανονική της μορφή
- Συμπληρώνονται τα λογικά 1 από τους ελαχίστους όρους της κανονικής μορφής λογικής συνάρτησης
- Τα υπόλοιπα τετραγωνίδια του χάρτη συμπληρώνονται με το λογικό 0

- Ο χάρτης Karnaugh μπορεί να συμπληρωθεί από τον αντίστοιχο Πίνακα Αληθείας της λογικής συνάρτησης

$$Y = \bar{A} \bar{B} C + \bar{A} \bar{B} \bar{C} + A B \bar{C} + A B C$$

Η λογική συνάρτηση βρίσκεται στην κανονική της μορφή (0 0 1) (0 0 0) (1 1 0) (1 1 1)

AB \ C	0	1
00	1	1
01	0	0
11	1	1
10	0	0

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Άσκηση 1

Να συμπληρώσετε το Χάρτη Karnaugh από τον Πίνακα Αληθείας:

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

AB \ C	0	1
00		
01		
11		
10		

Άσκηση 2

Να Συμπληρώστε το χάρτη Karnaugh για τις πιο κάτω λογικές συναρτήσεις:

(α) $Y = A\bar{B}\bar{C} + A\bar{B}C + AB\bar{C} + \bar{A}BC$

AB \ C	0	1
00		
01		
11		
10		

(β) $Y = \bar{A}BC\bar{D} + ABCD + \bar{A}BCD + \bar{A}\bar{B}CD + \bar{A}BCD$

AB \ CD	00	01	11	10
00				
01				
11				
10				

- **Απλοποίηση Λογικής συνάρτησης από Χάρτη Karnaugh**

ΒΗΜΑ 1

Ομαδοποιούνται γειτονικά τετραγωνίδια που έχουν τιμή **1** στο χάρτη

Κάθε ομάδα μπορεί να περιέχει 1, 2, 4, 8, 16 τετραγωνίδια (2^N)

Ο αριθμός των ομάδων πρέπει να είναι όσο το δυνατόν πιο μικρός και κάθε ομάδα πρέπει περιέχει όσο το δυνατόν περισσότερα τετραγωνίδια.

Κάθε ομάδα είναι και ένας όρος της απλοποιημένης λογικής συνάρτησης και άρα όσο πιο μεγάλος είναι ο αριθμός των τετραγωνιδίων της, τόσο πιο λίγες είναι οι μεταβλητές που θα περιέχει ο κάθε όρος

ΒΗΜΑ 2

Για κάθε ομάδα γράφεται και ένας όρος που περιλαμβάνει τις κοινές μεταβλητές της ομάδας που συνδέονται με τη λογική πράξη του πολλαπλασιασμού (AND)

ΒΗΜΑ 3

Οι όροι συνδέονται με τη λογική πράξη της πρόσθεσης (OR) και αποτελούν την απλοποιημένη λογική συνάρτηση

AB \ C	0	1
00	1	0
01	0	1
11	1	1
10	0	0

$\bar{A} \bar{B} \bar{C}$
 $B C$
 $A B$

$$Y = \bar{A} \bar{B} \bar{C} + B C + A B$$

AB \ CD	00	01	11	10
00	0	0	1	1
01	1	1	1	1
11	1	1	1	1
10	0	1	0	0

$\bar{A} C$
 B
 $A \bar{C} D$

$$Y = \bar{A} C + B + A \bar{C} D$$
✓ **Κάθε λογική συνάρτηση με τρεις μεταβλητές:**

- | | |
|----------------|--------------------------|
| 1 τετραγωνάκι | Όρος με τρεις μεταβλητές |
| 2 τετραγωνάκια | Όρος με δύο μεταβλητές |
| 4 τετραγωνάκια | Όρος με μια μεταβλητή |
| 8 τετραγωνάκια | $Y = 1$ |

AB \ C	0	1
00	1	0
01	0	1
11	1	1
10	1	1

✓ **Κάθε λογική συνάρτηση με τέσσερις μεταβλητές:**

- 1 τετραγωνάκι Όρος με τέσσερις μεταβλητές
- 2 τετραγωνάκια Όρος με τρεις μεταβλητές
- 4 τετραγωνάκια Όρος με δύο μεταβλητή
- 8 τετραγωνάκια Όρος με 1 μεταβλητή
- 16 τετραγωνάκια $Y = 1$

	CD			
AB	00	01	11	10
00	1	0	0	1
01	1	1	0	1
11	1	1	0	1
10	1	0	1	1

Άσκηση 3

Να μετατρέψετε τις πιο κάτω λογικές συναρτήσεις με τρεις μεταβλητές εισόδου στην κανονική τους μορφή, να συμπληρώσετε το χάρτη Karnaugh και να τις απλοποιήσετε:

(α) $Y = B C + \bar{A} \bar{C}$

	C	
AB	0	1
00		
01		
11		
10		

$Y = \dots\dots\dots$

(β) $Y = A + B C$

	C	
AB	0	1
00		
01		
11		
10		

$Y = \dots\dots\dots$

Άσκηση 4

Να συμπληρώσετε το Χάρτη Karnaugh και να απλοποιήσετε τη λογική συνάρτηση:

$$Y = \bar{A} \bar{B} \bar{C} + A B C + A \bar{B} \bar{C} + A \bar{B} C$$

	C	0	1
AB			
00			
01			
11			
10			

$Y = \dots\dots\dots$

Χρήση Αδιάφορων Όρων

Σε ορισμένες περιπτώσεις σε συγκεκριμένες συντεταγμένες των μεταβλητών τα τετραγωνίδια μπορούν να συμπληρωθούν με **X**.

Στις περιπτώσεις αυτές η λογική συνάρτηση δεν έχει καθορισμένη λογική κατάσταση, αλλά μπορεί να πάρει είτε το λογικό 1, είτε το λογικό 0.

Οι όροι που αντιστοιχούν στα τετραγωνίδια με **X** ονομάζονται **αδιάφοροι όροι**.

Οι αδιάφοροι όροι μπορούν να χρησιμοποιηθούν στο χάρτη και να λάβουν το λογικό 1 με τέτοιο τρόπο ώστε η απλοποίηση της συνάρτησης να είναι μέγιστη.

Χαρακτηριστικό παράδειγμα είναι κυκλώματα κωδικοποιητών BCD που χρησιμοποιούν μόνο 10 από τους 16 συνδυασμούς των 4 μεταβλητών. Σε αυτές τις περιπτώσεις οι υπόλοιποι 6 όροι είναι αδιάφοροι και μπορούν να λάβουν το λογικό 1 για μέγιστη απλοποίηση των λογικών κυκλωμάτων.

	CD	00	01	11	10
AB					
00		0	1	0	0
01		1	1	0	0
11		X	X	X	X
10		0	1	X	X

Άσκηση 5

Με τη χρήση αδιάφορων όρων για μέγιστη ομαδοποιήστε να απλοποιήστε τις πιο κάτω λογικές συναρτήσεις στο Χάρτη Karnaugh:

CD AB	00	01	11	10
00	1	1	0	0
01	1	1	0	0
11	0	0	X	1
10	0	X	1	X

Y =

Άσκηση 6

Να συμπληρώσετε το Χάρτη Karnaugh και να απλοποιήσετε τη λογική συνάρτηση:

$$Y = (\bar{A}\bar{B} + A\bar{B}) (CD + C\bar{D})$$

CD AB	00	01	11	10
00				
01				
11				
10				

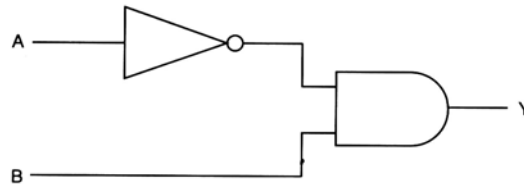
Y =

1. Σε κάθε περίπτωση να επιβεβαιώσετε τις απαντήσεις σας χρησιμοποιώντας το Πρόγραμμα Workbench (Λογικός Μετατροπέας) :
 - Πληκτρολογήστε τη λογική συνάρτηση
 - Μετατρέψτε τη λογική συνάρτηση σε Πίνακα Αληθείας
 - Μετατρέψτε τον Πίνακα Αληθείας στην απλοποιημένη μορφή της λογική συνάρτησης

Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β΄ Τάξης Ενότητα 11 Απλοποίηση Λογικών Συναρτήσεων με Χάρτες Karnaugh

Μάθημα 15 - Χάρτες Karnaugh_2



Να λύσετε τις πιο κάτω ασκήσεις.

1. Δίνεται ο Πίνακας Αληθείας που περιγράφει τη λειτουργία λογικού κυκλώματος.

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

(α) Να δώσετε τη λογική συνάρτηση του λογικού κυκλώματος.

Y =

(β) Να συμπληρώσετε το Χάρτη Karnaugh και να απλοποιήσετε τη λογική συνάρτηση του κυκλώματος:

	C	0	1
AB			
00			
01			
11			
10			

Y =

(γ) Να σχεδιάσετε το απλοποιημένο λογικό κύκλωμα.

2. Να συμπληρώσετε το χάρτη Karnaugh για την πιο κάτω λογική συνάρτηση και να την απλοποιήσετε:

$$Y = \bar{A}\bar{B}C + \bar{A}BC + AB\bar{C} + A\bar{B}\bar{C}$$

AB \ C	0	1
00		
01		
11		
10		

Y =

Να σχεδιάσετε το αντίστοιχο απλοποιημένο λογικό κύκλωμα.

3. Να συμπληρώσετε το χάρτη Karnaugh για την πιο κάτω λογική συνάρτηση και να την απλοποιήσετε:

$$Y = \bar{A} B C \bar{D} + A B C \bar{D} + A B \bar{C} \bar{D} + A B \bar{C} D + A B C D$$

	CD	00	01	11	10
AB					
00					
01					
11					
10					

Y =

Να σχεδιάσετε το αντίστοιχο απλοποιημένο λογικό κύκλωμα.

4. Δίνονται οι χάρτες Karnaugh λογικών συναρτήσεων. Να απλοποιηθούν.

	CD	00	01	11	10
AB					
00		1	1	0	0
01		1	1	1	1
11		0	0	0	0
10		0	1	1	0

Y =

CD AB	00	01	11	10
00	1	0	1	1
01	1	0	0	0
11	1	0	0	0
10	1	0	1	1

Y =

5. Να συμπληρώσετε το Χάρτη Karnaugh και να απλοποιήσετε τη λογική συνάρτηση:

$$Y = A \bar{B} C + A B \bar{C} + \bar{A} B C + A \bar{B} \bar{C} + A B C + \bar{A} \bar{B} C$$

C AB	0	1
00		
01		
11		
10		

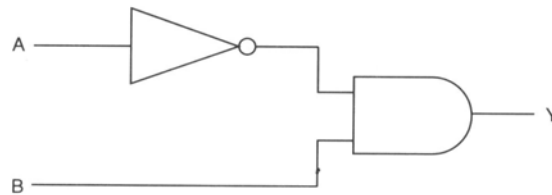
Y =

Να σχεδιάσετε το αντίστοιχο απλοποιημένο λογικό κύκλωμα.

Σύνθεση Λογικών Κυκλωμάτων με Πύλες NAND και NOR

ΜΑΘΗΜΑ 16 - ΣΥΝΘΕΣΗ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΠΥΛΕΣ NAND ΚΑΙ NOR

Μάθημα 16 - Σύνθεση Λογικών Κυκλωμάτων με Πύλες NAND και NOR



Στόχοι

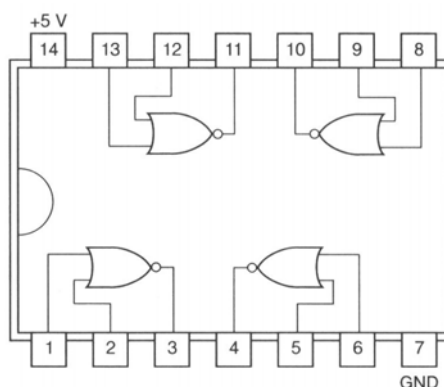
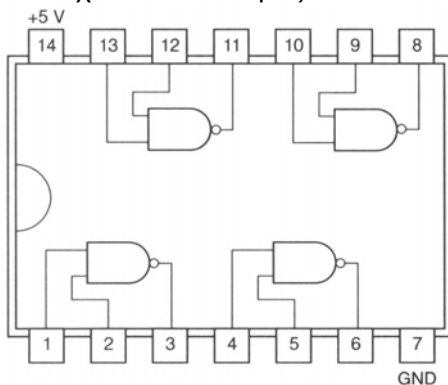
Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει να μπορεί :

- Να αναφέρει τα πλεονεκτήματα της σύνθεσης λογικών κυκλωμάτων με πύλες NAND και NOR
- Να παριστάνει τις λογικές πύλες με ισοδύναμα κυκλώματα με πύλες NAND ή με πύλες NOR μόνο
- Να σχεδιάζει λογικά κυκλώματα με πύλες NAND με πύλες NOR μόνο
- Να μετατρέπει λογικές συναρτήσεις με τη βοήθεια των θεωρημάτων De Morgan στην κατάλληλη μορφή, έτσι που το λογικό κύκλωμα να κατασκευάζεται με πύλες NAND ή NOR μόνο
- Να συνδεσμολογεί και να ελέγχει κυκλώματα με πύλες NAND ή NOR μόνο

1. ΕΙΣΑΓΩΓΗ

Οι πύλες NAND και NOR χρησιμοποιούνται ευρέως στην κατασκευή λογικών κυκλωμάτων και στην υλοποίηση λογικών συναρτήσεων:

- (α) Η πύλη NAND είναι πιο απλή και εύκολη στην κατασκευή της από την πύλη AND, όπως και η πύλη NOR από την πύλη OR. Γι' αυτό το λόγο τα κυκλώματα αυτά έχουν χαμηλό κόστος παραγωγής και αποτελούν τις βασικές πύλες των ολοκληρωμένων κυκλωμάτων.
- (β) Μπορούμε να σχεδιάσουμε και να κατασκευάσουμε οποιοδήποτε λογικό κύκλωμα με την αποκλειστική χρήση πυλών NAND και NOR.
- (γ) Οι πύλες NAND και NOR είναι πιο γρήγορες από τις πύλες AND και OR και άρα τεχνικά καλύτερες.



ΣΕΙΡΑ TTL

7400

4 Πύλες NAND των δύο εισόδων

ΣΕΙΡΑ CMOS

4001

4 Πύλες NOR των δύο εισόδων

2. ΘΕΩΡΗΜΑΤΑ DE MORGAN

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

3. ΚΑΝΟΝΕΣ ΤΗΣ ΑΛΓΕΒΡΑΣ BOOLE

$$\overline{\overline{A}} = A$$

$$A + A = A$$

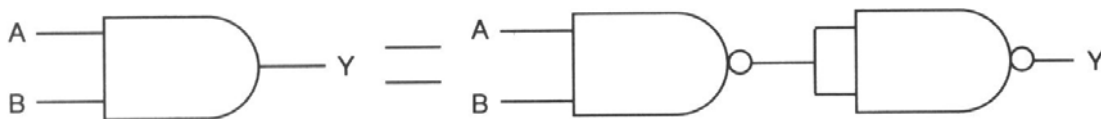
$$A \cdot A = A$$

$$\overline{A \cdot A} = \overline{A}$$

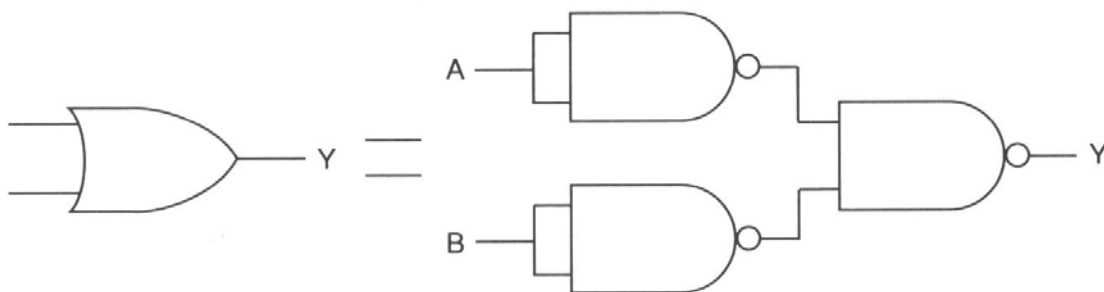
$$\overline{A + A} = \overline{A}$$

4. Η ΧΡΗΣΗ ΤΗΣ ΠΥΛΗΣ NAND ΩΣ ΚΑΘΟΛΙΚΟ ΛΟΓΙΚΟ ΣΤΟΙΧΕΙΟ✓ **ΠΥΛΗ NOT**

$$\overline{\overline{A}} = \overline{A}$$

✓ **ΠΥΛΗ AND**

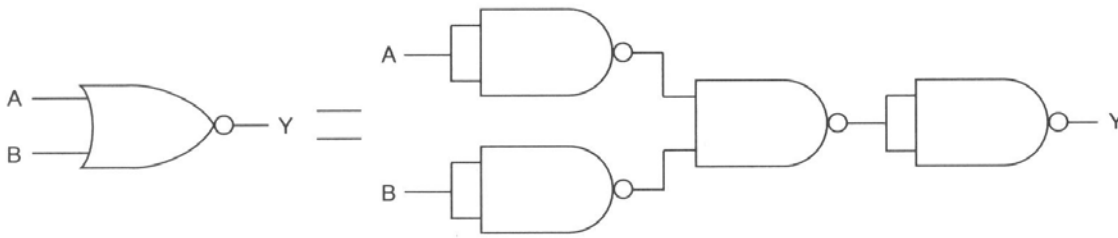
$$A \cdot B = \overline{\overline{A \cdot B}}$$

✓ **ΠΥΛΗ OR**

$$A + B = \overline{\overline{A + B}}$$

$$A + B = \overline{\overline{A} \cdot \overline{B}}$$

✓ **ΠΥΛΗ NOR**

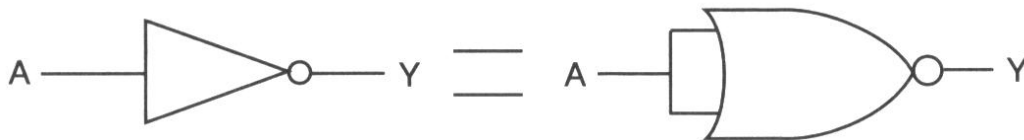


$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

5. **Η ΧΡΗΣΗ ΤΗΣ ΠΥΛΗΣ NOR ΩΣ ΚΑΘΟΛΙΚΟ ΛΟΓΙΚΟ**

$$A + B = \overline{\overline{A} \cdot \overline{B}}$$

✓ **ΠΥΛΗ NOT**

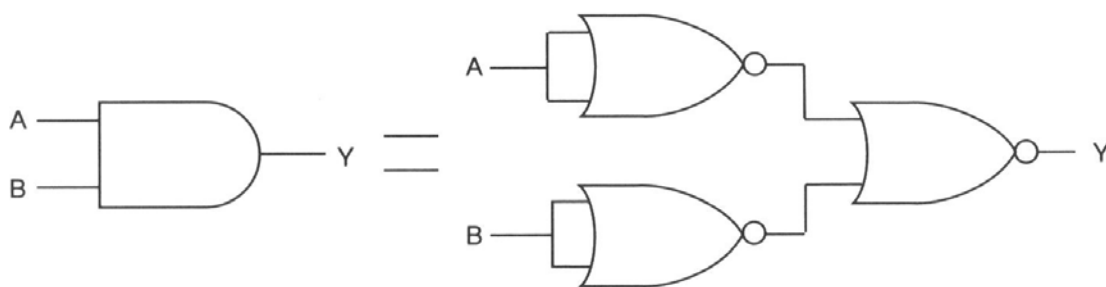


$$\overline{A + A} = \overline{A}$$

✓ **ΠΥΛΗ OR**

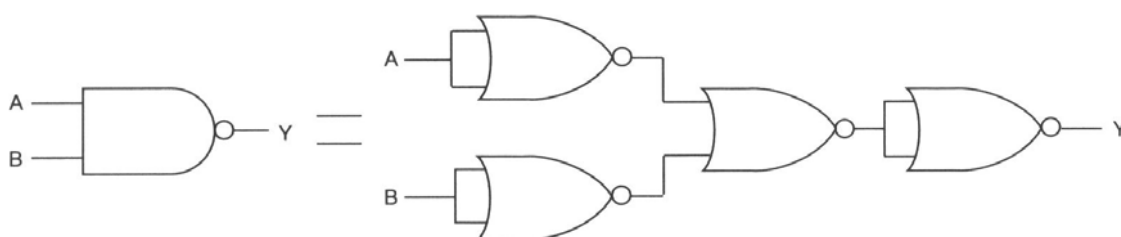


$$A + B = \overline{\overline{A + B}}$$

✓ **ΠΥΛΗ AND**

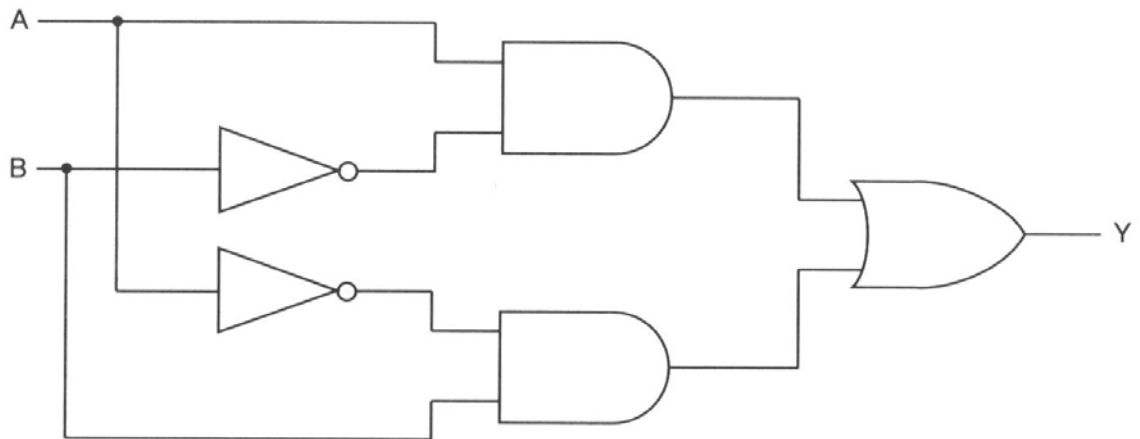
$$A \cdot B = \overline{\overline{A \cdot B}}$$

$$A \cdot B = \overline{\overline{A} + \overline{B}}$$

✓ **ΠΥΛΗ NAND**

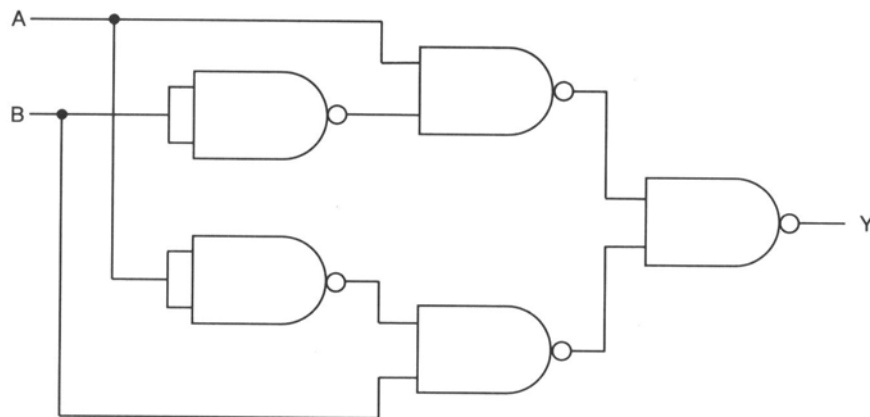
$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$\overline{\overline{A \cdot B}} = \overline{\overline{A} + \overline{B}}$$

6. ΣΥΝΘΕΣΗ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΠΥΛΕΣ NAND

$$Y = A \cdot \bar{B} + \bar{A} \cdot B \quad \Rightarrow \quad Y = \overline{\overline{A \cdot \bar{B} + \bar{A} \cdot B}}$$

$$\Rightarrow \quad Y = \overline{(A \cdot \bar{B}) \cdot (\bar{A} \cdot B)}$$



Άσκηση 1

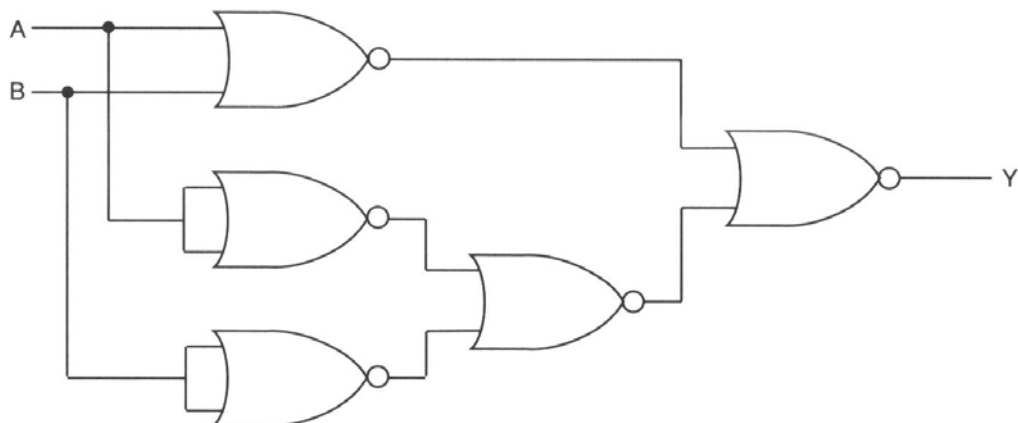
Να απλοποιήσετε τη λογική συνάρτηση της πύλης EXNOR, ώστε να υλοποιηθεί με μόνο με πύλες NAND και να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα.

$$Y = \bar{A} \cdot \bar{B} + A \cdot B$$

7. ΣΥΝΘΕΣΗ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΠΥΛΕΣ NOR

$$Y = (A + B) \cdot (\bar{A} + \bar{B}) \quad \Rightarrow \quad Y = \overline{\overline{(A + B) \cdot (\bar{A} + \bar{B})}}$$

$$\Rightarrow Y = \overline{\overline{(A + B)} + \overline{\overline{(\bar{A} + \bar{B})}}}$$



Άσκηση 3

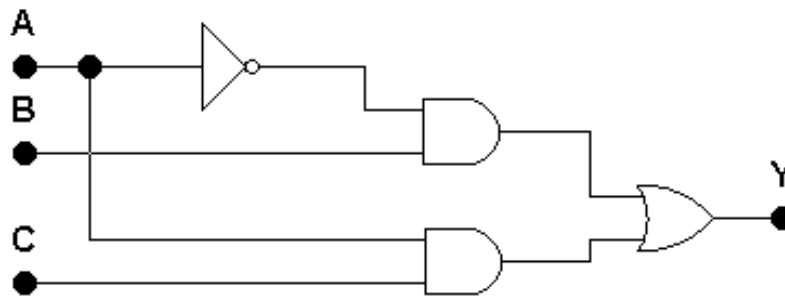
- (i) Να απλοποιήσετε τη λογική συνάρτηση της πύλης EXOR, ώστε να υλοποιηθεί με μονό με πύλες NOR και να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα.

$$Y = \bar{A} \cdot B + A \cdot \bar{B}$$

Y =

- (ii) Να δώσετε τις λογικές συναρτήσεις των πιο κάτω κυκλωμάτων και να τα ξανασχεδιάσετε τα λογικά κυκλώματα με την αποκλειστική χρήση λογικών πυλών:

- (α) NAND
(β) NOR

♦ **ΣΧΗΜΑ 1**

Y =

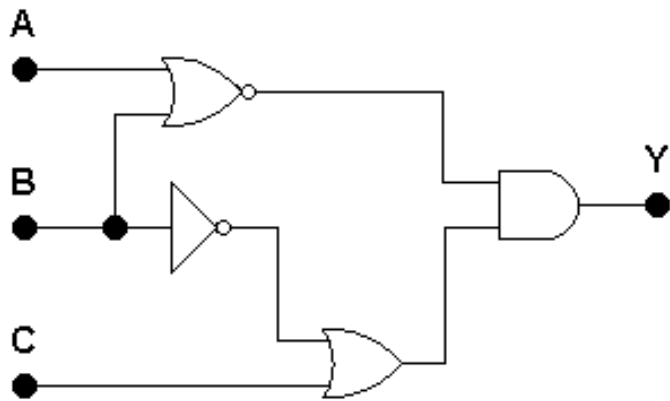
ΜΕ ΠΥΛΕΣ NAND

ΜΕ ΠΥΛΕΣ NOR

Y =

Y =

♦ ΣΧΗΜΑ 2



Y =

ΜΕ ΠΥΛΕΣ NAND**ΜΕ ΠΥΛΕΣ NOR****Y =****Y =****Άσκηση 4**

Υλοποιήστε τη λογική συνάρτηση με την αποκλειστική χρήση της λογικής πύλης NAND και σχεδιάστε το αντίστοιχο λογικό διάγραμμα:

$$Y = A B + C D$$

Y =

Άσκηση 5

Υλοποιείστε τη λογική συνάρτηση με την αποκλειστική χρήση της λογικής πύλης NOR και σχεδιάστε το αντίστοιχο λογικό διάγραμμα:

$$Y = (A + B) (C + D)$$

Y =

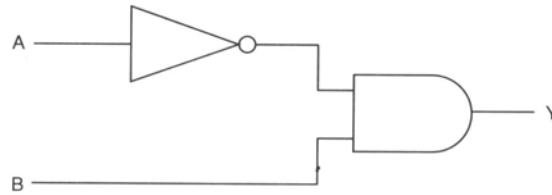
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης - Ενότητα 12

Σύνθεση Λογικών Κυκλωμάτων με Πύλες NAND και NOR

Σύνθεση Συνδυαστικών Λογικών Κυκλωμάτων
ΜΑΘΗΜΑ 17 - ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Μάθημα 17 - Σύνθεση Συνδυαστικών Λογικών Κυκλωμάτων



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο μαθητής πρέπει να μπορεί:

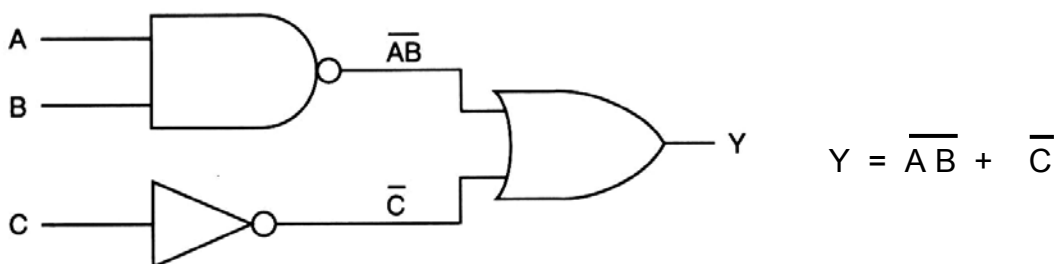
- Να αναφέρει ποια λογικά κυκλώματα ονομάζονται συνδυαστικά στα Ψηφιακά Ηλεκτρονικά
- Να εξηγήσει τη διαδικασία που πρέπει να ακολουθηθεί για τη σύνθεση συνδυαστικών λογικών κυκλωμάτων:
 - Να εξάγει και να γράφει τον πίνακα από τη διατύπωση του προβλήματος
 - Να διατυπώνει τις λογικές συναρτήσεις από τον πίνακα αληθείας στην κανονική μορφή αθροίσματος ελάχιστων όρων
 - Να απλοποιεί τις λογικές συναρτήσεις με αλγεβρικές μεθόδους ή με τη χρήση των χαρτών Karnaugh
 - Να σχεδιάζει το απλοποιημένο λογικό κύκλωμα
 - Να συνδεσμολογεί και να ελέγχει το απλοποιημένο λογικό κύκλωμα

Εισαγωγή

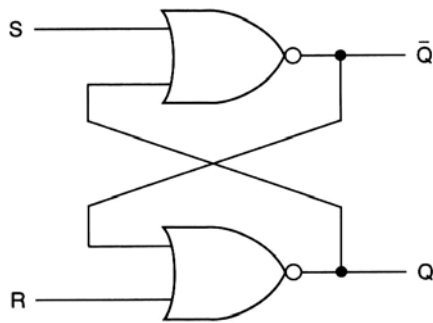


$$Y = f(A, B, C, \dots)$$

Συνδυαστικά λογικά κυκλώματα είναι τα λογικά κυκλώματα, των οποίων η έξοδος ή έξοδοι εξαρτώνται μόνο από την παρούσα λογική κατάσταση των εισόδων.



Αντίθετα τα **ακολουθιακά λογικά κυκλώματα** είναι λογικά κυκλώματα, των οποίων η έξοδος ή έξοδοι εξαρτώνται όχι μόνο από τη λογική κατάσταση εισόδων αλλά και από τις προηγούμενες λογικές καταστάσεις των εξόδων.



Παραδείγματα Συνδυαστικών Λογικών Κυκλωμάτων:

- ✓ Αθροιστές
- ✓ Κωδικοποιητές & Αποκωδικοποιητές
- ✓ Συγκριτές
- ✓ Πολυπλέκτες
- ✓ Αποπολυπλέκτες
- ✓ Κυκλώματα παραγωγής και ελέγχου ισοτιμίας

Μέθοδοι Σύνθεσης Συνδυαστικών Λογικών Κυκλωμάτων

Ακολουθούνται τα βήματα:

1. Διατύπωση Πίνακα Αληθείας, που να εκπληρώνει τους όρους του προβλήματος
2. Εξαγωγή της λογικής συνάρτησης από τον Πίνακα Αληθείας
3. Απλοποίηση της λογικής συνάρτησης (Με αλγεβρικές μεθόδους ή και με χάρτες Karnaugh)
4. Σχεδίαση του απλοποιημένου λογικού κυκλώματος
5. Υλοποίηση του λογικού κυκλώματος με ηλεκτρονικά στοιχεία
 - Συνδεσμολογία με πύλες
 - Έλεγχος λειτουργίας

ΣΗΜΕΙΩΣΗ: Στις απλές περιπτώσεις μπορούμε να συνθέσουμε το λογικό κύκλωμα με λογική σκέψη και ανάλυση

Παράδειγμα 1

Σχεδιάστε ένα λογικό κύκλωμα με 4 μεταβλητές εισόδου (A_3, A_2, A_1, A_0) των οποίων η έξοδος Y είναι τότε μόνο 1, όταν ο δυαδικός αριθμός που σχηματίζουν οι λογικές καταστάσεις των εισόδων είναι μεγαλύτερες από το 6 και μικρότερος από το 12.



A_3	A_2	A_1	A_0	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

A_1A_0 \ A_3A_2	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	0	0	0
10	1	1	1	1

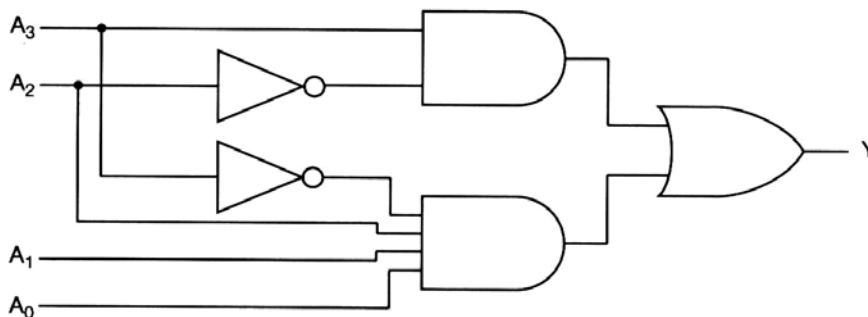
Η λογική συνάρτηση από τον πίνακα αληθείας στην κανονική μορφή αθροίσματος ελαχίστων όρων:

$$Y = \bar{A}_3 A_2 A_1 A_0 + A_3 \bar{A}_2 \bar{A}_1 \bar{A}_0 + A_3 \bar{A}_2 \bar{A}_1 A_0 + A_3 \bar{A}_2 A_1 \bar{A}_0 + A_3 \bar{A}_2 A_1 A_0$$

Η απλοποιημένη λογική συνάρτηση από το χάρτη Karnaugh:

$$Y = A_3 \bar{A}_2 + \bar{A}_3 A_2 A_1 A_0$$

Απλοποιημένο Λογικό Κύκλωμα



Παράδειγμα 2

Να σχεδιάσετε το λογικό κύκλωμα που ανοίγει μια ηλεκτρονική κλειδαριά, η οποία ελέγχεται από 7 λογικούς μικροδιακόπτες ($X_6, X_5, X_4, X_3, X_2, X_1, X_0$) και ανοίγει στο συνδυασμό 1011001.

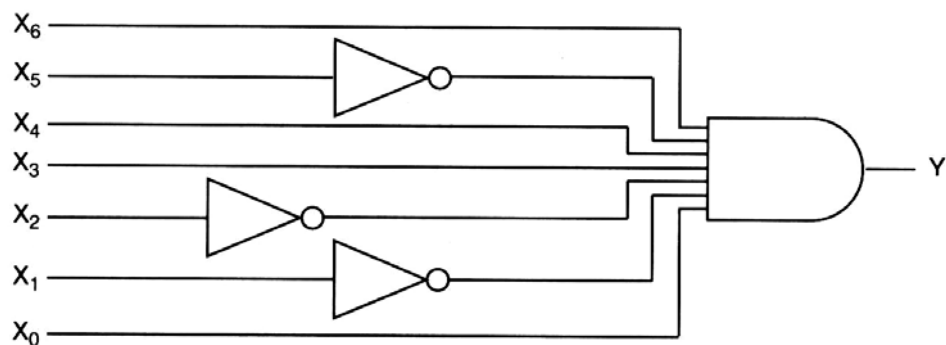


Στην περίπτωση αυτή παρατηρούμε ότι η μια μόνο περίπτωση έχουμε στον Πίνακα Αληθείας που η έξοδος είναι 1, άρα η λογική συνάρτηση είναι:

$$Y = X_6 \cdot \bar{X}_5 \cdot X_4 \cdot X_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \cdot X_0$$

$$(1, 0, 1, 1, 0, 0, 1)$$

X_6	X_5	X_4	X_3	X_2	X_1	X_0	Y
0	0	0	0	0	0	0	0
.
.
1	0	1	1	0	0	0	0
1	0	1	1	0	0	1	1
1	0	1	1	0	1	0	0
.
.
1	1	1	1	1	1	1	0



Ασκήσεις

1. Μια αντλία νερού ξεκινά να γεμίζει το ντεπόζιτο στην οροφή οικίας στην περίπτωση που αυτό είναι άδειο και ταυτόχρονα το κάτω ντεπόζιτο είναι γεμάτο.
Να δώσετε τη λογική συνάρτηση που ελέγχει τη λειτουργία της αντλίας και να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα.

2. Κύκλωμα ψηφιακού συγκριτή συγκρίνει δύο bits A και B. Η έξοδος του συγκριτή είναι 1 όταν τα δύο bits είναι ίσα.
Να συμπληρώσετε το Πίνακα Αληθείας του κυκλώματος, να δώσετε τη λογική συνάρτηση και να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα.

Είσοδοι		Έξοδος
A	B	Y

Y =

3. Κινητήρας ελέγχεται από 5 λογικούς μικροδιακόπτες. Το μηχάνημα εκκινεί όταν και οι 5 μικροδιακόπτες έχουν τη λογική κατάσταση 1.

- ✓ Να δώσετε τη λογική συνάρτηση του κυκλώματος ελέγχου

Y =

- ✓ Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα

Βιβλιογραφία

- Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης - Ενότητα 13 Σύνθεση Συνδυαστικών Λογικών Κυκλωμάτων

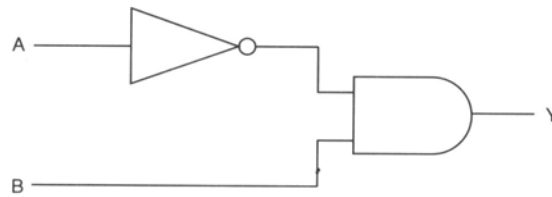
Επιπλέον Εργασία

- Να απαντήσετε τις ασκήσεις 2, 4 και 7 της Αξιολόγησης στη σελίδα 152

Άλγεβρα Διακοπών

ΜΑΘΗΜΑ 18 - ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ ΜΕ ΔΙΑΚΟΠΤΕΣ

Μάθημα 18 - Υλοποίηση Λογικών Συναρτήσεων με Διακόπτες



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει να μπορεί:

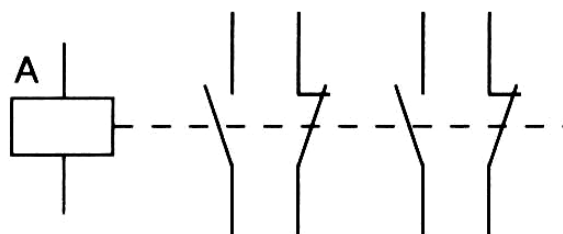
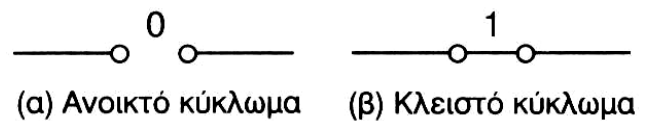
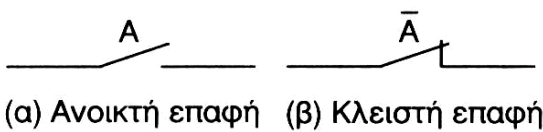
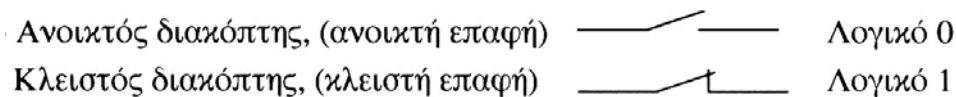
- Να εφαρμόζει τα θεωρήματα και αξιώματα της άλγεβρας του Boole σε κυκλώματα διακοπών
- Να σχεδιάζει κύκλωμα διακοπών από δοσμένη λογική συνάρτηση
- Να γράφει τη λογική συνάρτηση από δοσμένο κύκλωμα διακοπών
- Να απλοποιεί κυκλώματα διακοπών
- Να συνθέτει κυκλώματα διακοπών και να εξηγεί τη λειτουργία τους
- Να συνδεσμολογεί και να ελέγχει απλό κύκλωμα τα διακοπών
- Να εντοπίζει βλάβες σε κυκλώματα διακοπών

Εισαγωγή

Η άλγεβρα του Boole μπορεί να χρησιμοποιηθεί για την επίλυση κυκλωμάτων με διακόπτες, είτε αυτοί είναι χειροκίνητοι, είτε αυτόματοι (ηλεκτρονόμοι - relays).

Ο κάθε διακόπτης μπορεί να είναι ανοικτός ή κλειστός. Ένας διακόπτης χαρακτηρίζεται **κανονικά ανοικτός (ΚΑ)** αν στη θέση αδράνειας οι επαφές του είναι ανοικτές και κλείνουν άμα ενεργοποιηθεί.

Αντίστοιχα λέμε ότι ένας διακόπτης είναι **κανονικά κλειστός (ΚΚ)** αν στη θέση αδράνειας οι επαφές του είναι κλειστές και ανοίγουν άμα ενεργοποιηθεί.



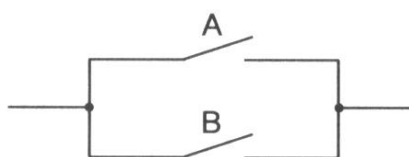
Σύμβολο Ηλεκτρονόμου με Ανοικτές και Κλειστές Επαφές

Λογική Συνάρτηση AND

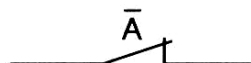
$$Y = A \cdot B$$

Λογική Συνάρτηση OR

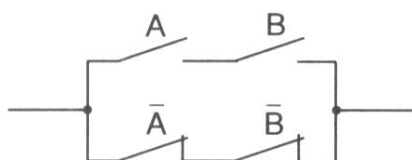
$$Y = A + B$$

Λογική Πύλη NOT

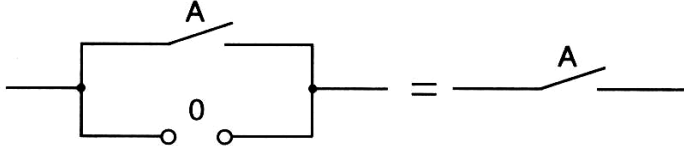
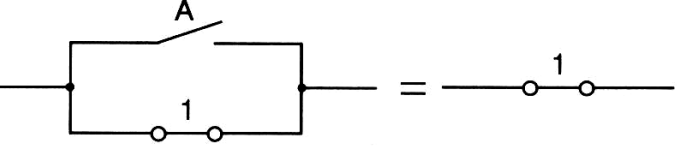
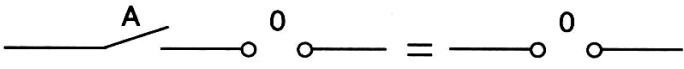
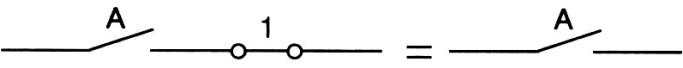
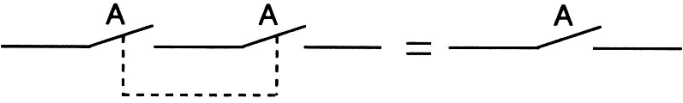
$$Y = \bar{A}$$

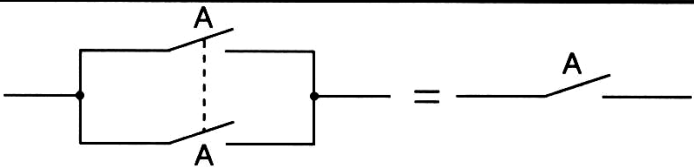
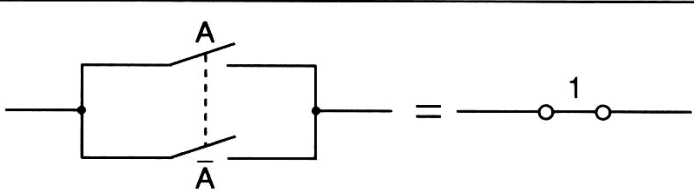
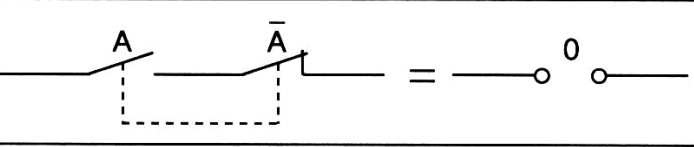
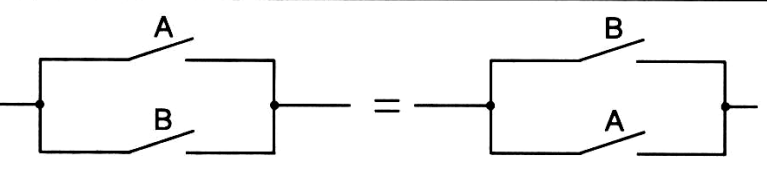
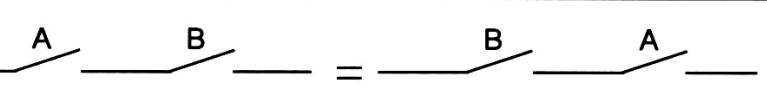
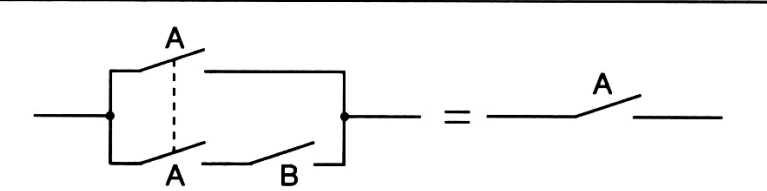
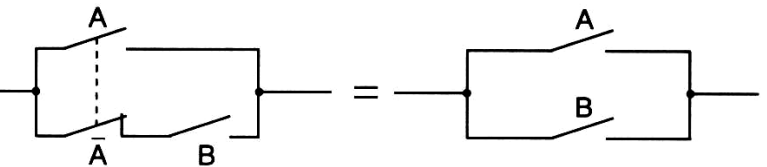
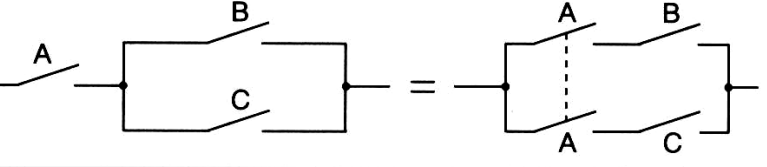
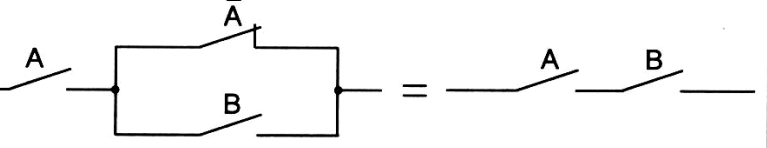
Λογική Πύλη EXNOR

$$Y = \overline{A \oplus B} \Rightarrow Y = \bar{A} \cdot \bar{B} + A \cdot B$$



Αξιώματα και θεωρήματα της Άλγεβρας Boole με Κυκλώματα Διακοπών

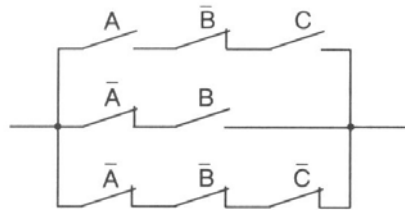
1. $A + 0 = A$	
2. $A + 1 = 1$	
3. $A \cdot 0 = 0$	
4. $A \cdot 1 = A$	
5. $A \cdot A = A$	

6. $A + A = A$	
7. $A + \bar{A} = 1$	
8. $A \cdot \bar{A} = 0$	
9. $A + B = B + A$	
10. $A \cdot B = B \cdot A$	
11. $A + A \cdot B = A$	
12. $A + \bar{A} \cdot B = A + B$	
13. $A(B + C) = AB + AC$	
14. $A(\bar{A} + B) = A \cdot B$	

Παράδειγμα 1

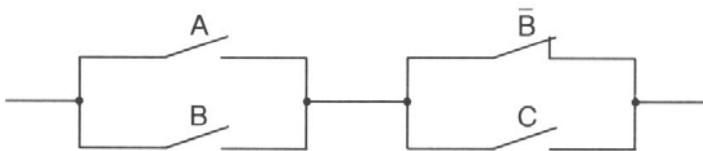
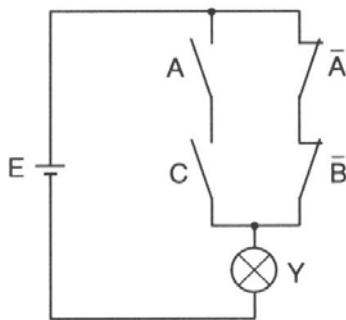
Σχεδιάστε το κύκλωμα διακοπών της λογικής συνάρτησης

$$Y = A \cdot \bar{B} \cdot C + \bar{A} \cdot B + \bar{A} \cdot \bar{B} \cdot \bar{C}$$

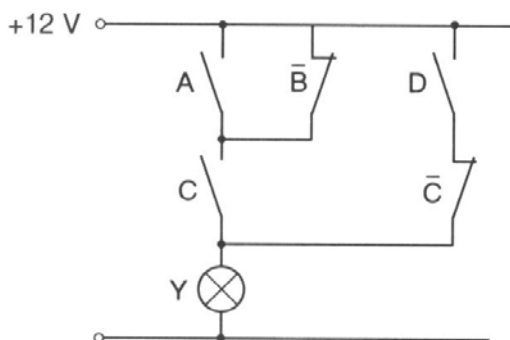
Παράδειγμα 2

Σχεδιάστε το κύκλωμα διακοπών της λογικής συνάρτησης

$$Y = (A + B) (\bar{B} + C)$$

Παράδειγμα 3

$$Y = A \cdot C + \bar{A} \cdot \bar{B}$$

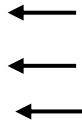
Παράδειγμα 4

$$Y = (A + \bar{B}) \cdot C + \bar{C} \cdot D$$

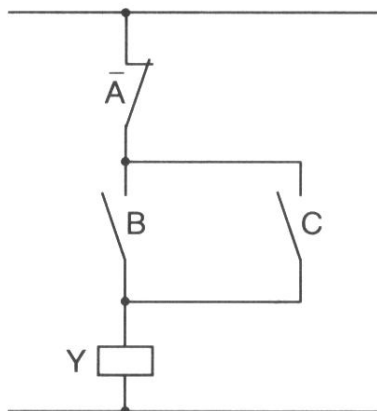
Παράδειγμα 5

Ένα πηνίο ηλεκτρονόμου Y ελέγχεται από τρεις διακόπτες A, B και C, όπως φαίνεται από τον Πίνακα Αληθείας.

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0



AB \ C	0	1
00	0	1
01	1	1
11	0	0
10	0	0



$$Y = \bar{A} \cdot C + \bar{A} \cdot B$$

$$Y = \bar{A} \cdot (B + C)$$

Ασκήσεις

1. Δίνονται οι πιο κάτω λογικές συναρτήσεις:

$$Y = (\bar{A} + B) C$$

$$Y = \bar{A} B + A \bar{B}$$

(α) Να σχεδιάσετε τα λογικά κυκλώματα με λογικές πύλες

(β) Να σχεδιάσετε τα αντίστοιχα κυκλώματα διακοπών.

2. Δίνεται ο Πίνακας Αληθείας ηλεκτρονόμου Y, ο οποίος ελέγχεται από τρεις διακόπτες A, B και C.

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

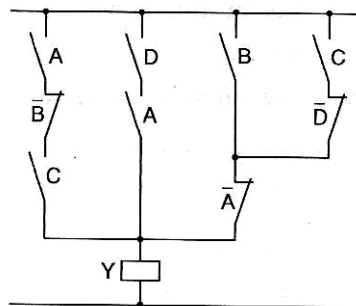
(α) Να συμπληρώσετε το χάρτη Karnaugh και να απλοποιήσετε τη λογική συνάρτηση του ηλεκτρονόμου.

AB \ C	0	1
	00	
01		
11		
10		

Y =

(β) Να σχεδιάσετε το απλοποιημένο λογικό κύκλωμα του ηλεκτρονόμου και το αντίστοιχο κύκλωμα διακοπών.

3. Να γράψετε τη λογική συνάρτηση της εξόδου Y του πιο κάτω κυκλώματος διακοπών.



Y =

4. Ηλεκτροβαλβίδα ελέγχεται από τις επαφές τριών ηλεκτρονόμων A, B και C. Η ηλεκτροβαλβίδα ενεργοποιείται όταν:

- (i) Ο ηλεκτρονόμος A ή B είναι ενεργοποιημένος και ο C μη ενεργοποιημένος.
- (ii) Οι ηλεκτρονόμοι B και C είναι ενεργοποιημένοι και ο A μη ενεργοποιημένος.

Να συμπληρώσετε το Πίνακα Αληθείας και το χάρτη Karnaugh του κυκλώματος.

ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	1
1	1	1	

AB \ C	0	1
	00	
01		
11		
10		

(α) Να απλοποιήσετε τη λογική συνάρτηση.

Y =

(β) Να σχεδιάσετε το λογικό κύκλωμα.

(γ) Να σχεδιάσετε το αντίστοιχο κύκλωμα διακοπών.

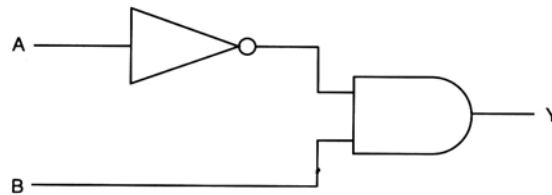
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης Ενότητα 15 Άλγεβρα Διακοπών

Λογικές Οικογένειες

ΜΑΘΗΜΑ 19 - ΧΑΡΑΚΤΗΡΙΣΤΙΚΑ ΛΟΓΙΚΩΝ ΟΙΚΟΓΕΝΕΙΩΝ

ΜΑΘΗΜΑ 19 - Χαρακτηριστικά Λογικών Οικογενειών



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει να μπορεί :

- Να εξηγήσει τι είναι λογική οικογένεια:
 - Ονομάζει τις κυριότερες λογικές οικογένειες.
 - Αναφέρει και αναλύει σημαντικά χαρακτηριστικά των λογικών οικογενειών.
- Να κατατάσσει τα ολοκληρωμένα κυκλώματα σε κατηγορίες ολοκλήρωσης ανάλογα με τον αριθμό τρανζίστορ που περιέχουν
- Να αναφέρει τα κυριότερα χαρακτηριστικά των λογικών οικογενειών:
 - TTL
 - CMOS

ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ

ΤΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ ΠΟΥ ΕΙΝΑΙ ΚΑΤΑΣΚΕΥΑΣΜΕΝΑ ΣΥΜΦΩΝΑ ΜΕ ΚΑΘΟΡΙΣΜΕΝΑ ΤΕΧΝΟΛΟΓΙΚΑ ΚΡΙΤΗΡΙΑ ΑΠΟΤΕΛΟΥΝ ΜΙΑ **ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ**

ΕΙΔΗ ΛΟΓΙΚΩΝ ΟΙΚΟΓΕΝΕΙΩΝ

RTL	Resistor Transistor Logic
DCTL	Direct Coupled Transistor Logic
DTL	Diode Transistor Logic
TTL	Transistor Transistor Logic
ECL	Emitter Coupled Logic
CMOS	Complimentary Metal Oxide Semiconductor

ΧΑΡΑΚΤΗΡΙΣΤΙΚΑ ΛΟΓΙΚΩΝ ΟΙΚΟΓΕΝΕΙΩΝ

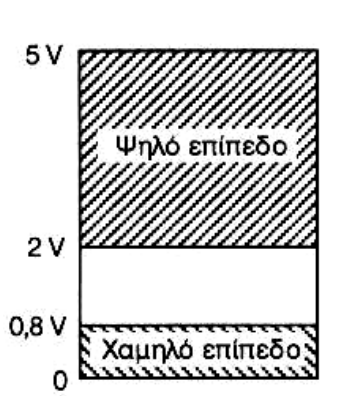
- ✓ ΚΑΤΑΝΑΛΙΣΚΟΜΕΝΗ ΙΣΧΥΣ
- ✓ ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ
- ✓ ΛΟΓΙΚΑ ΕΠΙΠΕΔΑ
- ✓ ΓΙΝΟΜΕΝΟ ΤΑΧΥΤΗΤΑΣ - ΙΣΧΥΟΣ
- ✓ ΠΕΡΙΘΩΡΙΟ ΘΟΡΥΒΟΥ
- ✓ ΙΚΑΝΟΤΗΤΑ ΟΔΗΓΗΣΗΣ
- ✓ ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ΤΟΥ ΣΗΜΑΤΟΣ

- **ΚΑΤΑΝΑΛΙΣΚΟΜΕΝΗ ΙΣΧΥΣ** ΔΙΔΕΤΑΙ ΑΠΟ ΤΟ ΓΙΝΟΜΕΝΟ ΤΟΥ ΠΟΛΛΑΠΛΑΣΙΑΣΜΟΥ ΤΗΣ ΤΑΣΗΣ ΕΠΙ ΡΕΥΜΑ

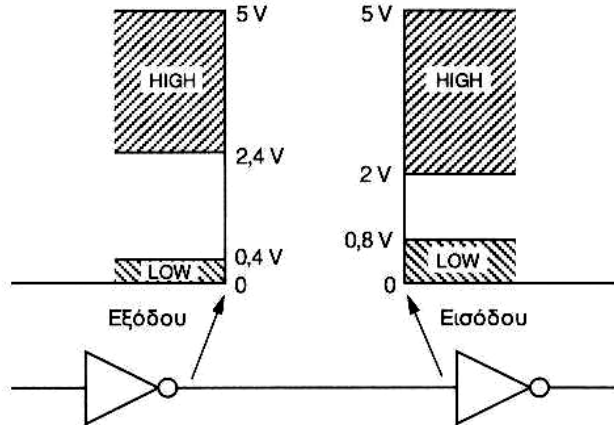
Η ΜΕΙΩΣΗ ΤΗΣ ΚΑΤΑΝΑΛΙΣΚΟΜΕΝΗΣ ΙΣΧΥΟΣ ΣΕ ΜΙΑ ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ ΕΙΝΑΙ ΣΥΝΗΘΩΣ **ΑΝΤΙΣΤΡΟΦΑ ΑΝΑΛΟΓΗ ΣΤΗ ΤΑΧΥΤΗΤΑ ΛΕΙΤΟΥΡΓΙΑΣ** ΚΑΙ ΤΟ ΑΝΕΚΤΟ ΠΕΡΙΘΩΡΙΟ ΘΟΡΥΒΟΥ.

• **ΛΟΓΙΚΑ ΕΠΙΠΕΔΑ**

ΕΙΝΑΙ ΤΑ ΕΠΙΠΕΔΑ ΤΩΝ ΤΑΣΕΩΝ ΕΙΣΟΔΟΥ ΚΑΙ ΕΞΟΔΟΥ ΤΩΝ ΛΟΓΙΚΩΝ ΠΥΛΩΝ ΠΟΥ ΑΝΤΙΣΤΟΙΧΟΥΝ ΣΤΟ ΧΑΜΗΛΟ ΕΠΙΠΕΔΟ (ΛΟΓΙΚΟ 0) ΚΑΙ ΣΤΟ ΨΗΛΟ ΕΠΙΠΕΔΟ (ΛΟΓΙΚΟ 1)



ΛΟΓΙΚΑ ΕΠΙΠΕΔΑ

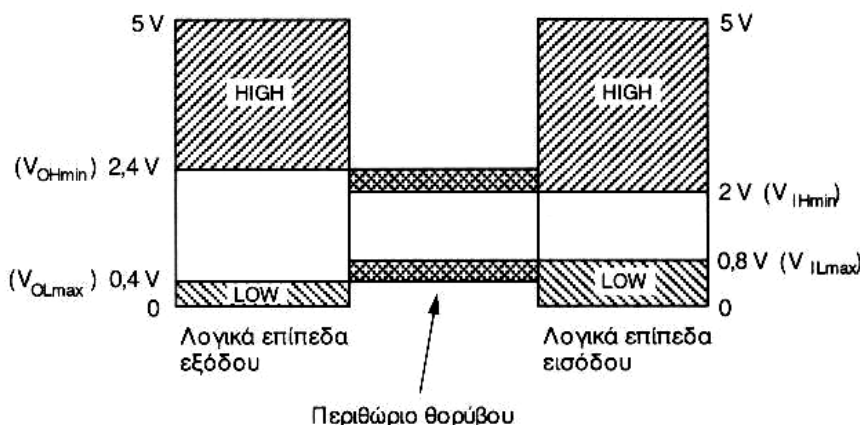


ΛΟΓΙΚΑ ΕΠΙΠΕΔΑ ΕΙΣΟΔΟΥ ΚΑΙ ΕΞΟΔΟΥ ΛΟΓΙΚΗΣ ΟΙΚΟΓΕΝΕΙΑΣ TTL

• **ΠΕΡΙΘΩΡΙΟ ΘΟΡΥΒΟΥ**

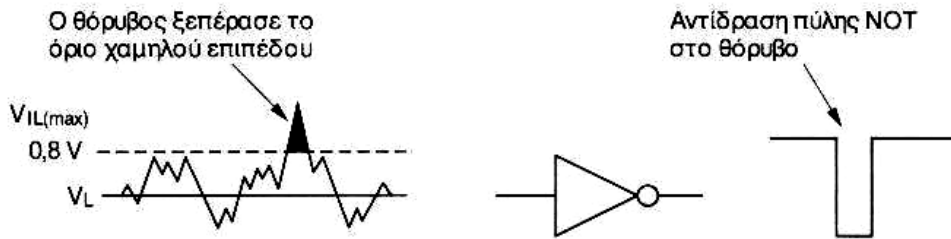
ΕΙΝΑΙ Η ΜΕΓΙΣΤΗ ΤΑΣΗ ΗΛΕΚΤΡΟΝΙΚΟΥ ΘΟΡΥΒΟΥ ΣΕ VOLT, ΠΟΥ ΜΠΟΡΕΙ ΝΑ ΠΡΟΣΤΕΘΕΙ ΣΤΟ ΣΗΜΑ ΕΙΣΟΔΟΥ ΜΙΑΣ ΠΥΛΗΣ ΧΩΡΙΣ ΝΑ ΑΛΛΑΞΕΙ Η ΛΟΓΙΚΗ ΤΟΥ ΚΑΤΑΣΤΑΣΗ

Ο **ΗΛΕΚΤΡΟΝΙΚΟΣ ΘΟΡΥΒΟΣ** ΣΕ ΕΝΑ ΗΛΕΚΤΡΟΝΙΚΟ ΚΥΚΛΩΜΑ ΕΙΝΑΙ ΟΙ ΑΝΕΠΙΘΥΜΗΤΕΣ ΠΑΡΑΣΙΤΙΚΕΣ ΤΑΣΕΙΣ ΠΟΥ ΠΡΟΚΑΛΟΥΝΤΑΙ ΕΞ ΕΠΑΓΩΓΗΣ ΣΤΑ ΚΑΛΩΔΙΑ ΚΑΙ ΣΤΟΥΣ ΑΓΩΓΟΥΣ ΤΩΝ ΤΥΠΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ



ΠΕΡΙΘΩΡΙΟ ΘΟΡΥΒΟΥ ΠΥΛΗΣ TTL

ΣΥΝΕΠΕΙΕΣ ΘΟΡΥΒΟΥ ΣΤΗ ΕΞΟΔΟ ΜΙΑΣ ΛΟΓΙΚΗΣ ΠΥΛΗΣ

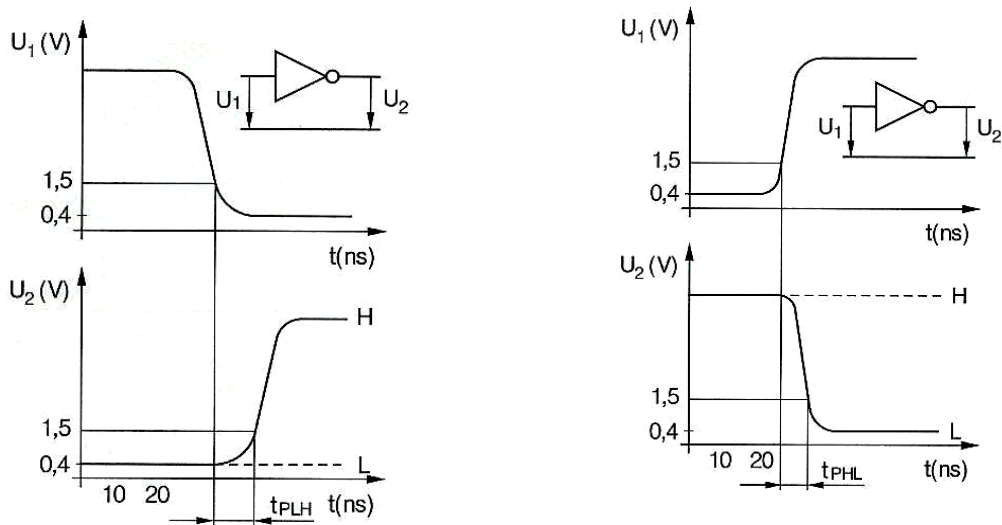


• **ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ΤΟΥ ΣΗΜΑΤΟΣ**

Η ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ΕΙΝΑΙ Ο ΧΡΟΝΟΣ ΠΟΥ ΧΡΕΙΑΖΕΤΑΙ ΜΙΑ ΜΕΤΑΒΟΛΗ ΠΟΥ ΛΑΜΒΑΝΕΙ ΧΩΡΑ ΣΤΗ ΕΙΣΟΔΟ ΓΙΑ ΝΑ ΜΕΤΑΦΕΡΘΕΙ ΣΤΗΝ ΕΞΟΔΟ

ΣΤΑ ΨΗΦΙΑΚΑ ΚΥΚΛΩΜΑΤΑ ΤΑ ΗΛΕΚΤΡΟΝΙΚΑ ΣΤΟΙΧΕΙΑ ΛΕΙΤΟΥΡΓΟΥΝ ΩΣ ΔΙΑΚΟΠΤΕΣ ΜΕ ΔΥΟ ΚΑΤΑΣΤΑΣΕΙΣ. ΤΗΝ ΑΓΩΓΙΜΗ ΜΕ ΠΟΛΥ ΜΙΚΡΗ ΑΝΤΙΣΤΑΣΗ ΚΑΙ ΣΤΗ ΜΗ ΑΓΩΓΙΜΗ ΜΕ ΠΟΛΥ ΜΕΓΑΛΗ ΑΝΤΙΣΤΑΣΗ.
 Ο ΧΡΟΝΟΣ ΠΟΥ ΧΡΕΙΑΖΕΤΑΙ ΕΝΑ ΤΡΑΝΖΙΣΤΟΡ ΜΕΤΑΒΕΙ ΑΠΟ ΤΗΝ ΜΙΑ ΚΑΤΑΣΤΑΣΗ ΣΤΗΝ ΑΛΛΗ ΠΡΟΣΔΙΟΡΙΖΕΙ ΤΟ ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ΜΙΑΣ ΠΥΛΗΣ Η ΟΠΟΙΑ ΕΙΝΑΙ ΚΑΤΑΣΚΕΥΑΣΜΕΝΗ ΑΠΟ ΤΑ ΣΥΓΚΕΚΡΙΜΕΝΑ ΤΡΑΝΖΙΣΤΟΡ.

ΟΣΟ **ΠΙΟ ΜΙΚΡΗ** ΕΙΝΑΙ Η ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ΤΟΣΟ ΠΙΟ ΓΡΗΓΟΡΗ ΕΙΝΑΙ Η ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ



ΧΡΟΝΟΣ ΔΙΑΔΟΣΗΣ ΠΥΛΗΣ NOT

• **ΓΙΝΟΜΕΝΟ ΤΑΧΥΤΗΤΑΣ - ΙΣΧΥΟΣ**

ΕΙΝΑΙ ΕΝΑ ΜΕΤΡΟ ΓΙΑ ΤΗΝ ΕΠΙΛΟΓΗ ΤΗΣ ΚΑΤΑΛΛΗΛΟΤΕΡΗΣ ΛΟΓΙΚΗΣ ΟΙΚΟΓΕΝΕΙΑΣ

$$\text{ΧΡΟΝΟΣ ΔΙΑΔΟΣΗΣ (s)} \times \text{ΙΣΧΥΣ (J/s)} = \text{ΕΝΕΡΓΕΙΑ (J)}$$

ΟΣΟ **ΠΙΟ ΜΙΚΡΟ** ΕΙΝΑΙ ΤΟ ΓΙΝΟΜΕΝΟ ΙΣΧΥΟΣ ΤΟΣΟ ΤΟ ΚΑΛΥΤΕΡΟ

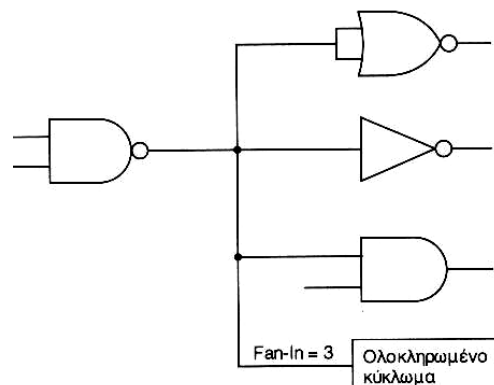
• **ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ**

ΚΑΘΕ ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ ΕΧΕΙ ΤΗ ΔΙΚΗ ΤΗΣ ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ

• **ΙΚΑΝΟΤΗΤΑ ΟΔΗΓΗΣΗΣ**

ΕΙΝΑΙ Ο ΜΕΓΙΣΤΟΣ ΑΡΙΘΜΟΣ ΕΙΣΟΔΩΝ ΠΟΥ ΜΠΟΡΕΙ ΝΑ ΟΔΗΓΗΣΕΙ Η ΕΞΟΔΟΣ ΤΗΣ ΠΥΛΗΣ ΧΩΡΙΣ ΝΑ ΕΠΗΡΕΑΣΤΕΙ Η ΚΑΝΟΝΙΚΗ ΤΗΣ ΛΕΙΤΟΥΡΓΙΑ ΤΡΟΦΟΔΟΣΙΑΣ

ΙΚΑΝΟΤΗΤΑ ΟΔΗΓΗΣΗΣ ΠΥΛΗΣ NAND
FAN OUT = 7



ΒΑΘΜΟΣ ΟΛΟΚΛΗΡΩΣΗΣ

ΤΑ ΟΛΟΚΛΗΡΩΜΕΝΑ ΚΥΚΛΩΜΑΤΑ ΔΙΑΚΡΙΝΟΝΤΑΙ ΑΝΑΛΟΓΑ ΜΕ ΤΟ ΒΑΘΜΟ ΟΛΟΚΛΗΡΩΣΗΣ ΤΟΥΣ ΔΗΛΑΔΗ ΜΕ ΚΡΙΤΗΡΙΟ ΤΟ ΑΡΙΘΜΟ ΤΩΝ ΠΥΛΩΝ ΠΟΥ ΠΕΡΙΕΧΟΥΝ ΣΤΟ ΠΕΡΙΒΛΗΜΑ ΤΟΥΣ:

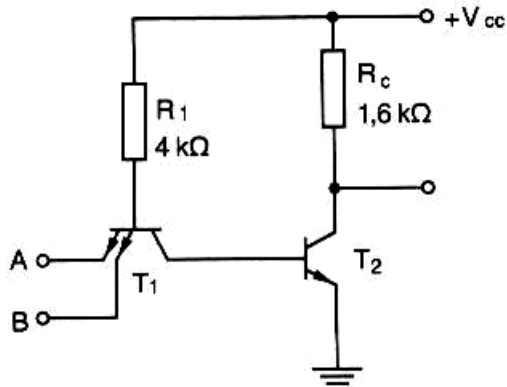
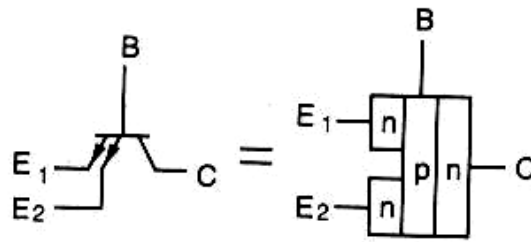
SSI - Small Scale Integration	ΜΙΚΡΗΣ ΚΛΙΜΑΚΑΣ ΟΛΟΚΛΗΡΩΣΗ ΜΕΧΡΙ 12 ΠΥΛΕΣ
MS I - Medium Scale Integration	ΜΕΣΑΙΑΣ ΚΛΙΜΑΚΑΣ ΟΛΟΚΛΗΡΩΣΗ ΜΕΧΡΙ 100 ΠΥΛΕΣ
LSI - Large Scale Integration	ΜΕΓΑΛΗΣ ΚΛΙΜΑΚΑΣ ΟΛΟΚΛΗΡΩΣΗ ΜΕΧΡΙ 10 000 ΠΥΛΕΣ
VLSI - Very Large Scale Integration	ΠΟΛΥ ΜΕΓΑΛΗΣ ΚΛΙΜΑΚΑΣ ΟΛΟΚΛΗΡΩΣΗ > 100 000 ΠΥΛΕΣ

ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ TTL

Transistor Transistor Logic

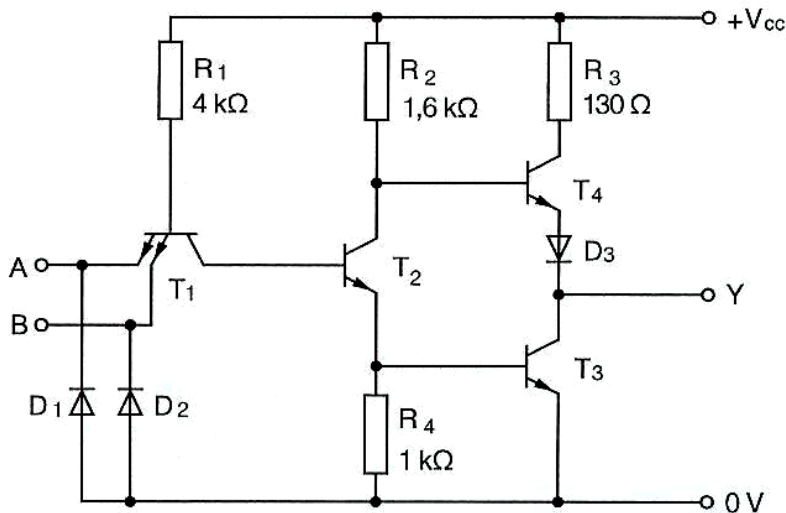
Χαρακτηρίζεται από διπολικά τρανζίστορ με πολλαπλούς εκπομπούς

ΔΙΠΟΛΙΚΟ ΤΡΑΝΖΙΣΤΟΡ ΔΥΟ ΕΚΠΟΜΠΩΝ



A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

ΑΠΛΟΠΟΙΗΜΕΝΗ ΠΥΛΗ NAND ΤΩΝ ΔΥΟ ΕΙΣΟΔΩΝ



ΒΕΛΤΙΩΜΕΝΟ ΚΥΚΛΩΜΑ ΠΥΛΗΣ NAND ΔΥΟ

<u>ΣΕΙΡΕΣ TTL</u>	ΧΑΜΗΛΗΣ ΙΣΧΥΟΣ	LOW POWER	74L XXX
	ΨΗΛΗΣ ΤΑΧΥΤΗΤΑΣ	HIGH SPEED	74H XXX
	ΠΟΛΥ ΨΗΛΗ ΤΑΧΥΤΗΤΑΣ	SCHOTTKY	74S XXX
	ΧΑΜΗΛΗ ΙΣΧΥΣ SCHOTTKY	LOW POWER SCHOTTKY	74LS XXX

<u>ΠΡΟΗΓΜΕΝΕΣ ΣΕΙΡΕΣ TTL</u>	ADVANCED SCHOTTKY TTL	74AS XXX
	ADVANCED LOW POWER SCHOTTKY	74ALS XXX
	FAST TTL	74F XXX

ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ		+5 V
ΛΟΓΙΚΑ ΕΠΙΠΕΔΑ	ΕΞΟΔΟΥ	ΛΟΓΙΚΟ 0 ΛΟΓΙΚΟ 1 0 V - 0,4 V 2,4 V - 5 V
	ΕΙΣΟΔΟΥ	ΛΟΓΙΚΟ 0 ΛΟΓΙΚΟ 1 0 V - 0,8 V 2 V - 5 V
ΠΕΡΙΘΩΡΙΟ ΘΟΡΥΒΟΥ		0,4 V
ΙΚΑΝΟΤΗΤΑ ΟΔΗΓΗΣΗΣ FAN OUT		10
ΙΣΧΥΣ (ΑΝΑ ΠΥΛΗ) POWER DISSIPATION		10 mW
ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ PROPAGATION DELAY		10 ns
ΘΕΡΜΟΚΡΑΣΙΑ ΛΕΙΤΟΥΡΓΙΑΣ	ΣΕΙΡΑ 74 ΕΜΠΟΡΙΚΗ	0 ⁰ C - 70 ⁰ C
	ΣΕΙΡΑ 54 ΣΤΡΑΤΙΩΤΙΚΗ	- 55 ⁰ C - 125 ⁰ C
ΚΑΤΑΣΚΕΥΗ	ΔΙΠΟΛΙΚΑ ΤΡΑΝΖΙΣΤΟΡ	
ΣΥΜΠΕΡΙΦΟΡΑ ΑΣΥΝΔΕΤΗΣ ΕΙΣΟΔΟΥ	ΩΣ ΝΑ ΕΙΝΑΙ ΣΥΝΔΕΔΕΜΕΝΗ ΣΤΟ ΛΟΓΙΚΟ 1	

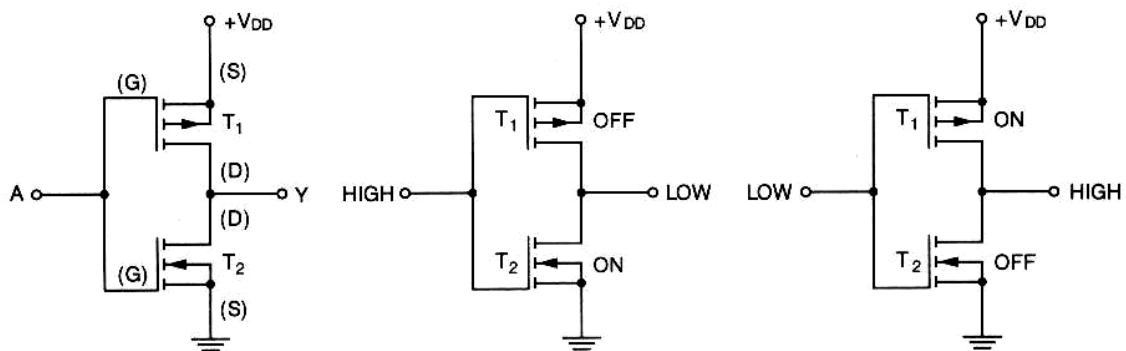
ΛΟΓΙΚΕΣ ΟΙΚΟΓΕΝΕΙΕΣ MOS

METAL OXIDE SEMICONDUCTOR
ΚΑΤΑΣΚΕΥΑΣΜΕΝΕΣ ΑΠΟ ΤΡΑΝΖΙΣΤΟΡ MOSFET:

- ✓ **NMOS**
- ✓ **PMOS**
- ✓ **CMOS**

CMOS

COMPLIMENTARY METAL OXIDE
ΚΑΤΑΣΚΕΥΑΣΜΕΝΗ ΑΠΟ ΤΡΑΝΖΙΣΤΟΡ MOSFET ΤΥΠΟΥ P
CHANNEL ΚΑΙ ΤΥΠΟΥ N CHANNEL ΣΥΜΠΛΗΡΩΜΑΤΙΚΗΣ
ΣΥΜΜΕΤΡΙΑΣ

**ΠΥΛΗ ΝΟΤ ΣΤΗ ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ CMOS****ΣΕΙΡΕΣ CMOS**

- **ΣΕΙΡΑ 4000 B** ΚΑΝΟΝΙΚΗ ΣΕΙΡΑ ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ 3 V - 15 V
- **ΣΕΙΡΑ 74 LV** LOW VOLTAGE CMOS ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ 1, 65 V - 3, 6 V
- **ΣΕΙΡΑ 74 HC** HIGH SPEED CMOS ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ 2 V - 6 V
- **ΣΕΙΡΑ 74 HCT** ΣΥΜΒΑΤΗ ΜΕ ΤΗ ΣΕΙΡΑ TTL ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ 4, 5 V - 5, 5 V
- **ΣΕΙΡΑ 74 AC** ADVANCED CMOS ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ 3 V - 5, 5 V
- **ΣΕΙΡΑ 74 ACT** ADVANCED CMOS TTL ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ 4, 5 V - 5, 5 V

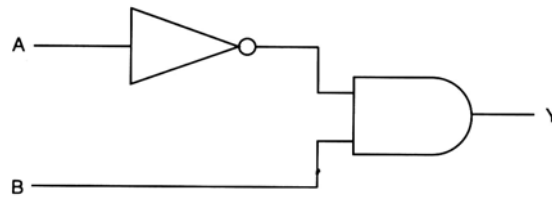
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Γ' Τάξης Ενότητα 3 Λογικές Οικογένειες

Αθροιστές

ΜΑΘΗΜΑ 20 - ΑΘΡΟΙΣΤΕΣ

Μάθημα 20 - Αθροιστές



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο μαθητής πρέπει να μπορεί:

- Να γράφει τους πίνακες αληθείας του ημιαθροιστή (half - adder) και του πλήρους αθροιστή (full - adder)
- Να εξαγάγει τις σχετικές λογικές συναρτήσεις
- Να σχεδιάζει τα κυκλώματα του ημιαθροιστή και του πλήρους αθροιστή

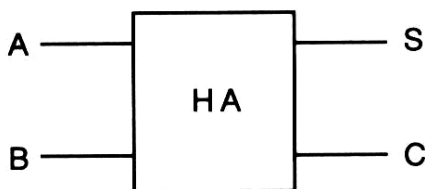
ο Εισαγωγή

Οι αθροιστές είναι βασικά κυκλώματα των ψηφιακών ηλεκτρονικών συστημάτων τα οποία εκτελούν τη μαθηματική πράξη της πρόσθεσης.

ο Ημιαθροιστής (Half Adder)

Προσθέτει δύο δυαδικούς αριθμούς οι οποίοι αποτελούνται από ένα bit ο καθένας. Το αποτέλεσμα της πρόσθεσης είναι το **Άθροισμα (Sum)** και το **Κρατούμενο (Carry)**.

Να συμπληρώσετε τον Πίνακα Αληθείας και να γράψετε τις δύο λογικές συναρτήσεις του κυκλώματος



Είσοδοι		Έξοδοι	
A	B	S	C
0	0	0	0
1	1		

Άθροισμα S =

Κρατούμενο C =

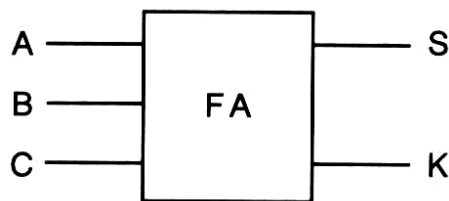
Να σχεδιάσετε τα λογικά κυκλώματα του Ημιαθροιστή για το Άθροισμα S, και το Κρατούμενο C.

Να παρατηρήσετε τον Πίνακα Αληθείας του Ημιαθροιστή,. Με ποια λογική πύλη μπορούμε να αντικαταστήσουμε το λογικό κύκλωμα για το άθροισμα;

..... ⇒ **S** =

ο Πλήρης Αθροιστής (Full Adder)

Προσθέτει τρία bit, λαμβάνοντας υπ' όψη το κρατούμενο από την προηγούμενη πρόσθεση



- A**) Οι Προσθετέοι
- B**)
- C** Το Προηγούμενο Κρατούμενο
- S** Το Άθροισμα
- K** Το Νέο Κρατούμενο

Να συμπληρώσετε τον Πίνακα Αληθείας Πλήρους Αθροιστή

Είσοδοι			Έξοδοι	
A	B	C	S	K
0	0	0	0	0
1	1	1		

Χάρτες Karnaugh

AB \ C	0	1
00	0	1
01	1	0
11	0	1
10	1	0

Συνάρτηση Αθροίσματος

AB \ C	0	1
00	0	0
01	0	1
11	1	1
10	0	1

Συνάρτηση Κρατούμενου

Από το χάρτη Karnaugh να απλοποιήσετε τις λογικές συναρτήσεις για το άθροισμα S και νέο κρατούμενο K

S =

K =

Να σχεδιάσετε τα λογικά κυκλώματα του πλήρους αθροιστή.

- ο Μετασχηματισμός των Λογικών Συναρτήσεων και Υλοποίηση με Πύλες EXOR
Λογική Συνάρτηση Αθροίσματος

$$\begin{aligned}
 S &= \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC \\
 &= \bar{C}(\bar{A}B + A\bar{B}) + C(\bar{A}\bar{B} + AB) \\
 &= \bar{C}(A \oplus B) + C(A \oplus B) \\
 &= (A \oplus B) \oplus C
 \end{aligned}$$

Λογική Συνάρτηση Κρατούμενου

$$\begin{aligned}
 K &= \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC \\
 &= AB(C + \bar{C}) + C(\bar{A}B + A\bar{B}) \\
 &= AB + C(A \oplus B)
 \end{aligned}$$

Να σχεδιάσετε τα απλοποιημένα λογικά κυκλώματα για το Άθροισμα S, και το Νέο Κρατούμενο K.

Αξιολόγηση

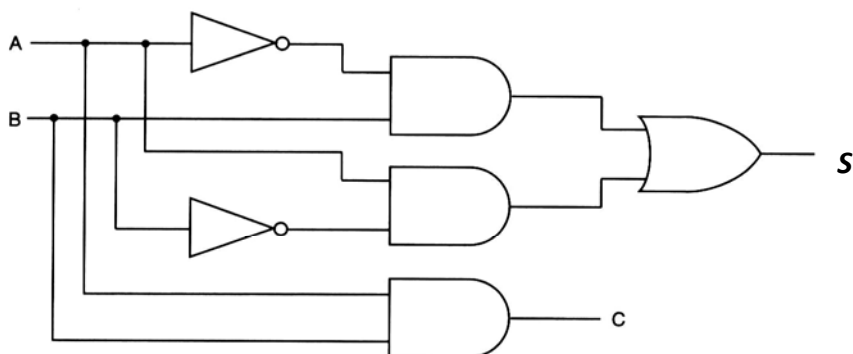
Να υπολογίσετε το άθροισμα και το κρατούμενο παράλληλου αθροιστή 4-bit με προσθετέους τους αριθμούς 0110 και 1010.

Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης Ενότητα 14 Αθροιστές

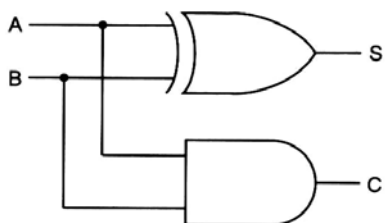
- Κύκλωμα Ημιαθροιστή

-



$$S = \bar{A} \cdot B + A \cdot \bar{B} \quad \text{Πύλη EXOR}$$

$$C = A \cdot B \quad \text{Πύλη AND}$$

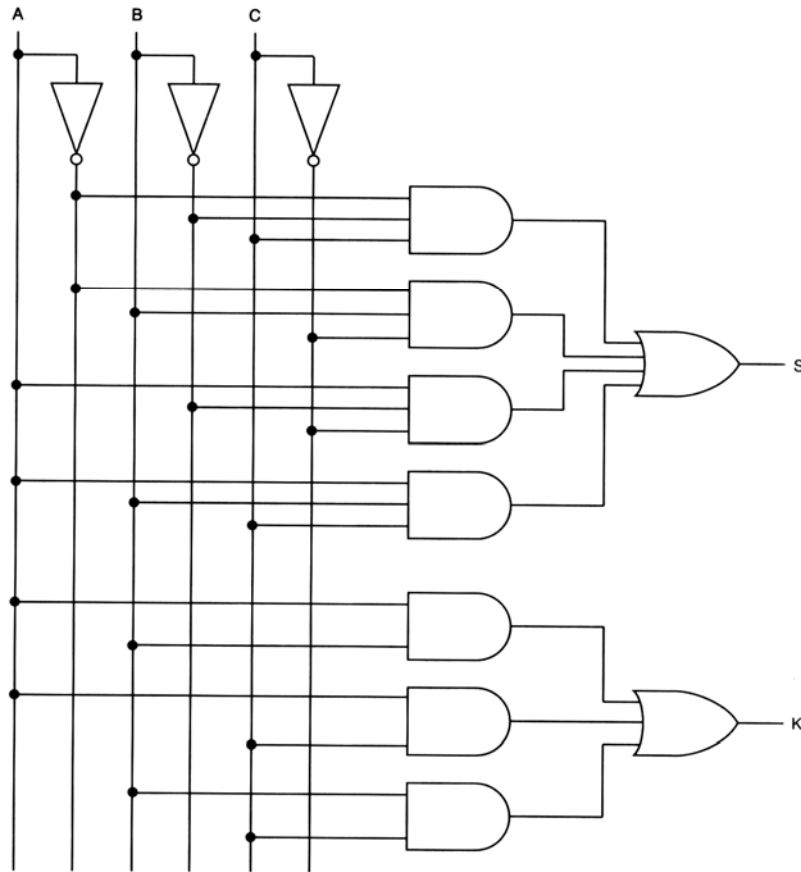


ο Κυκλώματα Πλήρους Αθροιστή

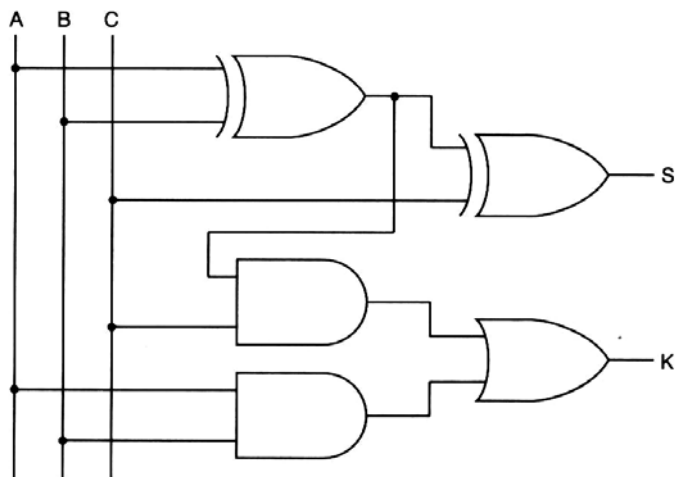
$$S = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

$$K = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$

$$K = AB + AC + BC$$



ο Απλοποιημένα Κυκλώματα Πλήρους Αθροιστή

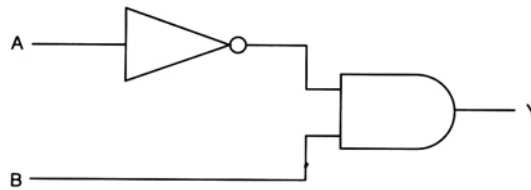


Πολυπλέκτες

ΜΑΘΗΜΑ 21 - ΠΟΛΥΠΛΕΚΤΕΣ

ΜΑΘΗΜΑ 22 - ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ ΜΕ ΤΗ ΧΡΗΣΗ ΠΟΛΥΠΛΕΚΤΩΝ

Μάθημα 21 - Πολυπλέκτες



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει να μπορεί :

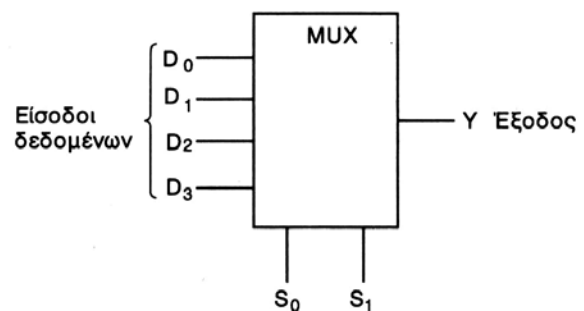
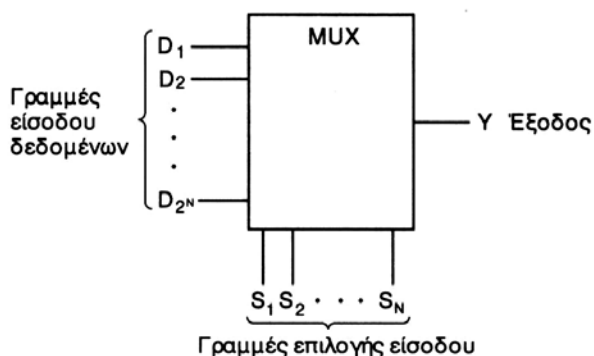
- Να ορίζει το ψηφιακό πολυπλέκτη.
- Να σχεδιάζει και να εξηγεί το λογικό κύκλωμα του πολυπλέκτη με δύο εισόδους και μια έξοδο.
- Να σχεδιάζει και να εξηγεί το λογικό κύκλωμα του πολυπλέκτη με τέσσερις εισόδους και μια έξοδο.
- Να σχεδιάζει και να εξηγεί το λογικό κύκλωμα του πολυπλέκτη με οκτώ εισόδους και μια έξοδο.

Ο **ΠΟΛΥΠΛΕΚΤΗΣ** ΕΙΝΑΙ ΕΝΑ ΣΥΝΔΥΑΣΤΙΚΟ ΛΟΓΙΚΟ ΚΥΚΛΩΜΑ ΠΟΥ ΕΧΕΙ ΠΟΛΛΕΣ ΠΗΓΕΣ ΕΙΣΟΔΟΥ ΔΕΔΟΜΕΝΩΝ ΚΑΙ ΜΙΑ ΜΟΝΟ ΕΞΟΔΟ. Η ΕΠΙΛΟΓΗ ΤΗΣ ΓΡΑΜΜΗΣ ΕΙΣΟΔΟΥ ΠΟΥ ΘΑ ΜΕΤΑΦΕΡΘΕΙ ΣΤΗΝ ΕΞΟΔΟ ΕΞΑΡΤΑΤΑΙ ΑΠΟ ΤΟΝ ΣΥΝΔΥΑΣΜΟ ΤΟΥ ΚΩΔΙΚΑ ΤΩΝ ΓΡΑΜΜΩΝ ΕΠΙΛΟΓΗΣ ΕΙΣΟΔΟΥ.

Ο ΠΟΛΥΠΛΕΚΤΗΣ ΟΝΟΜΑΖΕΤΑΙ ΕΠΙΣΗΣ ΚΑΙ **ΕΠΙΛΟΓΕΑΣ ΔΕΔΟΜΕΝΩΝ (DATA SELECTOR)**, ΔΙΟΤΙ ΚΑΝΕΙ ΕΠΙΛΟΓΗ ΤΩΝ ΔΕΔΟΜΕΝΩΝ, ΠΟΥ ΒΡΙΣΚΟΝΤΑΙ ΣΤΗΝ ΕΙΣΟΔΟ ΤΟΥ ΚΑΙ ΤΑ ΟΔΗΓΕΙ ΣΤΗΝ ΕΞΟΔΟ ΤΟΥ.

Ο ΠΟΛΥΠΛΕΚΤΗΣ ΣΥΓΚΡΙΝΕΤΑΙ ΜΕ ΤΟ ΜΗΧΑΝΙΚΟ ΠΕΡΙΣΤΡΟΦΙΚΟ ΔΙΑΚΟΠΤΗ Ο ΟΠΟΙΟΣ ΑΝΑΛΟΓΑ ΜΕ ΤΗ ΘΕΣΗ ΤΟΥ ΕΠΙΛΕΓΕΙ ΜΙΑ ΑΠΟ ΤΙΣ ΠΟΛΛΕΣ ΕΙΣΟΔΟΥΣ ΤΟΥ.

ΓΕΝΙΚΑ ΓΙΑ Ν ΓΡΑΜΜΕΣ ΕΠΙΛΟΓΗΣ ΕΙΣΟΔΟΥ ΜΠΟΡΟΥΜΕ ΝΑ ΕΧΟΥΜΕ ΜΕΧΡΙ 2^N ΓΡΑΜΜΕΣ ΕΙΣΟΔΟΥ ΔΕΔΟΜΕΝΩΝ.



ΓΙΑ 4 ΓΡΑΜΜΕΣ ΕΙΣΟΔΟΥ ΧΡΕΙΑΖΟΜΑΣΤΕ 2 ΓΡΑΜΜΕΣ ΕΠΙΛΟΓΗΣ ΕΙΣΟΔΟΥ
 $2^2 = 4$

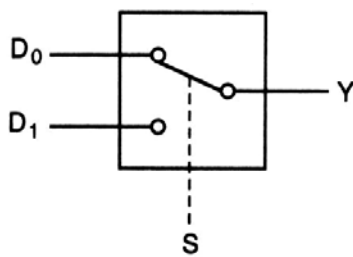
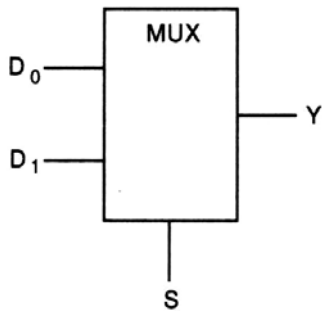
ΑΣΚΗΣΗ 1: Να υπολογίσετε τον αριθμό γραμμών επιλογής εισόδου πολυπλέκτη με 32 γραμμές εισόδου δεδομένων.

.....

Πόσες γραμμές εισόδου δεδομένων μπορεί να έχει πολυπλέκτης με 8 γραμμές επιλογής;

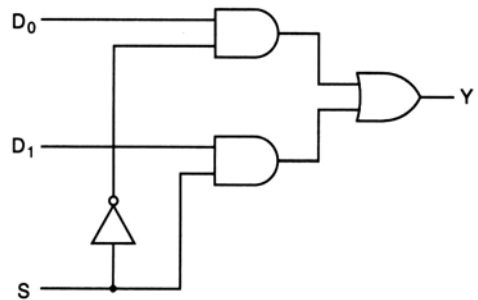
.....

• **ΠΟΛΥΠΛΕΚΤΗΣ ΔΥΟ ΓΡΑΜΜΩΝ ΣΕ ΜΙΑ (2Χ1)**

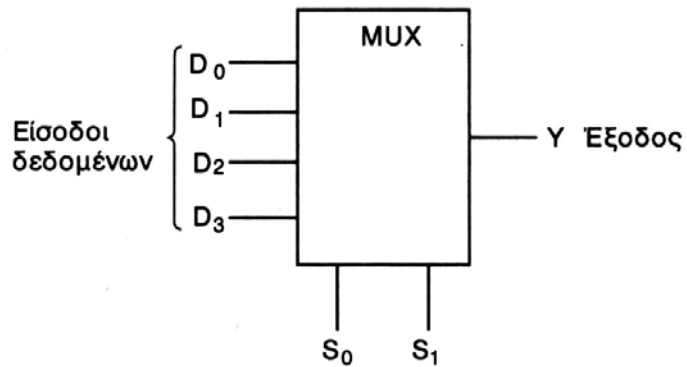


S	Y
0	D ₀
1	D ₁

$$Y = D_0 \cdot \bar{S} + D_1 \cdot S$$



• **ΠΟΛΥΠΛΕΚΤΗΣ ΤΕΣΣΑΡΩΝ ΓΡΑΜΜΩΝ ΣΕ ΜΙΑ (4X1)**



Να συμπληρώσετε τον Πίνακα Λειτουργίας του Πολυπλέκτη 4X1:

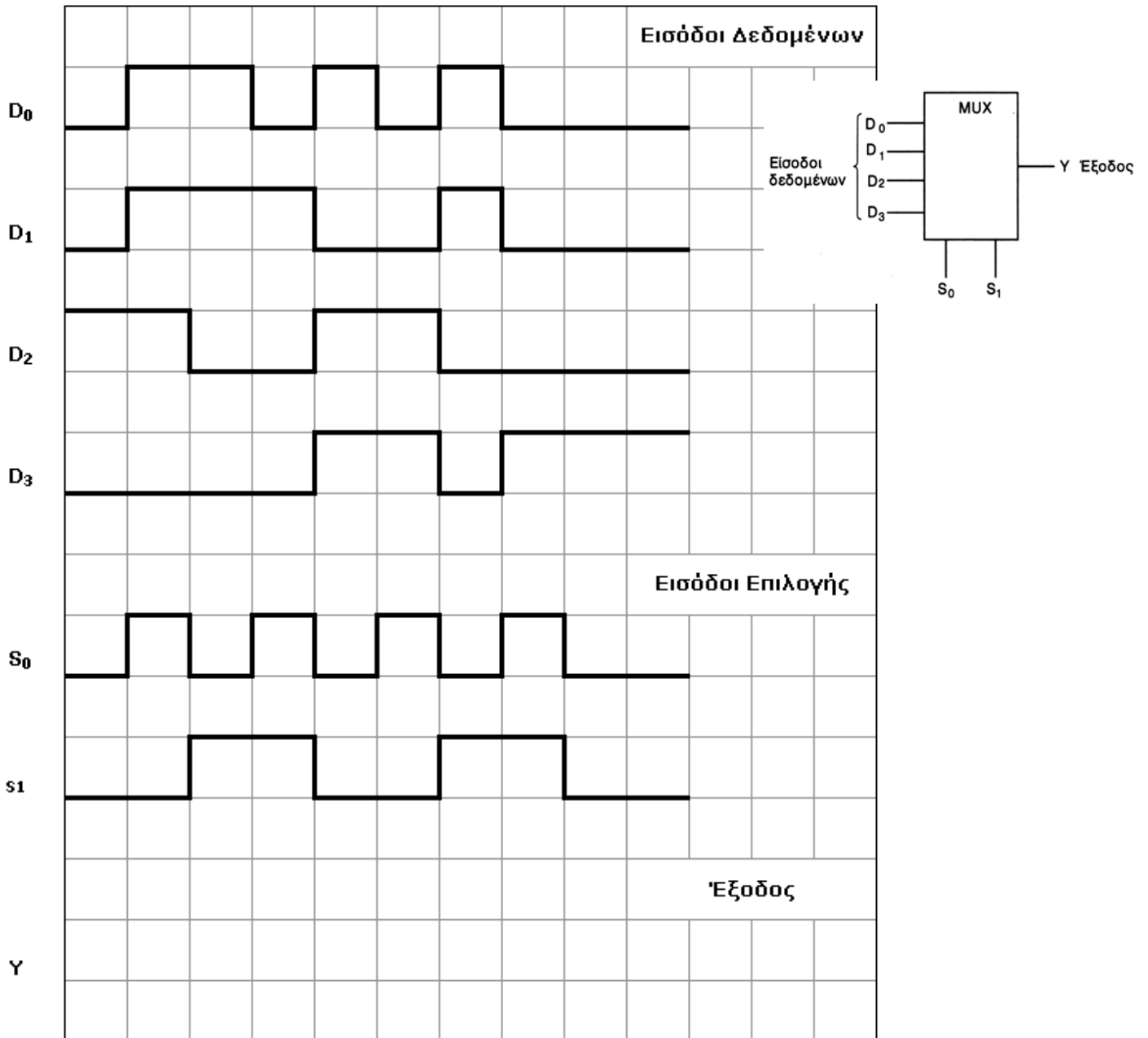
Είσοδοι		Έξοδος
S ₁	S ₀	Y
0	0	D ₀
1	1	D ₃

Από τον Πίνακα Λειτουργίας να γράψετε τη λογική συνάρτηση της εξόδου Y του πολυπλέκτη:

Y =

Σχεδιάστε το λογικό σχεδιάγραμμα του κυκλώματος:

ΑΣΚΗΣΗ 2: Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y του πολυπλέκτη 4X1 για τις πιο κάτω εισόδους:



• **ΠΟΛΥΠΛΕΚΤΗΣ ΟΚΤΩ ΓΡΑΜΜΩΝ ΣΕ ΜΙΑ (8X1)**

Για τον Πολυπλέκτη οκτώ γραμμών σε μια (8X1) έχουμε:

Γραμμές εισόδου δεδομένων:

Γραμμές εισόδου επιλογής:

Σχεδιάστε το αντίστοιχο λογικό σύμβολο του πολυπλέκτη:

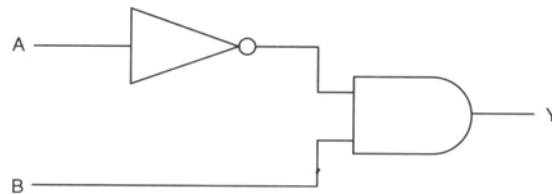
Συμπληρώστε τον Πίνακα Λειτουργίας του πολυπλέκτη:

Είσοδοι			Έξοδος
S ₂	S ₁	S ₀	Y
0	0	0	D ₀
0	0	1	D ₁
1	1	1	D ₇

Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Γ' Τάξης Ενότητα 9 - "Πολυπλέκτες "

Μάθημα 22 - Υλοποίηση Λογικών Συναρτήσεων με τη χρήση Πολυπλεκτών



Στόχοι

Με τη συμπλήρωση αυτής της ενότητα ο/η μαθητής/τρια πρέπει να μπορεί:

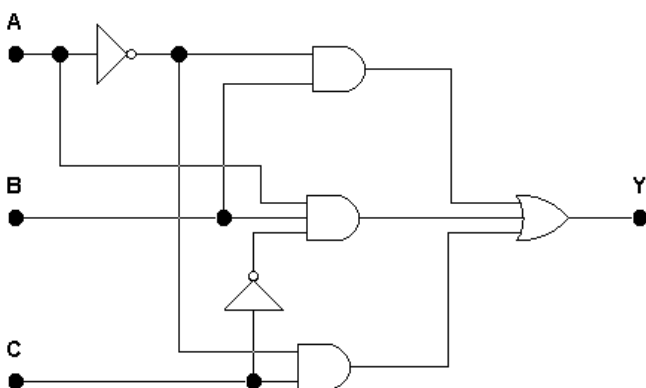
- Να χρησιμοποιεί ολοκληρωμένα κυκλώματα πολυπλεκτών για την παραγωγή λογικών συναρτήσεων αντί της χρήσης διακριτών λογικών πυλών.

ΟΙ ΠΟΛΥΠΛΕΚΤΕΣ ΜΠΟΡΟΥΝ ΝΑ ΧΡΗΣΙΜΟΠΟΙΗΘΟΥΝ ΓΙΑ ΤΗΝ ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ ΑΝΤΙ ΛΟΓΙΚΩΝ ΠΥΛΩΝ ΜΕ ΤΑ ΠΙΟ ΚΑΤΩ ΠΛΕΟΝΕΚΤΗΜΑΤΑ:

- ✓ ΕΝΑΣ ΜΟΝΟ ΠΟΛΥΠΛΕΚΤΗΣ ΜΠΟΡΕΙ ΝΑ ΧΡΗΣΙΜΟΠΟΙΗΘΕΙ ΓΙΑ ΤΗΝ ΠΡΑΓΜΑΤΟΠΟΙΗΣΗ ΠΟΛΛΩΝ ΔΙΑΦΟΡΕΤΙΚΩΝ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ
- ✓ Η ΥΛΟΠΟΙΗΣΗ ΜΙΑΣ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ ΑΠΟ ΜΙΑ ΑΛΛΗ ΓΙΝΕΤΑΙ ΜΕ ΑΠΛΟ ΚΑΙ ΕΥΚΟΛΟ ΤΡΟΠΟ
- ✓ ΜΕ ΤΗ ΧΡΗΣΗ ΠΟΛΥΠΛΕΚΤΩΝ ΕΠΙΤΥΓΧΑΝΕΤΑΙ ΕΞΟΙΚΟΝΟΜΗΣΗ ΑΡΙΘΜΟΥ ICs

Υλοποιήστε τη λογική συνάρτηση τριών μεταβλητών εισόδου A, B και C.

$$Y = \bar{A}B + AB\bar{C} + \bar{A}C$$



Υλοποίηση με τη χρήση λογικών Πυλών

Παρατηρήσεις:

Παρατηρούμε ότι χρειαζόμαστε δυο πύλες AND των 2 εισόδων, μια πύλη AND των 3 εισόδων, 2 πύλες NOT και μια πύλη OR των 3 εισόδων.

Η ίδια λογική συνάρτηση με τρεις μεταβλητές εισόδου μπορεί να υλοποιηθεί με τη χρήση ενός μόνο πολυπλέκτη 8X1.

▪ **Υλοποίηση με τη χρήση Πολυπλέκτη**

Δίνεται η λογική συνάρτηση:

$$Y = \bar{A}B + AB\bar{C} + \bar{A}C$$

1. Αναπτύξτε τη λογική συνάρτηση των τριών μεταβλητών στην κανονική της μορφή.

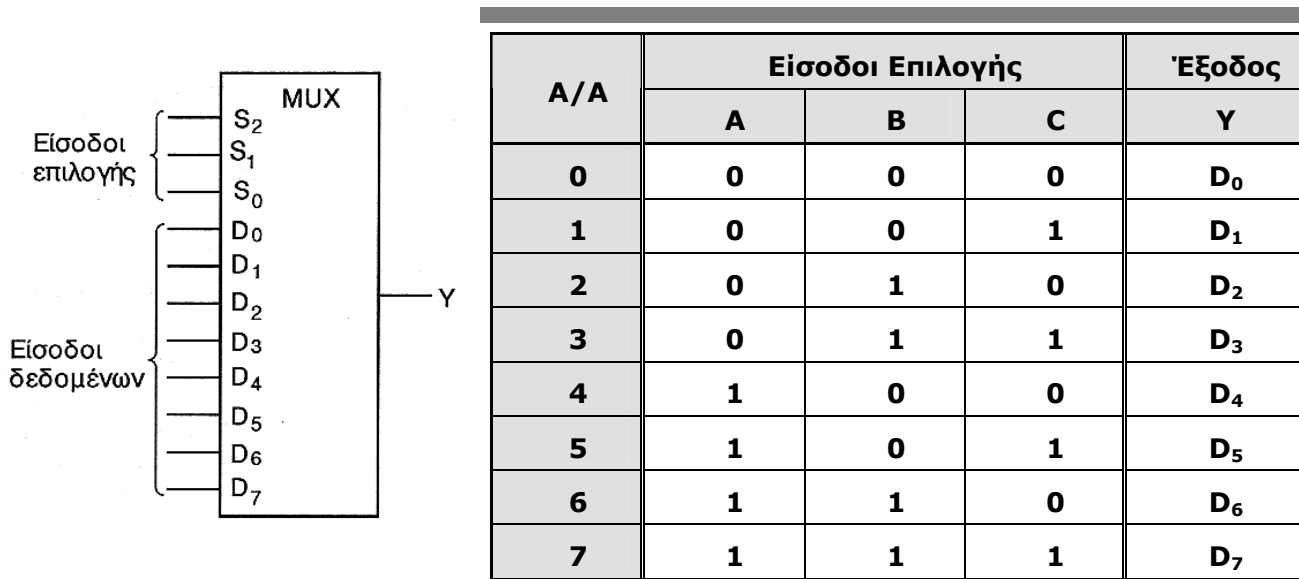
Y =

2. Συμπληρώστε τον πίνακα αληθείας της συνάρτησης:

- Παρατηρείστε την επιπρόσθετη στήλη **D**. Οι καταχωρήσεις της στήλης αντιστοιχούν στις εισόδους δεδομένων (**D₀ - D₇**).
- Οι μεταβλητές εισόδου **A, B, C** αντιστοιχούν με τις εισόδους επιλογής **S₀, S₁, S₂**.

Είσοδος Δεδομένων	Εισόδοι Επιλογής			Έξοδος
	A	B	C	Y
D₀	0	0	0	0
D₁	0	0	1	
D₂				
D₃				
D₄				
D₅				
D₆				
D₇	1	1	1	

3. Δίδεται το λογικό σύμβολο και ο Πίνακας Λειτουργίας του Πολυπλέκτη 8X1.



4. Σχεδιάστε το λογικό κύκλωμα με τη πιο κάτω διαδικασία:

- ΣΥΝΔΕΟΝΤΑΙ ΟΙ ΕΙΣΟΔΟΙ ΕΠΙΛΟΓΗΣ S_1, S_2 ΚΑΙ S_3 ΜΕ ΤΙΣ ΜΕΤΑΒΛΗΤΕΣ A, B ΚΑΙ C ΑΝΤΙΣΤΟΙΧΑ
- ΣΥΝΔΕΟΝΤΑΙ ΟΙ ΕΙΣΟΔΟΙ ΔΕΔΟΜΕΝΩΝ $D_0 - D_7$ ΕΙΤΕ ΣΤΟ ΛΟΓΙΚΟ 0 ΕΙΤΕ ΣΤΟ ΛΟΓΙΚΟ 1 ΑΝΑΛΟΓΑ ΜΕ ΤΙΣ ΤΙΜΕΣ ΕΞΟΔΟΥ ΣΤΟΝ ΠΙΝΑΚΑ ΑΛΗΘΕΙΑΣ

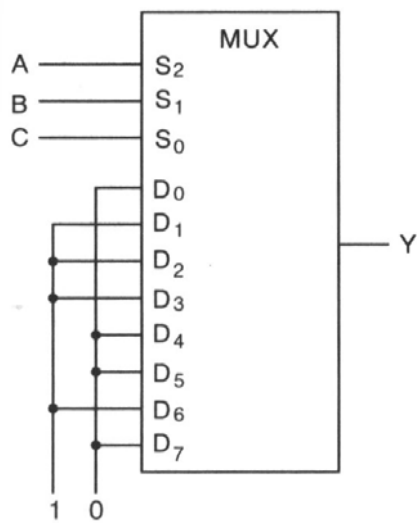
ΠΑΡΑΔΕΙΓΜΑ

ΟΤΑΝ Η ΕΙΣΟΔΟΣ ΕΠΙΛΟΓΗΣ $S_2S_1S_0 = 000$ ΤΟΤΕ ΕΠΙΛΕΓΕΤΑΙ Η ΕΙΣΟΔΟΣ ΔΕΔΟΜΕΝΩΝ D_0 ΚΑΙ $Y = D_0$.

ΑΡΑ Η ΕΙΣΟΔΟΣ D_0 ΠΡΕΠΕΙ ΝΑ ΣΥΝΔΕΘΕΙ ΣΤΟ ΛΟΓΙΚΟ 0 ΩΣΤΕ Η ΕΞΟΔΟΣ ΝΑ ΕΙΝΑΙ 0 ΣΥΜΦΩΝΑ ΜΕ ΤΟΝ ΠΙΝΑΚΑ ΑΛΗΘΕΙΑΣ ΤΗΣ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ:

ΣΥΝΔΕΟΝΤΑΙ ΣΤΟ ΛΟΓΙΚΟ 0: **000** D_0
 100 D_4
 101 D_5
 111 D_7

ΣΥΝΔΕΟΝΤΑΙ ΣΤΟ ΛΟΓΙΚΟ 1: **001** D_1
 010 D_2
 011 D_3
 110 D_6



$$A = S_2$$

$$B = S_1$$

$$C = S_0$$

$$Y = \overline{A} \overline{B} C + \overline{A} B \overline{C} + A \overline{B} \overline{C}$$

• **Παρατηρήσεις - Πλεονεκτήματα της χρήσης Πολυπλεκτών**

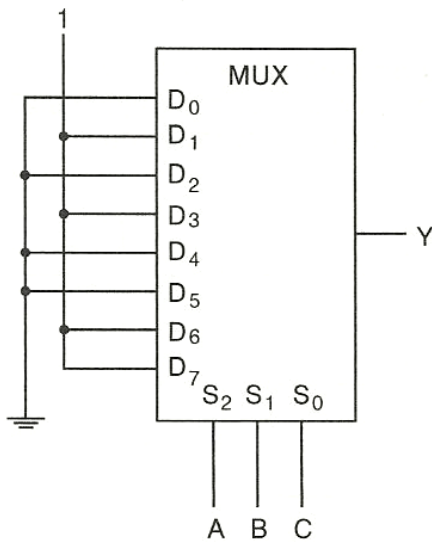
- ✓ Με αυτό το τρόπο υλοποιούμε τη λογική συνάρτηση με μόνο ένα πολυπλέκτη χωρίς την χρήση οποιασδήποτε λογικής πύλης.
- ✓ Διαφορετικά θα χρειαζόμαστε, 3 πύλες AND των 2 εισόδων, 1 πύλη NOT και μια πύλη OR των 3 εισόδων (συνολικά 3 ICs).

Οι πολυπλέκτες μπορούν να χρησιμοποιηθούν για την υλοποίηση λογικών συναρτήσεων της συνδυαστικής λογικής αντί λογικών πυλών με τα πιο κάτω πλεονεκτήματα:

- ✓ Ένας πολυπλέκτης μπορεί να χρησιμοποιηθεί για την πραγματοποίηση πολλών διαφορετικών λογικών συναρτήσεων
- ✓ Η υλοποίηση μιας λογικής συνάρτησης γίνεται με απλό και εύκολο τρόπο
- ✓ Με τη χρήση πολυπλεκτών επιτυγχάνεται εξοικονόμηση του αριθμού ICs

Αξιολόγηση

1. Να δώσετε τη λογική συνάρτηση που πραγματοποιείται με το πιο κάτω κύκλωμα πολυπλέκτη 8X1



Y =

2. Να υλοποιήσετε τη πιο κάτω λογική συνάρτηση με τη χρήση πολυπλέκτη 8X1:

$$Y = \bar{A} B \bar{C} + A \bar{B} + A \bar{C}$$

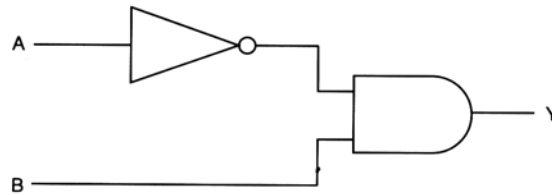
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Γ' Τάξης Ενότητα 9 - "Πολυπλέκτες "

Ψηφιακοί Συγκριτές

ΜΑΘΗΜΑ 23 - ΨΗΦΙΑΚΟΙ ΣΥΓΚΡΙΤΕΣ

Μάθημα 23 - Ψηφιακοί Συγκριτές



Στόχοι

Με τη συμπλήρωση αυτής της ενότητας ο/η μαθητής/τρια πρέπει να μπορεί:

- Να αναφέρει τον ορισμό του ψηφιακού συγκριτή.
- Να σχεδιάζει και να εξηγεί το λογικό κύκλωμα συγκριτή, ο οποίος συγκρίνει δύο κωδικές λέξεις του 1-bit.

♦ Εισαγωγή

Ο **ΨΗΦΙΑΚΟΣ ΣΥΓΚΡΙΤΗΣ** ΕΙΝΑΙ ΕΝΑ ΣΥΝΔΥΑΣΤΙΚΟ ΚΥΚΛΩΜΑ, ΠΟΥ ΣΥΓΚΡΙΝΕΙ ΔΥΟ ΑΡΙΘΜΟΥΣ, ΓΙΑ ΠΑΡΑΔΕΙΓΜΑ, A & B ΚΑΙ ΒΡΙΣΚΕΙ ΑΝ ΕΙΝΑΙ ΙΣΟΙ Ή ΠΟΙΟΣ ΑΠΟ ΤΟΥΣ ΔΥΟ ΕΙΝΑΙ Ο ΠΙΟ ΜΕΓΑΛΟΣ:

A > B

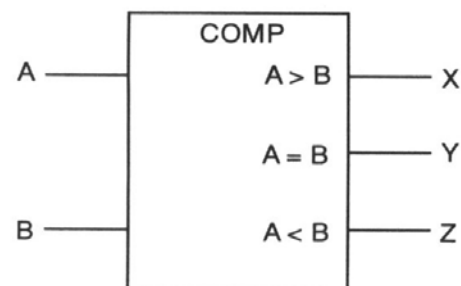
A = B

A < B

♦ Ψηφιακός Συγκριτής 1 Bit

Ο Ψηφιακός Συγκριτής 1 Bit συγκρίνει δύο δυαδικούς αριθμούς 1-bit, A και B, ως ακολούθως:

X = 1	A > B
Y = 1	A = B
Z = 1	A < B



ΑΣΚΗΣΗ 1 ΣΥΓΚΡΙΤΗΣ 1-BIT

Να συμπληρώσετε τον Πίνακα Αληθείας για το Ψηφιακό Συγκριτή 1-Bit και να γράψετε τις λογικές συναρτήσεις για τις τρεις εξόδους X, Y και Z:

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			ΣΥΝΘΗΚΗ
A	B	X	Y	Z	

Λογικές συναρτήσεις Συγκριτή

X =

Y =

Z =

ΑΣΚΗΣΗ 2 Λογικά Κυκλώματα

Από τις πιο πάνω λογικές συναρτήσεις, να σχεδιάσετε τα συνδυαστικά λογικά κυκλώματα για τις τρεις εξόδους του Ψηφιακού Συγκριτή 1-Bit.

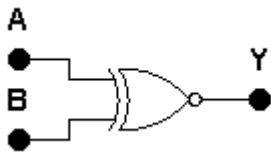
ΑΣΚΗΣΗ 3 Πύλη EX NOR

Η λογική συνάρτηση της πύλης EX NOR είναι: $Y = \overline{A \oplus B}$

EX NOR

Η ΕΞΟΔΟΣ Y ΕΙΝΑΙ 1, ΟΤΑΝ ΚΑΙ ΟΙ ΔΥΟ ΕΙΣΟΔΟΙ ΕΙΝΑΙ ΙΣΕΣ ΔΗΛΑΔΗ ΕΙΤΕ ΕΙΝΑΙ ΚΑΙ ΟΙ ΔΥΟ '0', ΕΙΤΕ ΚΑΙ ΟΙ ΔΥΟ ΕΙΝΑΙ '1'.

Να συμπληρώσετε τον πίνακα αληθείας της πύλης και από αυτό να δώσετε την εναλλακτική λογική συνάρτηση της πύλης EX NOR:



ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	
0	1	
1	0	
1	1	

Y =

Συμπέρασμα:

Άρα μπορούνε να αντικαταστήσουμε τις πύλες NOT, AND και OR της λογικής συνάρτησης Y του ψηφιακού συγκριτή 1-Bit με μια πύλη EX NOR.

ΑΣΚΗΣΗ 4

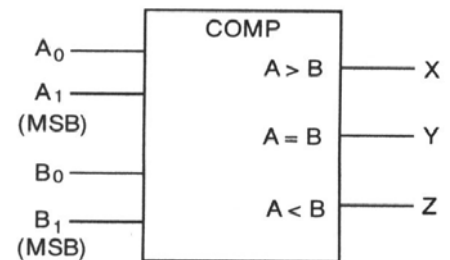
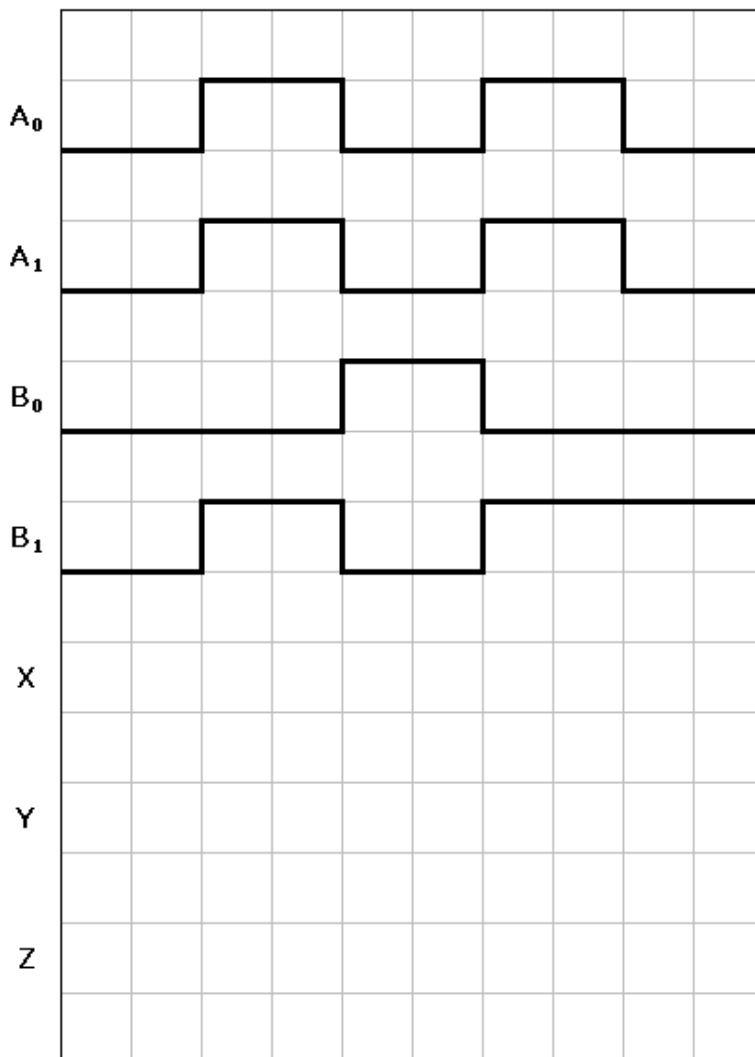
Να ξανασχεδιάσετε το λογικό κύκλωμα του ψηφιακού συγκριτή 1 bit, χρησιμοποιώντας την πύλη EX NOR.

ΑΞΙΟΛΟΓΗΣΗ

Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων ψηφιακού συγκριτή 2-Bit για τις πιο κωδικές λέξεις.

Σημείωση: Για κάθε περίπτωση να γράψετε πρώτα τους δύο αριθμούς που συγκρίνονται, να υπολογίσετε ποιος από τους δύο είναι ο πιο μεγάλος και ακολούθως να δώσετε την αντίστοιχη έξοδο του συγκριτή.

Υπενθυμίζεται ότι για κάθε συνδυασμό εισόδων ενεργοποιείται μια μόνο έξοδος που αντιστοιχεί στη σωστή λειτουργία του κυκλώματος και οι υπόλοιπες δύο παραμένουν στο λογικό 0.



$$A = A_1 A_0$$

$$B = B_1 B_0$$

Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Γ' Τάξης Ενότητα 7

Συγκριτές

- Ενότητα 7.2 Ψηφιακός Συγκριτής
- Ενότητα 7.2.1 Ψηφιακός Συγκριτής 1-Bit

Σελίδες 232

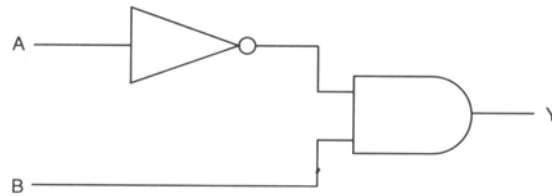
Σελίδες 232 - 234

Εργαστηριακές Ασκήσεις

ΕΙΣΑΓΩΓΗ ΣΤΙΣ ΕΡΓΑΣΤΗΡΙΑΚΕΣ ΑΣΚΗΣΕΙΣ

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 1	ΛΟΓΙΚΕΣ ΠΥΛΕΣ
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 2	ΛΟΓΙΚΕΣ ΠΥΛΕΣ EXOR & EXNOR
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3α	ΑΠΛΑ ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3β	ΑΠΛΑ ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ - ΠΥΛΗ EXOR
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3γ	ΑΠΛΑ ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ - ΠΥΛΗ EXNOR
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4α	ΑΛΓΕΒΡΑ BOOLE ΚΑΙ ΘΕΩΡΗΜΑ DE MORGAN
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4β	ΘΕΩΡΗΜΑΤΑ DE MORGAN
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 5	ΑΠΛΟΠΟΙΗΣΗ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ ΜΕ ΤΗ ΧΡΗΣΗ ΧΑΡΤΗ KARNAUGH
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 6	ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΠΥΛΕΣ NAND ΚΑΙ NOR
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 7	ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΟΥ ΛΟΓΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 8	ΠΛΗΡΗΣ ΑΘΡΟΙΣΤΗΣ
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 9	ΠΟΛΥΠΛΕΚΤΗΣ ΔΥΟ ΓΡΑΜΜΩΝ ΣΕ ΜΙΑ ΕΞΟΔΟ
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 10	ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ ΜΕ ΤΗ ΧΡΗΣΗ ΠΟΛΥΠΛΕΚΤΩΝ
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 11	ΣΥΝΘΕΣΗ ΨΗΦΙΑΚΟΥ ΣΥΓΚΡΙΤΗ 1-BIT

Εισαγωγή Στις Εργαστηριακές Ασκήσεις



Στόχοι

Μετά τη συμπλήρωση της ενότητας αυτής ο μαθητής πρέπει:

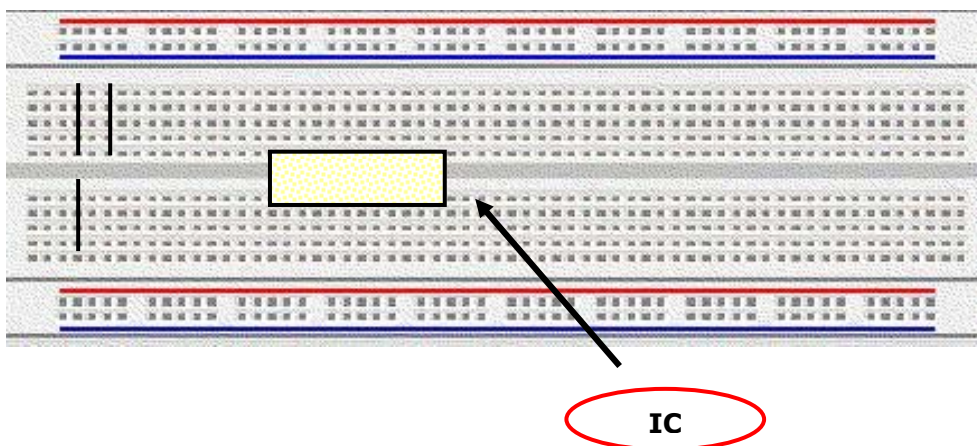
- Να μπορεί να συνδεσμολογεί σωστά ψηφιακά λογικά κυκλώματα στην Πειραματική Κατασκευή και να ελέγχει τη λειτουργία τους.

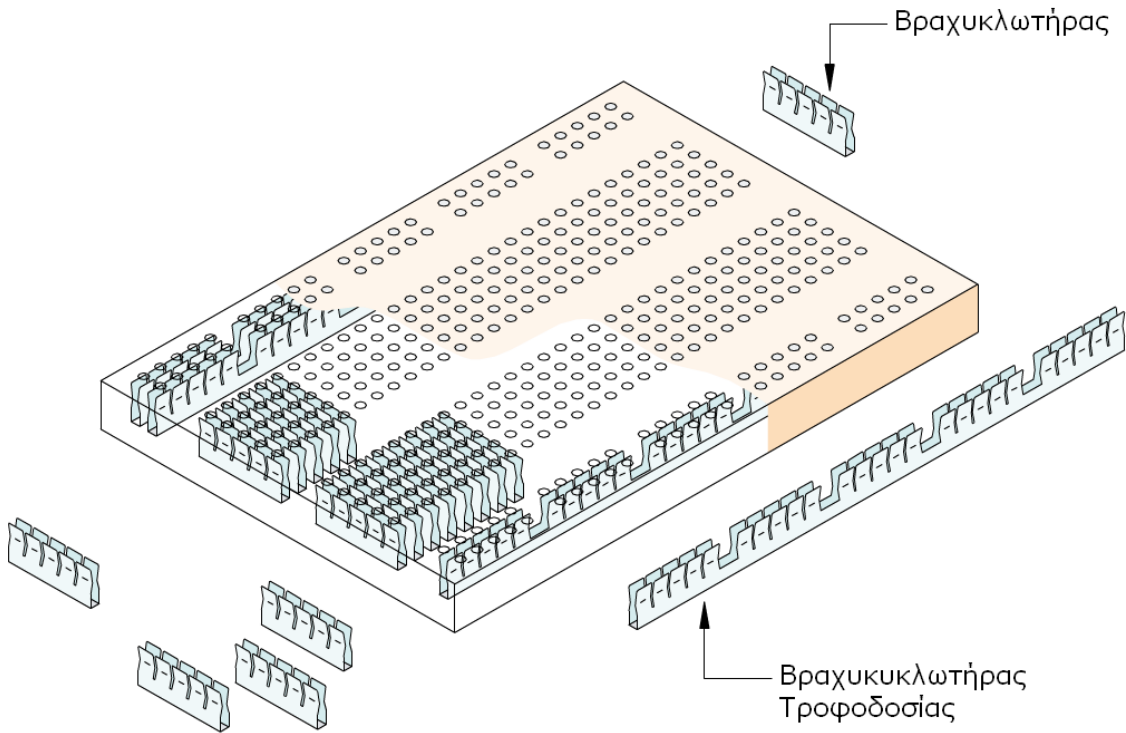
1. Ψηφιακή Πειραματική Κατασκευή

Η Ψηφιακή Πειραματική Κατασκευή έχει σχεδιαστεί για να την πρακτική αξιολόγηση ψηφιακών λογικών κυκλωμάτων και περιλαμβάνει:

- Τροφοδοτικό διαφόρων τάσεων
- Γεννήτρια σημάτων
- Ψηφιακό βολτόμετρο
- Οθόνη Led οκτώ bit
- Δύο 7-τμηατικές οθόνες LED
- Λογικούς διακόπτες

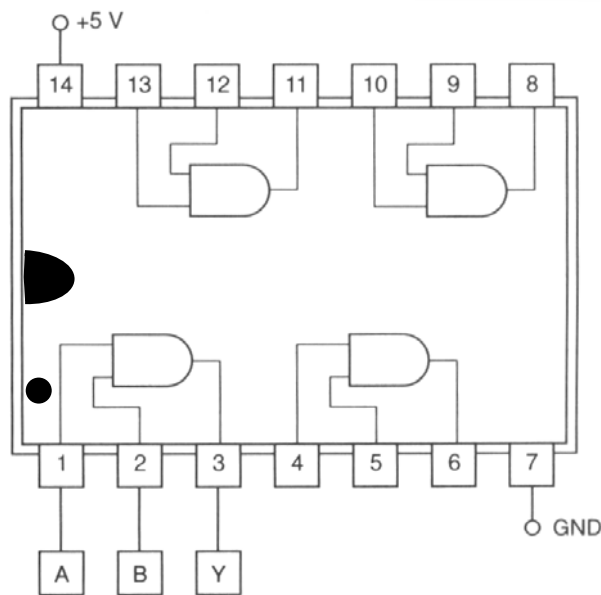
2. Πειραματική πλακέτα (Breadboard)





3. Εργαστηριακές Ασκήσεις Ψηφιακών Ηλεκτρονικών

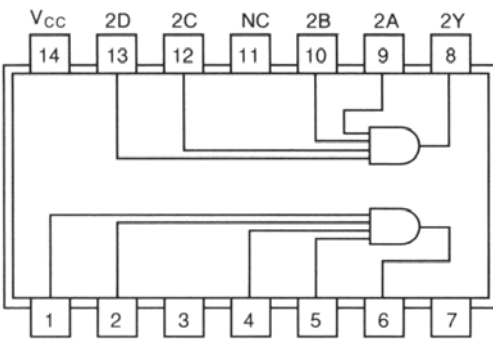
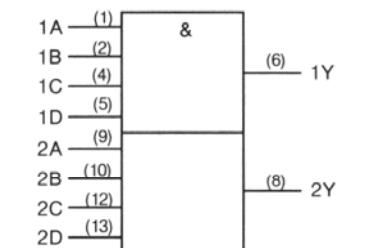
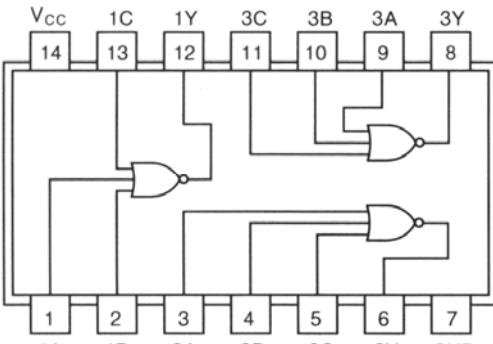
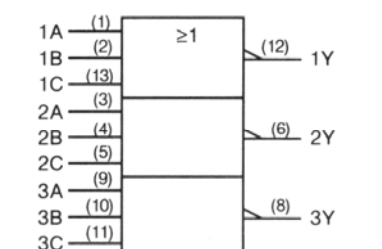
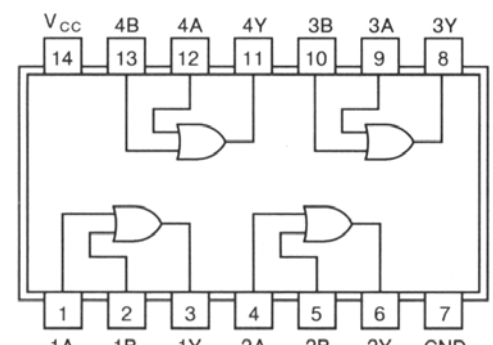
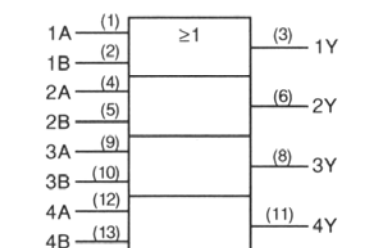
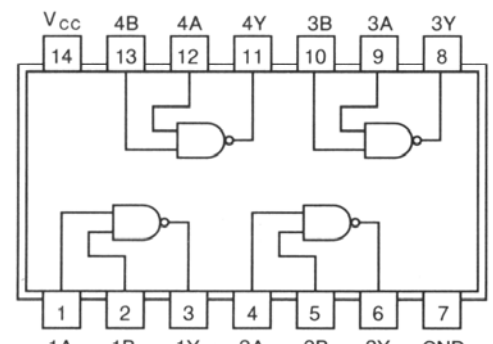
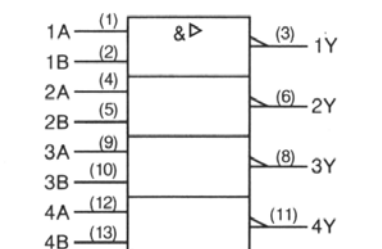
Συνδεσμολογία Πύλης AND με το IC - 7408



ΣΥΝΔΕΣΕΙΣ:	Τροφοδοσία	V_{cc}	+ 5 V	Pin 14
	Γείωση	Gnd	0 V	Pin 7

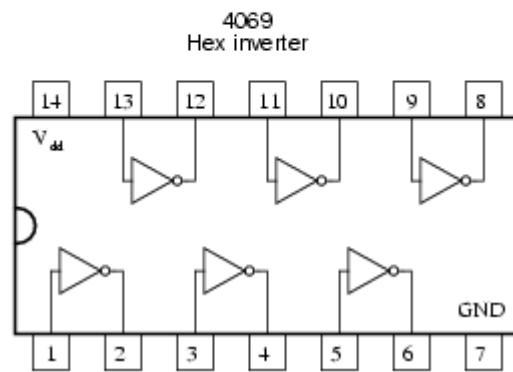
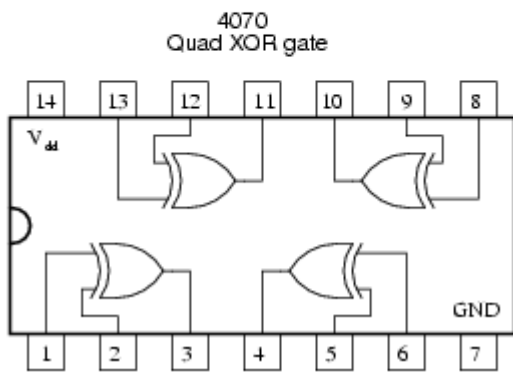
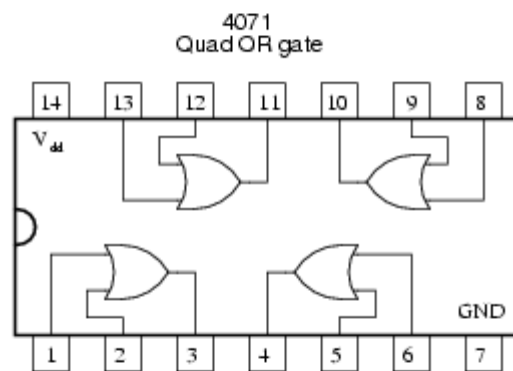
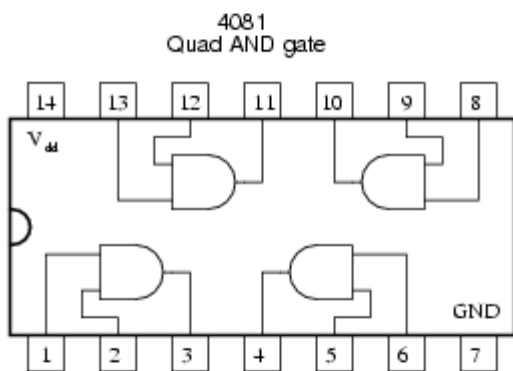
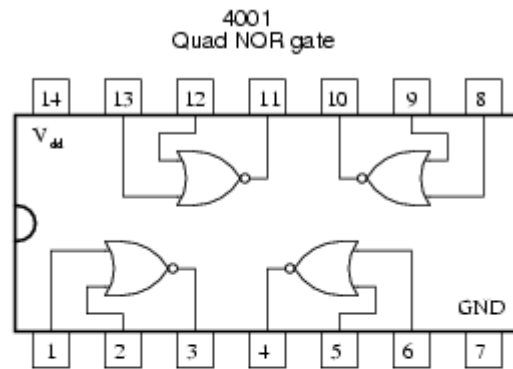
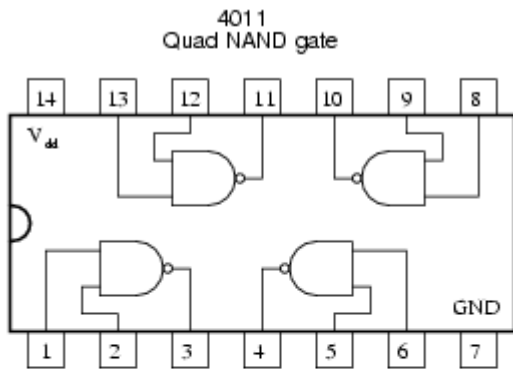
Διαγράμματα Σειράς Ολοκληρωμένων Κυκλωμάτων TTL

Κωδικός Αριθμός	Διάγραμμα Ακροδεκτών	Νέο λογικό Σύμβολο	Περιεχόμενο
7400			4 πύλες NAND των 2 εισόδων
7402			4 πύλες NOR των 2 εισόδων
7404			6 πύλες NOT
7408			4 πύλες AND των 2 εισόδων

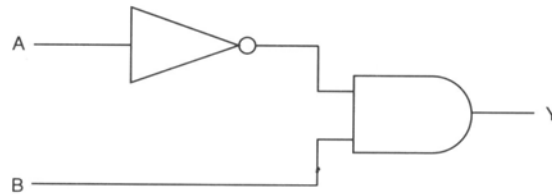
Κωδικός Αριθμός	Διάγραμμα Ακροδεκτών	Νέο λογικό Σύμβολο	Περιεχόμενο
7421			2 πύλες AND των 4 εισόδων
7427			3 πύλες NOR των 3 εισόδων
7432			4 πύλες OR των 2 εισόδων
7437			4 πύλες NAND BUFFER των 2 εισόδων

Κωδικός Αριθμός	Διάγραμμα Ακροδεκτών	Νέο λογικό Σύμβολο	Περιεχόμενο
7486			4 πύλες EXOR
7490			Δεκαδικός Απαριθμητής
7493			Δυαδικός Απαριθμητής 4-BIT
7495			Καταχωρητής 4-BIT

Διαγράμματα Σειράς Ολοκληρωμένων Κυκλωμάτων CMOS



ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 1 - ΛΟΓΙΚΕΣ ΠΥΛΕΣ



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

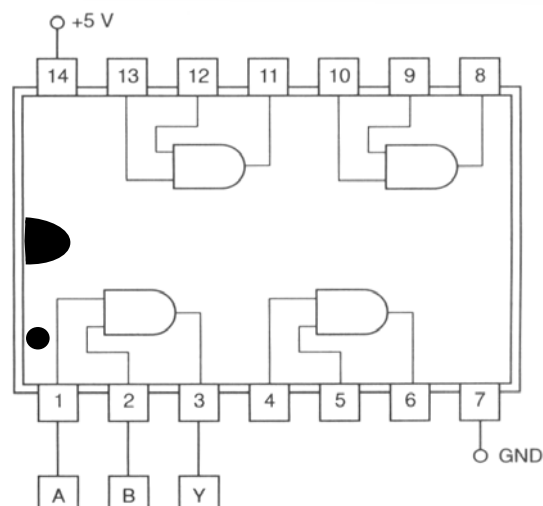
- Να συνδεσμολογήει και να επαληθεύει τη λειτουργία των λογικών πυλών σειράς TTL:
 - Πύλη AND
 - Πύλη OR
 - Πύλη NOT
 - Πύλη NAND
 - Πύλη NOR

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7408** (Έχει 4 πύλες AND των δύο εισόδων)
- Ολοκληρωμένο κύκλωμα **IC 7432** (Έχει 4 πύλες OR των δύο εισόδων)
- Ολοκληρωμένο κύκλωμα **IC 7404** (Έχει 6 πύλες NOT)
- Ολοκληρωμένο κύκλωμα **IC 7400** (Έχει 4 πύλες NAND των 2 εισόδων)
- Ολοκληρωμένο κύκλωμα **IC 7402** (Έχει 4 πύλες NOR των 2 εισόδων)

ΔΙΑΔΙΚΑΣΙΑ:

1. Συνδεσμολογήστε μία πύλη **AND** (IC 7408) όπως δείχνει το σχήμα πιο κάτω.



2. Με τους λογικούς διακόπτες να δώσετε στις εισόδους της πύλης όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράφετε τη λογική κατάσταση της εξόδου της πύλης, που θα παρακολουθήσετε στις ενδεικτικές λυχνίες LED.

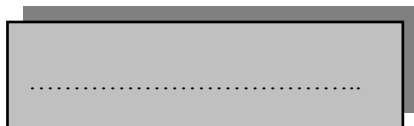
Συμπληρώστε τον πίνακα αληθείας:

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗΣ AND**

ΕΙΣΟΔΟΣ A	ΕΙΣΟΔΟΣ B	ΕΞΟΔΟΣ Y
0	0	
0	1	
1	0	
1	1	

3. Διατυπώστε τη λογική συνάρτηση της πύλης:

AND:



4. Δώστε τα συμπεράσματα σας για τη λειτουργία της πύλης:

ΠΥΛΗ AND

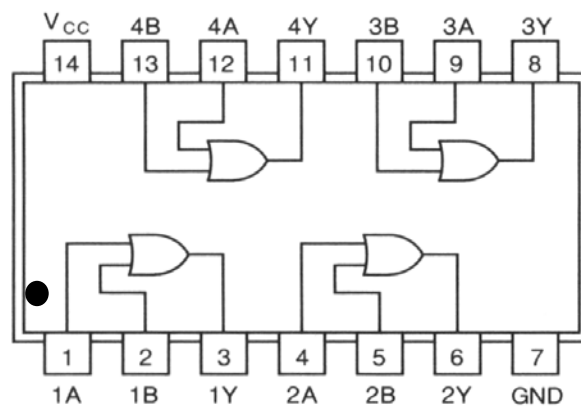
.....

.....

.....

.....

5. Συνδεσμολογήστε μία πύλη **OR** (IC 7432) όπως δείχνει το σχήμα πιο κάτω.



6. Με τους λογικούς διακόπτες να δώσετε στις εισόδους της πύλης όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράψετε τη λογική κατάσταση της εξόδου της πύλης, που θα παρακολουθήσετε στις ενδεικτικές λυχνίες LED.

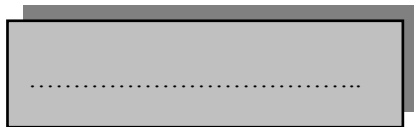
Συμπληρώστε τον πίνακα αληθείας:

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗΣ OR**

ΕΙΣΟΔΟΣ A	ΕΙΣΟΔΟΣ B	ΕΞΟΔΟΣ Y
0	0	
0	1	
1	0	
1	1	

7. Διατυπώστε τη λογική συνάρτηση της πύλης:

OR:



8. Δώστε τα συμπεράσματά σας για τη λειτουργία της πύλης:

ΠΥΛΗ OR

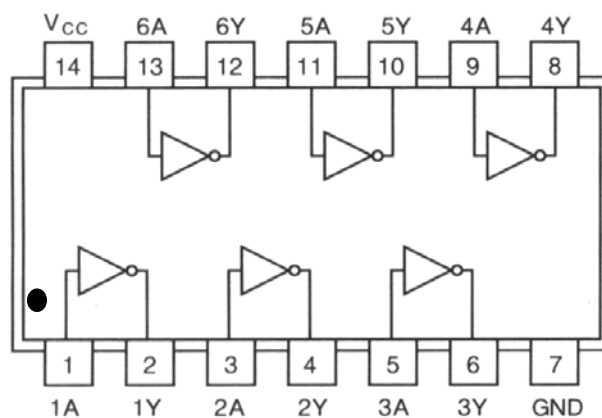
.....

.....

.....

.....

9. Συνδεσμολογήστε μία πύλη **NOT** (IC 7404) όπως δείχνει το σχήμα πιο κάτω:



10. Με τους λογικούς διακόπτες να δώσετε στις εισόδους της πύλης όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράψετε τη λογική κατάσταση της εξόδου της πύλης, που θα παρακολουθήσετε στις ενδεικτικές λυχνίες LED.

Συμπληρώστε τον πίνακα αληθείας:

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗ NOT**

ΕΙΣΟΔΟΣ A	ΕΞΟΔΟΣ Y
0	
1	

11. Διατυπώστε τη λογική συνάρτηση της πύλης:

NOT :

12. Δώστε τα συμπεράσματά σας για τη λειτουργία της πύλης:

ΠΥΛΗ NOT

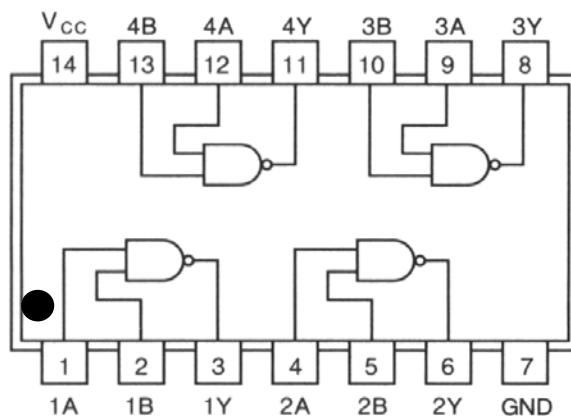
.....

.....

.....

.....

13. Συνδεσμολογήστε μία πύλη **NAND** (IC 7400) όπως δείχνει το σχήμα πιο κάτω:



14. Με τους λογικούς διακόπτες να δώσετε στις εισόδους της πύλης όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράψετε τη λογική κατάσταση της εξόδου της πύλης, που θα παρακολουθήσετε στις ενδεικτικές λυχνίες LED.

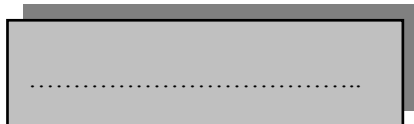
Συμπληρώστε τον πίνακα αληθείας :

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗΣ NAND**

ΕΙΣΟΔΟΣ A	ΕΙΣΟΔΟΣ B	ΕΞΟΔΟΣ Y
0	0	
0	1	
1	0	
1	1	

15. Διατυπώστε τη λογική συνάρτηση της πύλης:

NAND:



16. Δώστε τα συμπεράσματά σας για τη λειτουργία της πύλης:

ΠΥΛΗ NAND

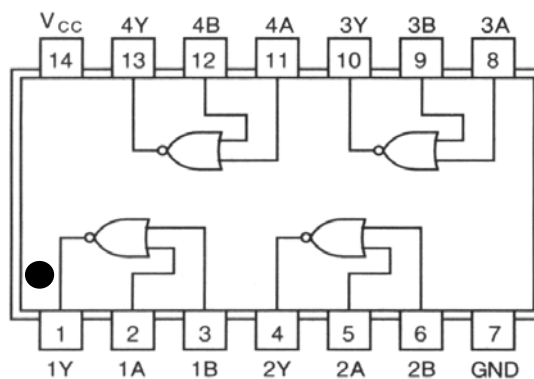
.....

.....

.....

.....

17. Συνδεσμολογήστε μία πύλη **NOR** (IC 7402) όπως δείχνει το σχήμα πιο κάτω:



18. Με τους λογικούς διακόπτες να δώσετε στις εισόδους της πύλης όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράψετε τη λογική κατάσταση της εξόδου της πύλης, που θα παρακολουθήσετε στις ενδεικτικές λυχνίες LED.

Συμπληρώστε τον πίνακα αληθείας :

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗΣ NOR**

ΕΙΣΟΔΟΣ Α	ΕΙΣΟΔΟΣ Β	ΕΞΟΔΟΣ Υ
0	0	
0	1	
1	0	
1	1	

19. Διατυπώστε τη λογική συνάρτηση της πύλης:

NOR:

.....

20. Δώστε τα συμπεράσματα σας για τη λειτουργία της πύλης:

ΠΥΛΗ NOR

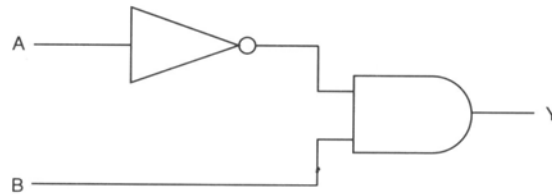
.....

.....

.....

.....

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 2 – ΛΟΓΙΚΕΣ ΠΥΛΕΣ EXOR & EXNOR



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να συνδεσμολογήει και να επαληθεύει τη λειτουργία των λογικών πυλών σειράς TTL:
 - Πύλη EXOR
 - Πύλη EXNOR (συνδεσμολογία και επαλήθευση της λειτουργίας της λογικής πύλης με συνδυασμό των πυλών **NOT** και **EXOR**)

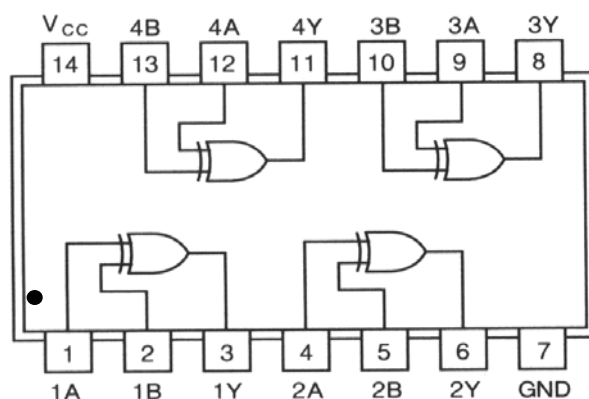
Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7486** (Έχει 4 πύλες EXOR των δύο εισόδων)
- Ολοκληρωμένο κύκλωμα **IC 7404** (Έχει 6 πύλες NOT)

ΔΙΑΔΙΚΑΣΙΑ:

Πύλη EXOR

1. Συνδεσμολογήστε μία πύλη **EXOR** όπως δείχνει το σχήμα πιο κάτω:



2. Με τους λογικούς διακόπτες να δώσετε στις εισόδους της πύλης όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράφετε τη λογική κατάσταση της εξόδου της πύλης, που θα παρακολουθήσετε στις ενδεικτικές λυχνίες LED.

Συμπληρώστε τον πίνακα αληθείας:

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗΣ EXOR**

ΕΙΣΟΔΟΣ Α	ΕΙΣΟΔΟΣ Β	ΕΞΟΔΟΣ Υ
0	0	
0	1	
1	0	
1	1	

3. Διατυπώστε τη λογική συνάρτηση της πύλης:

EXOR:

4. Δώστε τα συμπεράσματα σας για τη λειτουργία της πύλης:

ΠΥΛΗ EXOR

.....

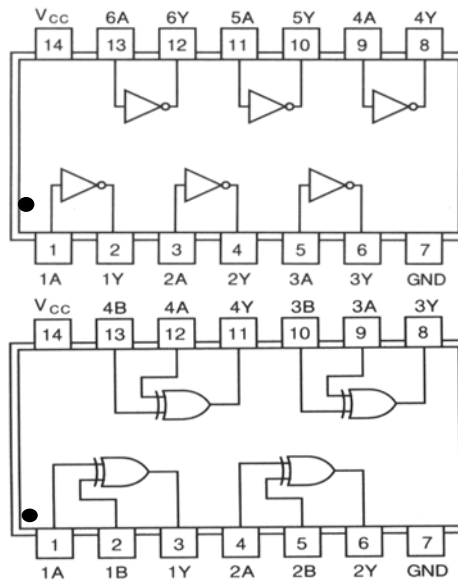
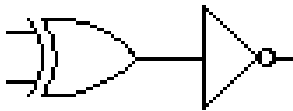
.....

.....

.....

Πύλη EXNOR

5. Συνδεσμολογήστε το κύκλωμα πιο κάτω χρησιμοποιώντας τα ολοκληρωμένα κυκλώματα 7404 και 7486.

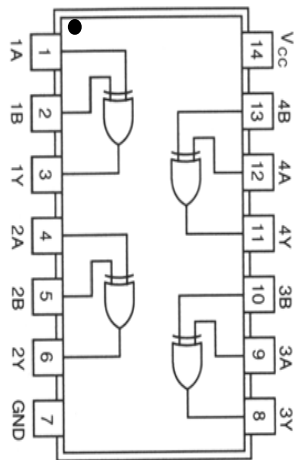


7404

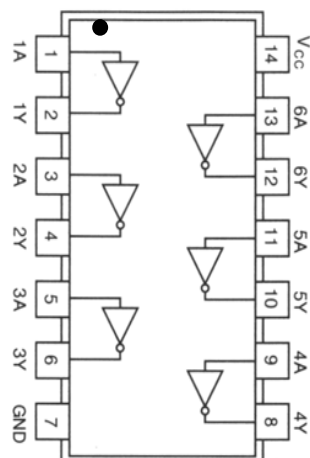
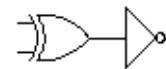
7486

Προπαρασκευή:

6. Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις του κυκλώματος του της πύλης στο πιο κάτω σκαρίφημα:



7486



7404

7. Με τους λογικούς διακόπτες να δώσετε στις εισόδους όλους τους δυνατούς συνδυασμούς και κάθε φορά να καταγράφετε τη λογική κατάσταση της εξόδου του κυκλώματος, που θα παρακολουθήσετε στη LED.

Συμπληρώστε τον πίνακα αληθείας:

**ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ
ΠΥΛΗΣ EXNOR**

ΕΙΣΟΔΟΣ A	ΕΙΣΟΔΟΣ B	ΕΞΟΔΟΣ Y
0	0	
0	1	
1	0	
1	1	

8. Διατυπώστε τη λογική συνάρτηση της πύλης:

EXNOR:

.....

9. Δώστε τα συμπεράσματα σας για τη λειτουργία της πύλης:

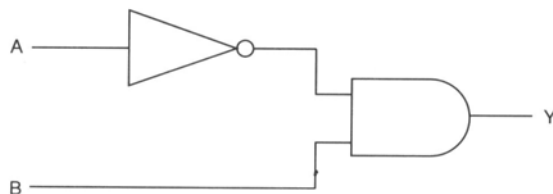
ΠΥΛΗ EXNOR

.....

.....

.....

.....

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3α – ΑΠΛΑ ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ**Στόχοι**

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να συνδεσμολογεί και να επαληθεύει τη λειτουργία απλού συνδυαστικού λογικού κυκλώματος χρησιμοποιώντας πύλες της λογικής σειράς TTL

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7408**
- Ολοκληρωμένο κύκλωμα **IC 7432**
- Ολοκληρωμένο κύκλωμα **IC 7404**

ΔΙΑΔΙΚΑΣΙΑ:

1. Να σχεδιάσετε το λογικό κύκλωμα της πιο κάτω λογικής συνάρτησης:

$$Y = A \cdot B + \overline{C}$$

2. Να επιλέξετε και να αναγνωρίσετε τα ολοκληρωμένα κυκλώματα που θα χρησιμοποιήσετε για να υλοποιήσετε τη λογική συνάρτηση στην Πειραματική Κατασκευή.

Ολοκληρωμένα Κυκλώματα

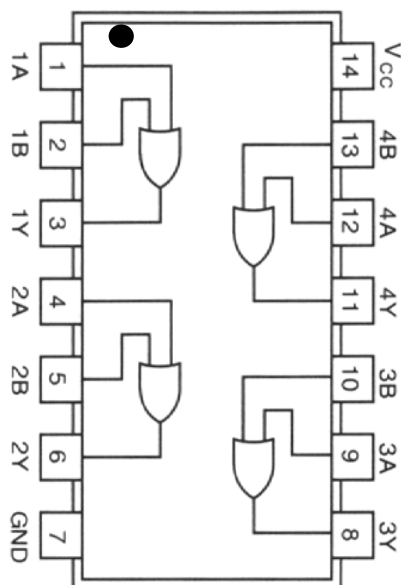
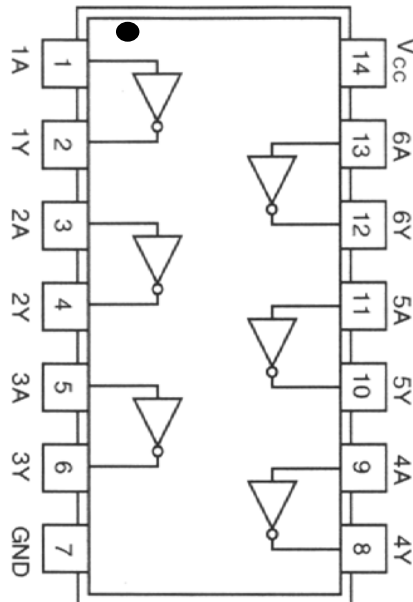
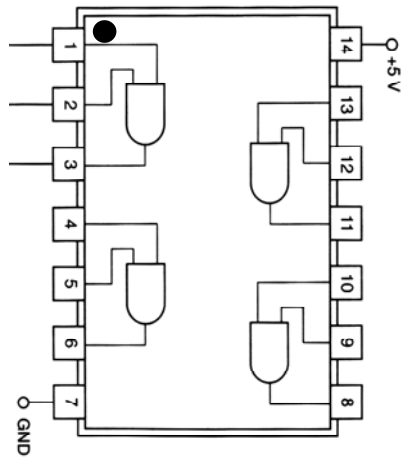
.....
.....
.....
.....

3. Να συμπληρώσετε τον Πίνακα Αληθείας του κυκλώματος:

Είσοδοι			Έξοδος
A	B	C	Y
0	0	0	1

Προπαρασκευή:

4. Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις του κυκλώματος στο πιο κάτω σκαρίφημα:



5. Να συνδεσμολογήσετε στην Πειραματική Κατασκευή το κύκλωμα που έχετε σχεδιάσει .

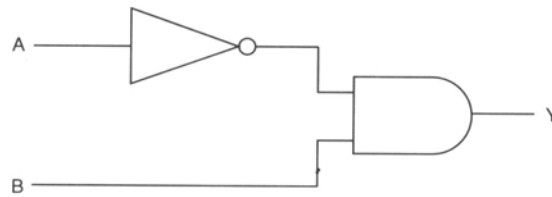
Με τους λογικούς διακόπτες να δώσετε στις εισόδους όλους τους δυνατούς συνδυασμούς και να συμπληρώσετε τον Πίνακα Αλήθειας, επιβεβαιώνοντας την λογική συνάρτηση που έχει δοθεί, συγκρίνοντας τα αποτελέσματα σας με τον πίνακα του βήματος 3 πιο πάνω.

Είσοδοι			Έξοδος
A	B	C	Y
0	0	0	

Αξιολόγηση

Να χρησιμοποιήσετε το λογισμικό προσομοίωσης Electronics Workbench 5 για να συνδεσμολογήσετε το κύκλωμα της άσκησης και να επιβεβαιώσετε τον Πίνακα Αληθείας του συνδυαστικού λογικού κυκλώματος.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3β – ΑΠΛΑ ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ - ΠΥΛΗ EXOR



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να συνδεσμολογεί και να επαληθεύει τη λειτουργία της πύλης EXOR με απλό συνδυαστικό λογικό κύκλωμα χρησιμοποιώντας πύλες της λογικής σειράς TTL

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7408 - 4 Πύλες AND των δύο εισόδων**
- Ολοκληρωμένο κύκλωμα **IC 7432 - 4 πύλες OR των δύο εισόδων**
- Ολοκληρωμένο κύκλωμα **IC 7404 - 6 πύλες NOT**

ΔΙΑΔΙΚΑΣΙΑ:

1. Να σχεδιάσετε το λογικό σύμβολο της πύλης EXOR, να δώσετε τη λογική συνάρτηση της πύλης, να περιγράψετε με τα δικά σας λόγια τη λειτουργία της πύλης και να συμπληρώσετε τον Πίνακα Αληθείας.

- **Λογικό Σύμβολο**

- **Λογική Συνάρτηση**

Y =

Να περιγράψετε τη λειτουργία της πύλης EXOR με τα δικά σας λόγια:

.....

.....

.....

- **Πίνακας Αληθείας**

Είσοδοι		Έξοδος
A	B	Y
0	0	

2. Από τον Πίνακα Αληθείας να δώσετε τη λογική συνάρτηση της πύλης EXOR χρησιμοποιώντας πύλες AND, OR και NOT.

Y =

3. Να επιλέξετε και να αναγνωρίσετε τα ολοκληρωμένα κυκλώματα που θα χρησιμοποιήσετε για να υλοποιήσετε τη λογική συνάρτηση στην Πειραματική Κατασκευή.

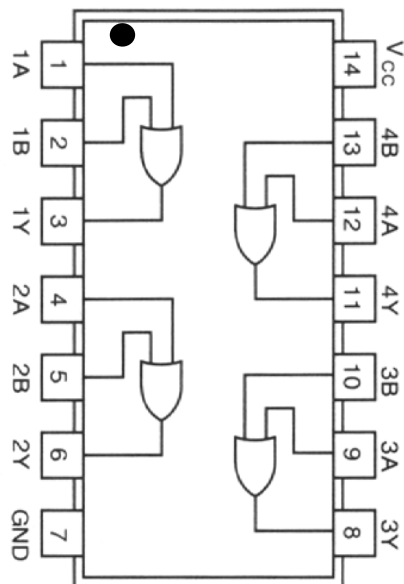
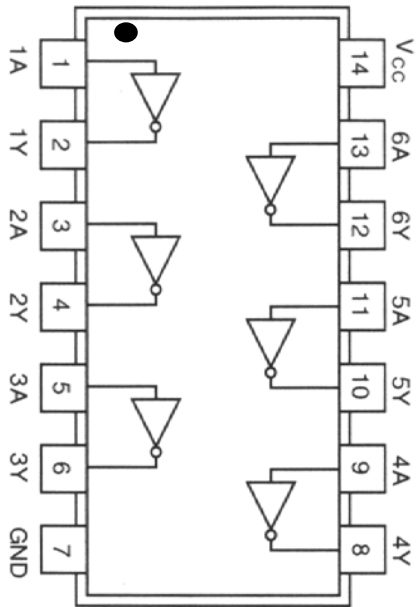
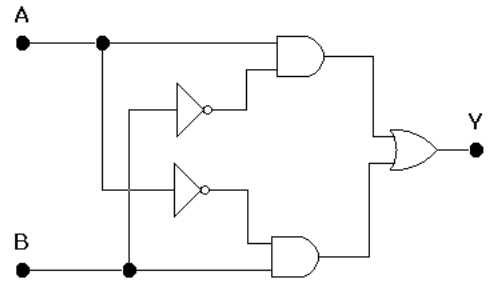
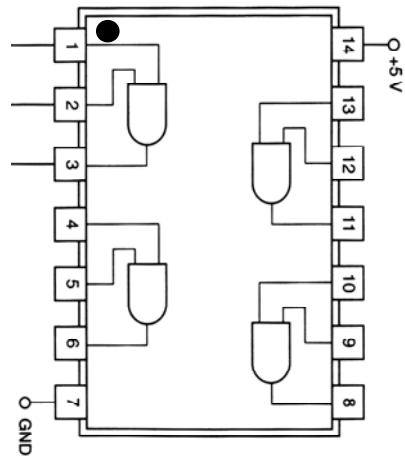
Ολοκληρωμένα Κυκλώματα

.....

4. Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα με πύλες που υλοποιεί την πύλη EXOR.

Προπαρασκευή:

5. Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις του κυκλώματος στο πιο κάτω σκαρίφημα:



6. Να συνδεσμολογήσετε στην Πειραματική Κατασκευή το κύκλωμα που έχετε σχεδιάσει .

Με τους λογικούς διακόπτες να δώσετε στις εισόδους όλους τους δυνατούς συνδυασμούς και να συμπληρώσετε τον πιο κάτω πίνακα, επιβεβαιώνοντας έτσι τη λειτουργία της πύλης EXOR.

Είσοδοι		Έξοδος
A	B	Y

Αξιολόγηση

Να χρησιμοποιήσετε το λογισμικό προσομοίωσης Electronics Workbench 5 για να συνδεσμολογήσετε το κύκλωμα της άσκησης και να επιβεβαιώσετε τον Πίνακα Αληθείας του συνδυαστικού λογικού κυκλώματος. Να γράψετε τα συμπεράσματά σας.

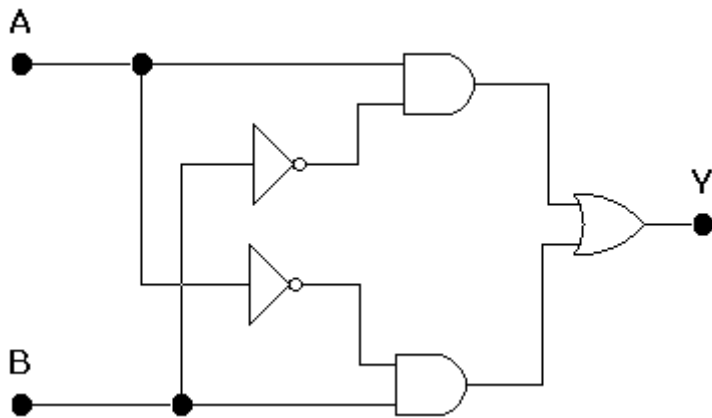
.....

.....

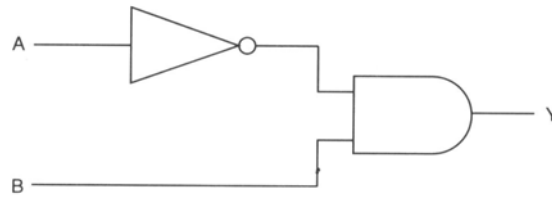
.....

.....

Σημειώσεις



ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 3γ – ΑΠΛΑ ΣΥΝΔΥΑΣΤΙΚΑ ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ - ΠΥΛΗ EXNOR



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να συνδεσμολογήει και να επαληθεύει τη λειτουργία της πύλης EXNOR με απλό συνδυαστικό λογικό κύκλωμα χρησιμοποιώντας πύλες της λογικής σειράς TTL

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7408 - 4 Πύλες AND των δύο εισόδων**
- Ολοκληρωμένο κύκλωμα **IC 7432 - 4 πύλες OR των δύο εισόδων**
- Ολοκληρωμένο κύκλωμα **IC 7404 - 6 πύλες NOT**

ΔΙΑΔΙΚΑΣΙΑ:

1. Να σχεδιάσετε το λογικό σύμβολο της πύλης EXNOR, να δώσετε τη λογική συνάρτηση της πύλης, να περιγράψετε με τα δικά σας λόγια τη λειτουργία της πύλης και να συμπληρώσετε τον Πίνακα Αληθείας.

- **Λογικό Σύμβολο**

- **Λογική Συνάρτηση**

Y =

Να περιγράψετε τη λειτουργία της πύλης EXNOR με τα δικά σας λόγια:

.....

.....

.....

- **Πίνακας Αληθείας**

Είσοδοι		Έξοδος
A	B	Y
0	0	

2. Από τον Πίνακα Αληθείας να δώσετε τη λογική συνάρτηση της πύλης EXNOR χρησιμοποιώντας πύλες AND, OR και NOT.

Y =

3. Να επιλέξετε και να αναγνωρίσετε τα ολοκληρωμένα κυκλώματα που θα χρησιμοποιήσετε για να υλοποιήσετε τη λογική συνάρτηση στην Πειραματική Κατασκευή.

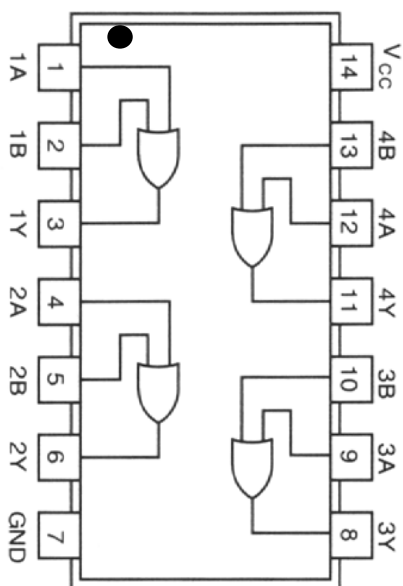
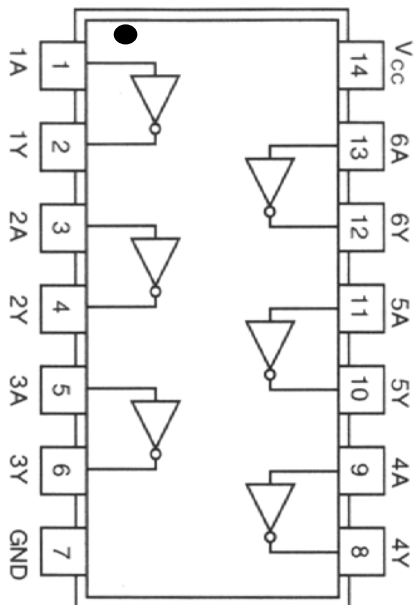
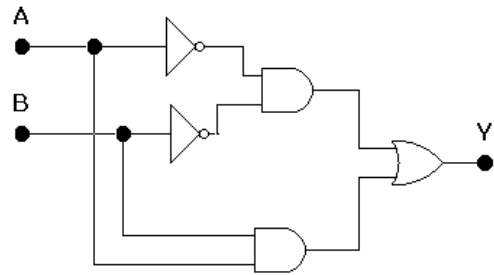
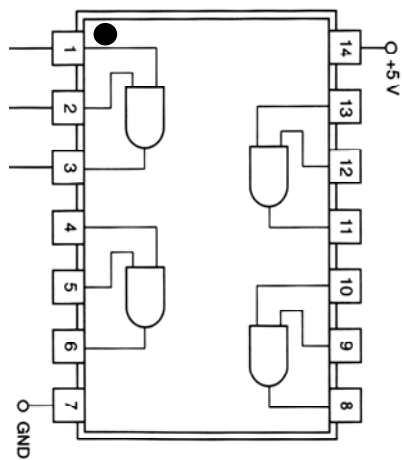
Ολοκληρωμένα Κυκλώματα

.....

4. Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα με πύλες που υλοποιεί την πύλη EXNOR.

Προπαρασκευή:

5. Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις του κυκλώματος στο πιο κάτω σκαρίφημα:



6. Να συνδεσμολογήσετε στην Πειραματική Κατασκευή το κύκλωμα που έχετε σχεδιάσει .

Με τους λογικούς διακόπτες να δώσετε στις εισόδους όλους τους δυνατούς συνδυασμούς και να συμπληρώσετε τον πιο κάτω πίνακα, επιβεβαιώνοντας έτσι τη λειτουργία της πύλης EXNOR.

Είσοδοι		Έξοδος
A	B	Y

Αξιολόγηση

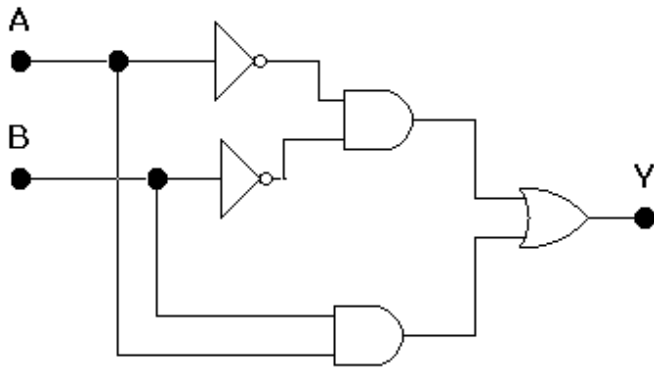
Να χρησιμοποιήσετε το λογισμικό προσομοίωσης Electronics Workbench 5 για να συνδεσμολογήσετε το κύκλωμα της άσκησης και να επιβεβαιώσετε τον Πίνακα Αληθείας του συνδυαστικού λογικού κυκλώματος. Να γράψετε τα συμπεράσματά σας.

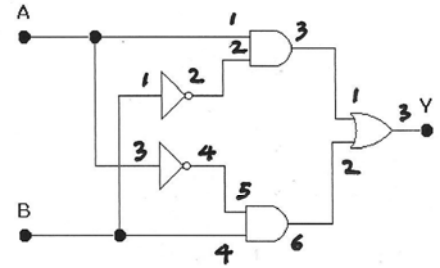
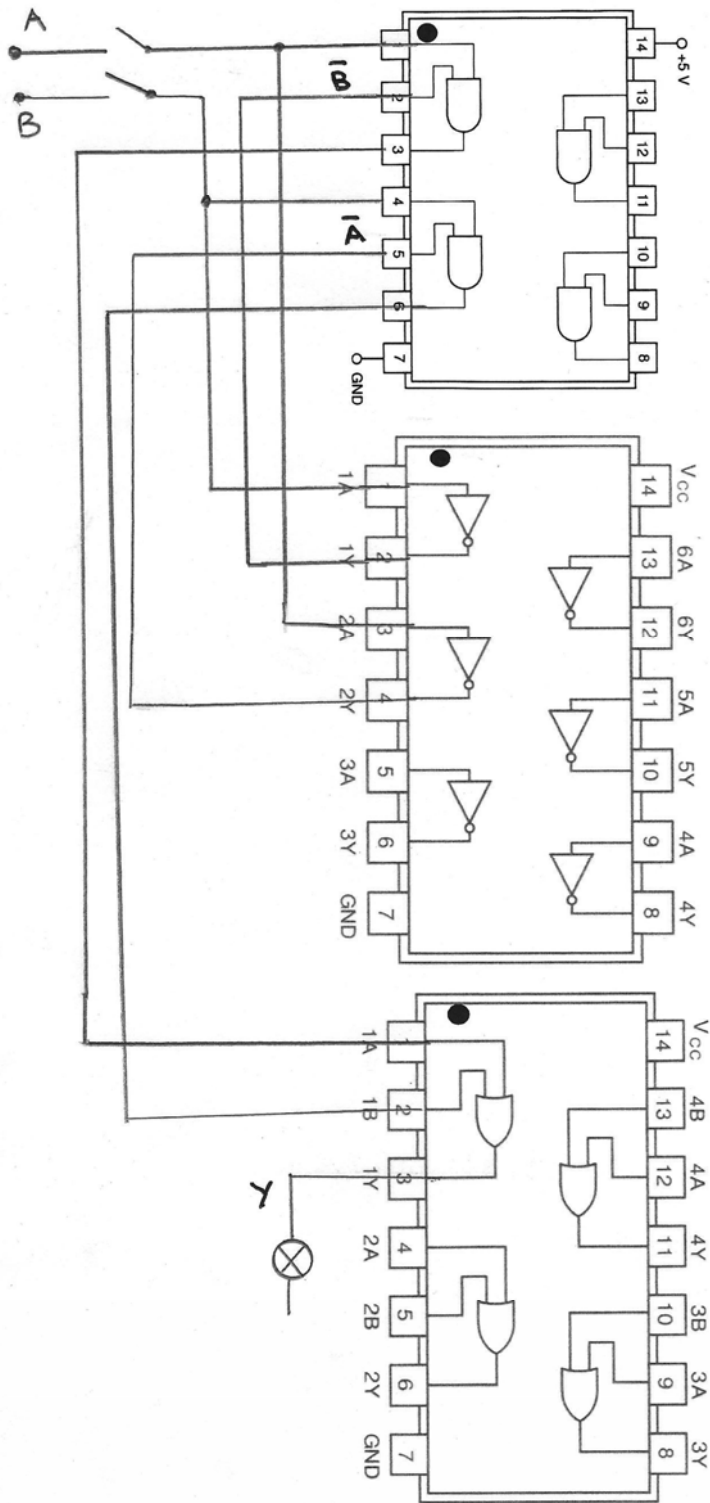
.....

.....

.....

.....

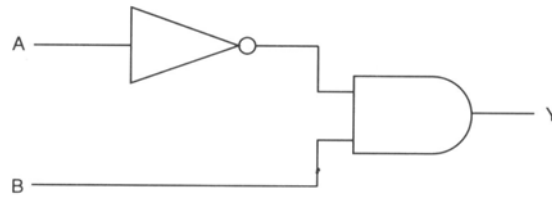
Σημειώσεις



Τεροφοδία

$Y \sim GND$
 $IA \sim +5V$

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4α – ΑΛΓΕΒΡΑ BOOLE ΚΑΙ ΘΕΩΡΗΜΑ DE MORGAN



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να επαληθεύει πρακτικά τα αξιώματα της άλγεβρας Boole και του Θεωρήματος De Morgan στην απλοποίηση συνδυαστικών λογικών κυκλωμάτων και συναρτήσεων.

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7400** (4 πύλες NAND των 2 εισόδων)

ΔΙΑΔΙΚΑΣΙΑ:

1. Να σχεδιάσετε το λογικό κύκλωμα της πιο κάτω λογικής συνάρτησης

$$Y = A \cdot B + \bar{C}$$

1. Να μετατρέψετε τη λογική συνάρτηση στην κανονική της μορφή.

Y =

2. Από την κανονική μορφή της λογικής συνάρτησης να συμπληρώσετε τον Πίνακα Αληθείας του κυκλώματος:

Είσοδοι			Έξοδος
A	B	C	Y
0	0	0	1

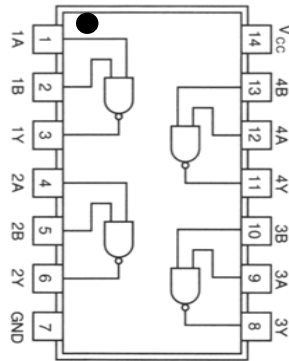
3. Εφαρμόζοντας τα αξιώματα της άλγεβρας Boole στη συνάρτηση (Διπλή Άρνηση) και ακολούθως το Θεώρημα De Morgan, να μετασχηματίσετε τον τύπο και να υλοποιήσετε την λογική συνάρτηση με δύο πύλες NAND των δύο εισόδων.

$$Y = \overline{\overline{A \cdot B} + C}$$

$$Y = \dots\dots\dots$$

4. Να σχεδιάσετε το αντίστοιχο λογικό διάγραμμα.

5. Να συνδεσμολογήσετε στην Πειραματική Κατασκευή το κύκλωμα που έχετε σχεδιάσει.



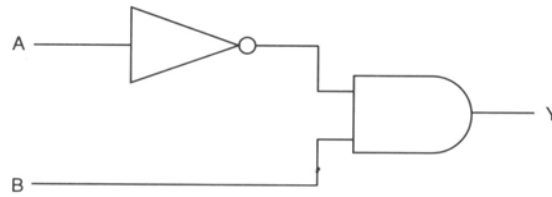
Με τους λογικούς διακόπτες να δώσετε στις εισόδους όλους τους δυνατούς συνδυασμούς και να συμπληρώσετε τον Πίνακα Αλήθειας επιβεβαιώνοντας την λογική συνάρτηση που έχετε υπολογίσει πιο πάνω.

Είσοδοι			Έξοδος
A	B	C	Y
0	0	0	

Αξιολόγηση

Να υλοποιήσετε την εργαστηριακή άσκηση χρησιμοποιώντας το λογισμικό προσομοίωσης Electronics Workbench 5 και να επιβεβαιώσετε τα αποτελέσματά σας.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4β–ΘΕΩΡΗΜΑΤΑ DE MORGAN



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να επαληθεύει πρακτικά τα Θεωρήματα De Morgan.

Υλικά:

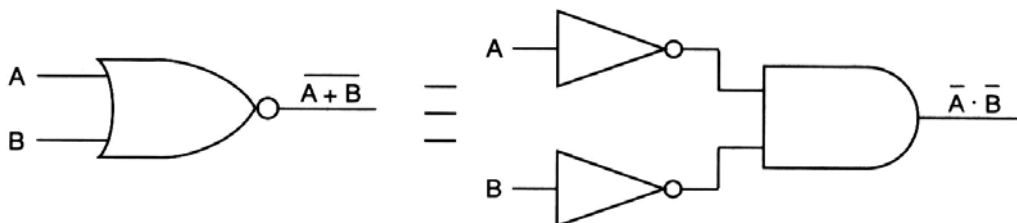
- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένο κύκλωμα **IC 7404** (6 πύλες NOT)
- Ολοκληρωμένο κύκλωμα **IC 7408** (4 πύλες AND των 2 εισόδων)
- Ολοκληρωμένο κύκλωμα **IC 7432** (4 πύλες OR των 2 εισόδων)
-

ΕΙΣΑΓΩΓΗ

Θεωρήματα De Morgan

ΘΕΩΡΗΜΑ 1

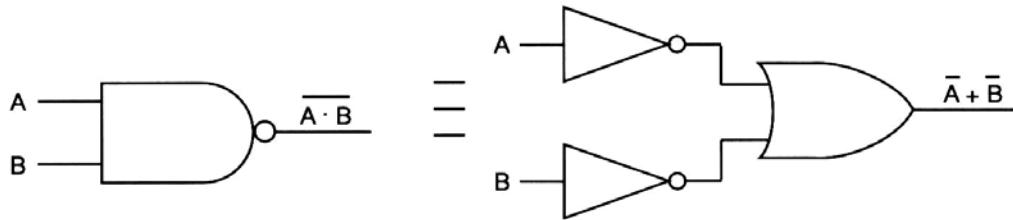
$$\overline{A + B} = \bar{A} \cdot \bar{B}$$



Μια πύλη NOR ισούται με μια πύλη AND που έχει τις εισόδους ανάστροφες

ΘΕΩΡΗΜΑ 2

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$



Μια πύλη NAND ισούται με μια πύλη OR που έχει τις εισόδους ανάστροφες

ΠΡΑΚΤΙΚΗ ΕΡΓΑΣΙΑ:

Να συμπληρώσετε τον Πίνακα Αληθείας της πύλης NOR και της πύλης NAND.

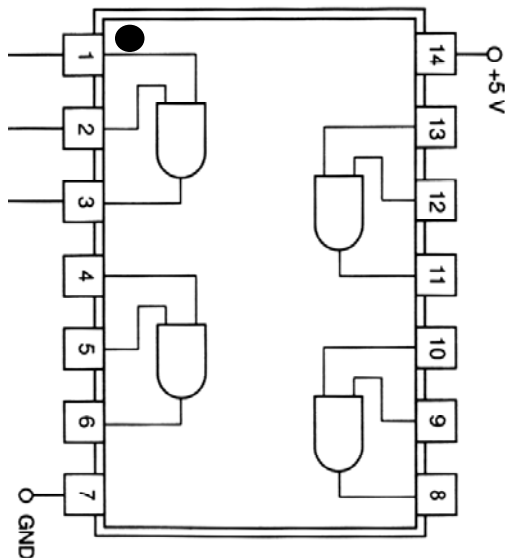
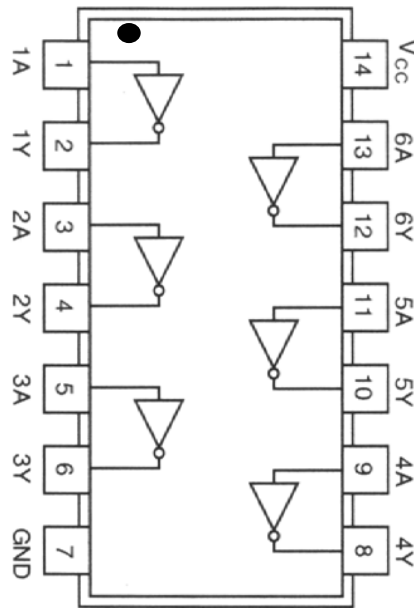
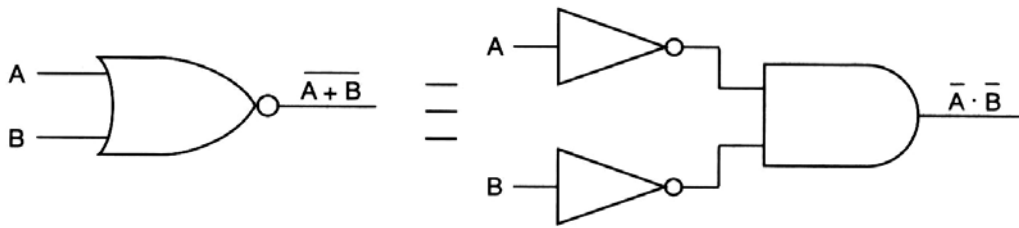
Πύλη NOR $Y = \overline{A + B}$

Είσοδοι		Έξοδος
A	B	Y
0	0	1

Πύλη NAND $Y = \overline{A \cdot B}$

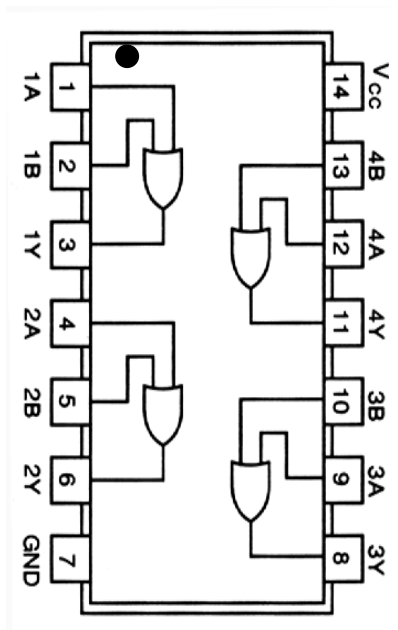
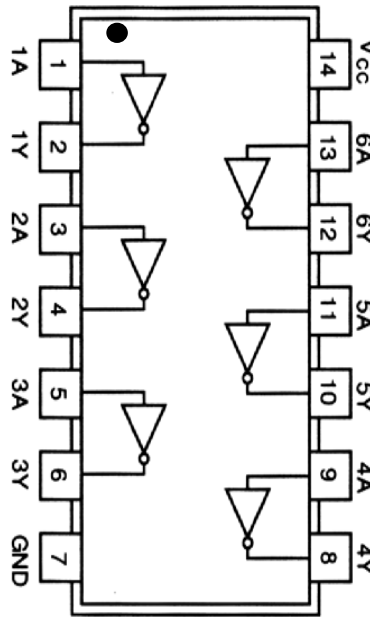
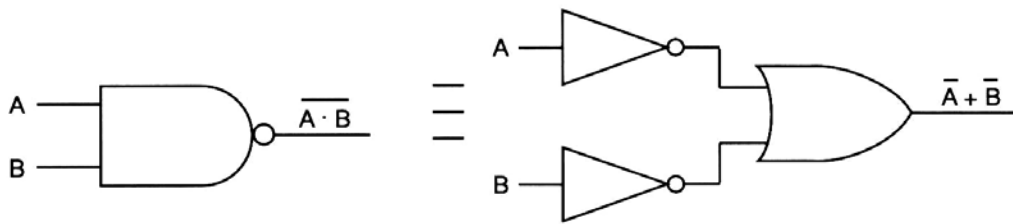
Είσοδοι		Έξοδος
A	B	Y
0	0	1

Πύλη NOR Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις της πύλης **NOR** στο πιο κάτω σκαρίφημα:



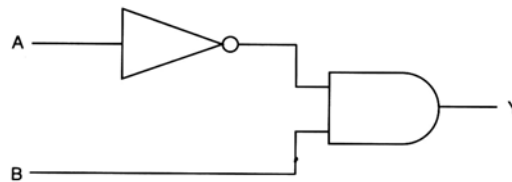
Να συνδεσμολογήσετε στην Πειραματική Κατασκευή το κύκλωμα που έχετε σχεδιάσει και να επιβεβαιώσετε ότι η λειτουργία του μετασχηματισμένου κυκλώματος αντιστοιχεί στον Πίνακα Αληθείας της πύλης NOR.

Πύλη NAND Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις της πύλης **NAND** στο πιο κάτω σκαρίφημα:



Να συνδεσμολογήσετε στην Πειραματική Κατασκευή το κύκλωμα που έχετε σχεδιάσει και να επιβεβαιώσετε ότι η λειτουργία του μετασχηματισμένου κυκλώματος αντιστοιχεί στον Πίνακα Αληθείας της πύλης NAND.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 5 – ΑΠΛΟΠΟΙΗΣΗ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ ΜΕ ΤΗ ΧΡΗΣΗ ΧΑΡΤΗ KARNAUGH



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να επιβεβαιώνει εργαστηριακά τα αποτελέσματα απλοποίησης μιας λογικής συνάρτησης με τη χρήση χάρτη Karnaugh.

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Τα ολοκληρωμένα κυκλώματα :

IC 7404 (Έχει 6 πύλες **NOT**)

IC 7408 (Έχει 4 πύλες **AND** των δύο εισόδων)

IC 7432 (Έχει 4 πύλες **OR** των δύο εισόδων)

Διαδικασία:

1. Δίνεται η πιο κάτω λογική συνάρτηση τριών μεταβλητών στην κανονική της μορφή.

$$Y = A \cdot B \cdot \bar{C} + A \cdot B \cdot C + \bar{A} \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot C$$

Να **συμπληρώσετε τον Πίνακα Αληθείας** της λογικής συνάρτησης.

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ			
ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	

2. **Να απλοποιήσετε** την πιο κάτω λογική συνάρτηση, ώστε να επιτευχθεί μέγιστη απλοποίηση με τη χρήση χάρτη Karnaugh.

C AB	0	1
00		
01		
11		
10		

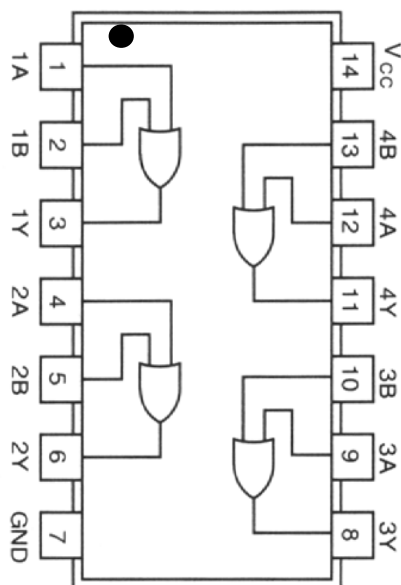
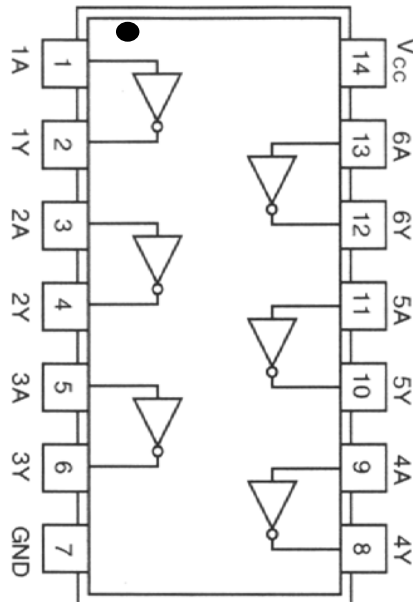
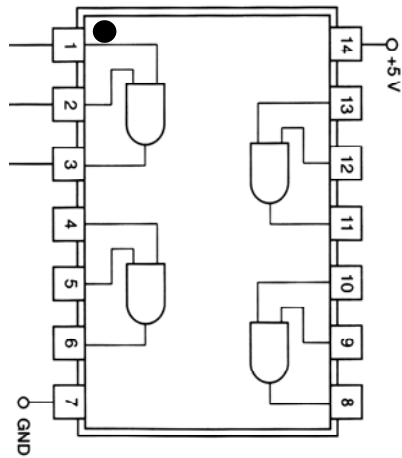
Απλοποιημένη λογική συνάρτηση

Y =

3. Να **σχεδιάσετε το λογικό κύκλωμα** της απλοποιημένης λογικής συνάρτησης και να αναγνωρίσετε τα ολοκληρωμένα κυκλώματα που θα χρησιμοποιηθούν για την υλοποίηση του λογικού κυκλώματος.

Προπαρασκευή:

4. Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης **να σχεδιάσετε** τις συνδέσεις του κυκλώματος στο πιο κάτω σκαρίφημα:



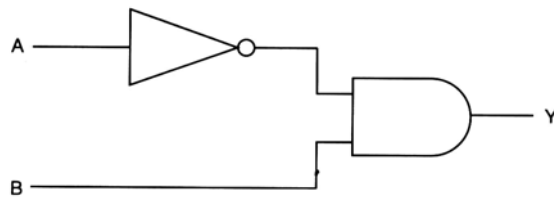
5. **Να συνδεσμολογήσετε** το κύκλωμα της απλοποιημένης λογικής συνάρτησης στον Πειραματική κατασκευή χρησιμοποιώντας τα ολοκληρωμένα κυκλώματα **7404** , **7408** και **7432** .

Με τους λογικούς διακόπτες δώστε στις εισόδους όλους τους δυνατούς συνδυασμούς και συμπληρώστε τον Πίνακα αλήθειας επιβεβαιώνοντας ότι η απλοποιημένη λογική συνάρτηση συμφωνεί με το Χάρτη Καρνό.

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ			
ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	

6. Να χρησιμοποιήσετε το λογισμικό προσομοίωσης Electronics Workbench για να επιβεβαιώσετε τις απαντήσεις σας στην εργαστηριακή άσκηση.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 6 - ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΩΝ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΠΥΛΕΣ NAND ΚΑΙ NOR



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να σχεδιάζει, να συνδεσμολογεί και να ελέγχει συνδυαστικά λογικά κυκλώματα με την αποκλειστική χρήση μόνο πυλών NAND ή NOR.

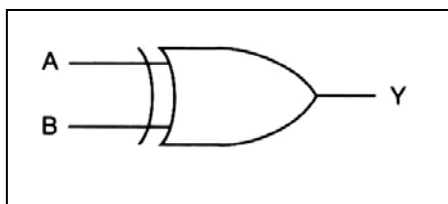
Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Τα ολοκληρωμένα κυκλώματα:
IC 7400 (Έχει 4 πύλες **NAND** των δύο εισόδων)
IC 7402 (Έχει 4 πύλες **NOR** των δύο εισόδων)

ΑΣΚΗΣΗ 1 – ΠΥΛΕΣ NAND

- **ΥΛΟΠΟΙΗΣΗ ΤΟΥ ΛΟΓΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ ΤΗΣ ΠΥΛΗΣ EXOR ΜΕ ΠΥΛΕΣ NAND ΜΟΝΟ**

Δίνεται ο Πίνακας Αληθείας της πύλης EXOR.



ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ		
ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

1. Από τον Πίνακα Αληθείας να γράψετε τη λογική συνάρτηση της πύλης.

Y =

-
2. Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα της πύλης.
3. Χρησιμοποιώντας τον κανόνα της διπλής αναστροφής και τα Θεωρήματα De Morgan, να μετασχηματίσετε τη λογική συνάρτηση έτσι ώστε να υλοποιηθεί αποκλειστικά μόνο με τη χρήση πυλών **NAND**.

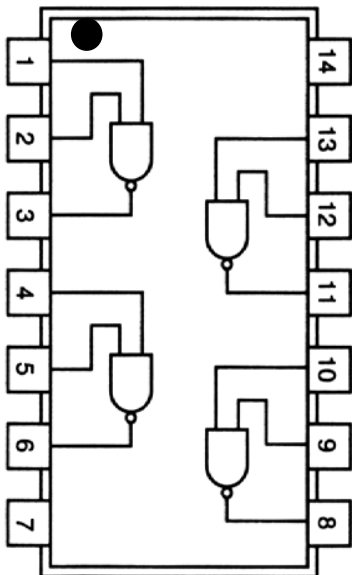
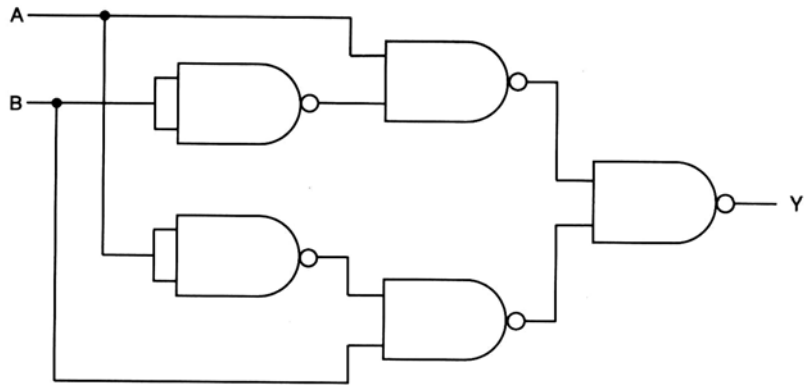
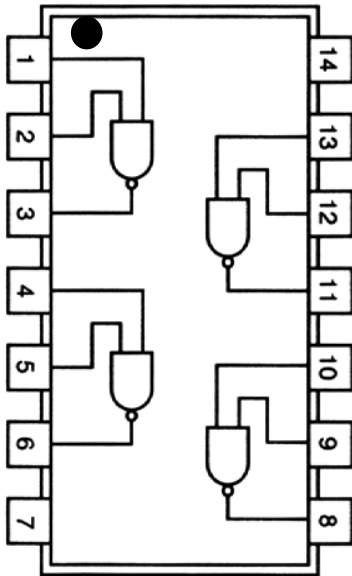
Y =

4. Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα της πύλης EXOR με πύλες NAND.

5. Να αναγνωρίσετε πόσες πύλες NAND θα χρειαστούν για να υλοποιηθεί το λογικό κύκλωμα και να σχεδιάσετε τη συνδεσμολογία στο πιο κάτω σκαρίφημα.

ΣΥΝΔΕΣΕΙΣ:

Τροφοδοσία	V_{cc}	+ 5 V	Pin 14
Γείωση	Gnd	0 V	Pin 7

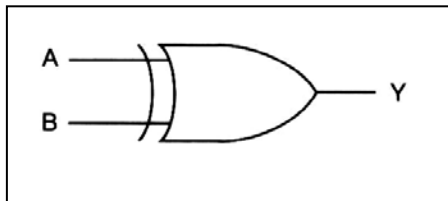


6. Να συνδεσμολογήσετε το κύκλωμα της πύλης EXOR στην Πειραματική Κατασκευή χρησιμοποιώντας τα ολοκληρωμένο κύκλωμα 7400 (4 πύλες **NAND** των δύο εισόδων) και να επιβεβαιώσετε εργαστηριακά τον Πίνακα Αληθείας.

ΑΣΚΗΣΗ 2 – ΠΥΛΕΣ NOR

- **ΥΛΟΠΟΙΗΣΗ ΤΟΥ ΛΟΓΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ ΤΗΣ ΠΥΛΗΣ EXOR ΜΕ ΠΥΛΕΣ NOR ΜΟΝΟ**

Δίνεται ο Πίνακας Αληθείας της πύλης EXOR.



ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ		
ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Y =

1. Χρησιμοποιώντας τον κανόνα της διπλής αναστροφής και τα Θεωρήματα De Morgan, να μετασχηματίσετε τη λογική συνάρτηση της πύλης EXOR έτσι ώστε να υλοποιηθεί αποκλειστικά μόνο με τη χρήση πυλών **NOR**.

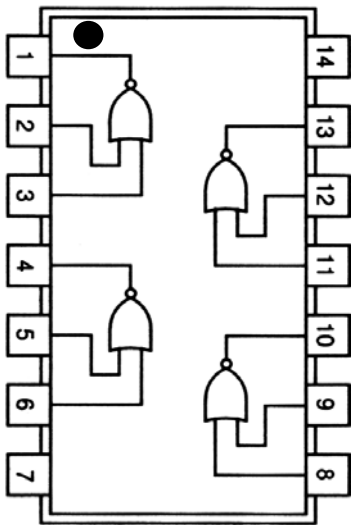
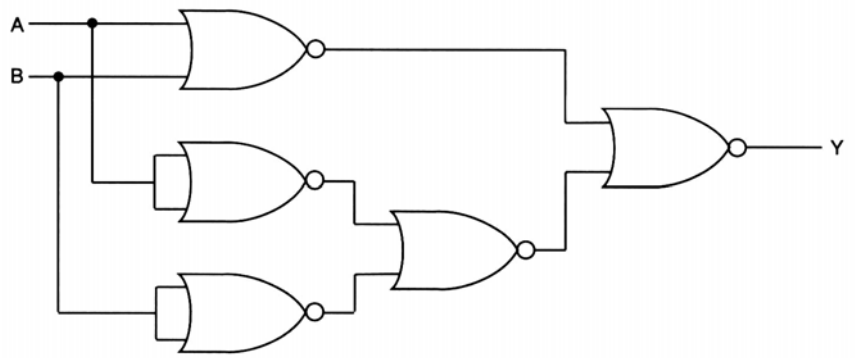
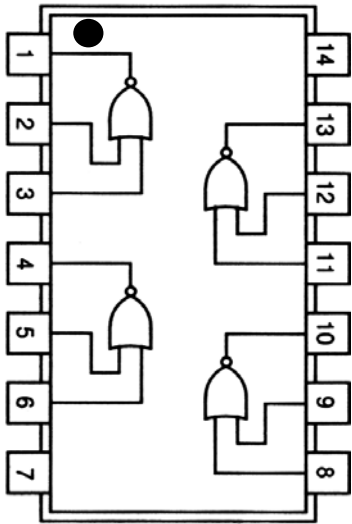
Y =

2. Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα της πύλης EXOR με πύλες NOR.

3. Να αναγνωρίσετε πόσες πύλες NOR θα χρειαστούν για να υλοποιηθεί το λογικό κύκλωμα και να σχεδιάσετε τη συνδεσμολογία στο πιο κάτω σκαρίφημα.

ΣΥΝΔΕΞΕΙΣ:

Τροφοδοσία	V_{cc}	+ 5 V	Pin 14
Γείωση	Gnd	0 V	Pin 7



4. Να συνδεσμολογήσετε το κύκλωμα της πύλης EXOR στην Πειραματική Κατασκευή χρησιμοποιώντας τα ολοκληρωμένο κύκλωμα 7402 (4 πύλες **NOR** των δύο εισόδων) και να επιβεβαιώσετε εργαστηριακά τον Πίνακα Αληθείας.

Αξιολόγηση

- (i) Δίνεται η λογική συνάρτηση της πύλης EXNOR.

$$Y = \bar{A} \cdot \bar{B} + A \cdot B$$

- (ii) Χρησιμοποιώντας τον κανόνα της διπλής αναστροφής και τα Θεωρήματα De Morgan να μετασχηματίσετε τη λογική συνάρτηση, έτσι ώστε να υλοποιηθεί με την αποκλειστική χρήση:

(α) Πυλών NAND

(β) Πυλών NOR

Πύλες NOR

Πύλες NAND

Y =

Y =

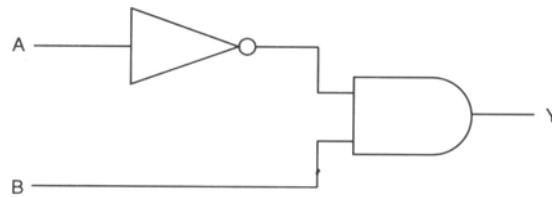
Να σχεδιάσετε τα αντίστοιχα λογικά κυκλώματα της πύλης.

Πύλες NOR

Πύλες NAND

-
- (iii) Χρησιμοποιώντας το λογισμικό Workbench και το όργανο Logic Converter (Λογικό Μετατροπέα) να μετατρέψετε τη λογική συνάρτηση της πύλης EXNOR ώστε να υλοποιηθεί μόνο με πύλες NAND και να επιβεβαιώσετε την πιο πάνω απάντησή σας.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 7 - ΣΥΝΘΕΣΗ ΣΥΝΔΥΑΣΤΙΚΟΥ ΛΟΓΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να σχεδιάζει συνδυαστικά λογικά κυκλώματα από τη διατύπωση του προβλήματος, να τα συνδεσμολογεί στην Πειραματική Κατασκευή για να ελέγχει τη σωστή λειτουργία τους

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Τα ολοκληρωμένα κυκλώματα:
 - IC 7408** (Έχει 4 πύλες AND των δύο εισόδων)
 - IC 7432** (Έχει 4 πύλες OR των δύο εισόδων)

Διαδικασία:

ΠΡΟΒΛΗΜΑ:

Ένα εργοστάσιο έχει τρεις κινητήρες από τους οποίους μόνο ένας μπορεί να εργάζεται ανά πάσα στιγμή ώστε το ηλεκτρικό δίκτυο του εργοστάσιου να μην υπερφορτώνεται. Σε περίπτωση λειτουργίας δυο ή τριών ταυτόχρονα τότε ένα κύκλωμα έλεγχου δίδει **σήμα κινδύνου**.

Να σχεδιάσετε και να υλοποιήσετε με λογικές πύλες της σειράς TTL το απαιτούμενο συνδυαστικό λογικό κύκλωμα ελέγχου.

1. Συμπληρώστε τον Πίνακα Αληθείας έτσι ώστε να εκπληρώνονται οι όροι του προβλήματος.

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ			
ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

2. Από το Πίνακα Αληθείας να δώσετε τη λογική συνάρτηση του κυκλώματος στη κανονική της μορφή και να συμπληρώσετε το Χάρτη Karnaugh.

Λογική συνάρτηση : $Y = \dots\dots\dots$

C	0	1
AB		
00		
01		
11		
10		

3. Να απλοποιήσετε την λογική συνάρτηση με τη βοήθεια του Χάρτη Karnaugh και να σχεδιάσετε το αντίστοιχο απλοποιημένο λογικό κύκλωμα.

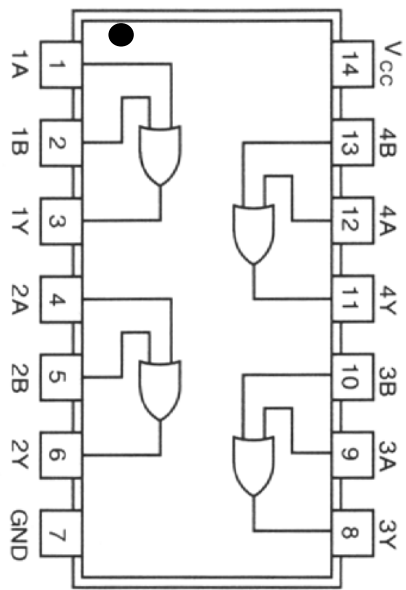
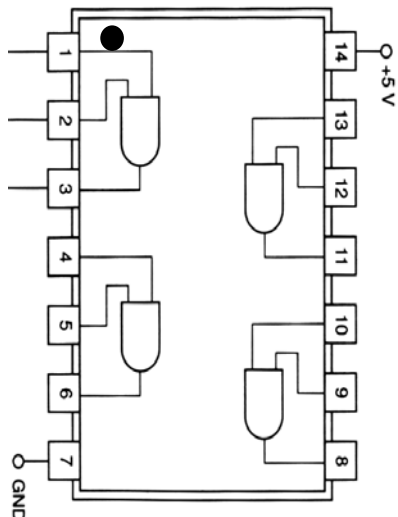
Λογική συνάρτηση : $\dots\dots\dots$

Σημείωση: Το λογικό κύκλωμα να υλοποιηθεί με πύλες AND και OR των δύο εισόδων.

ΛΟΓΙΚΟ ΚΥΚΛΩΜΑ

4. **Συνδεσμολογήστε** το κύκλωμα της απλοποιημένης λογικής συνάρτησης στον Πειραματική Κατασκευή χρησιμοποιώντας τα ολοκληρωμένα κυκλώματα **7408** και **7432**.

ΠΡΑΚΤΙΚΗ ΣΥΝΔΕΣΜΟΛΟΓΙΑ



5. Με τους λογικούς διακόπτες δώστε στις εισόδους όλους τους δυνατούς συνδυασμούς και συμπληρώστε τον Πίνακα αλήθειας επιβεβαιώνοντας ότι η απλοποιημένη λογική συνάρτηση συμφωνεί με τη διατύπωση του προβλήματος.

ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ			
ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Συμπεράσματα:

.....

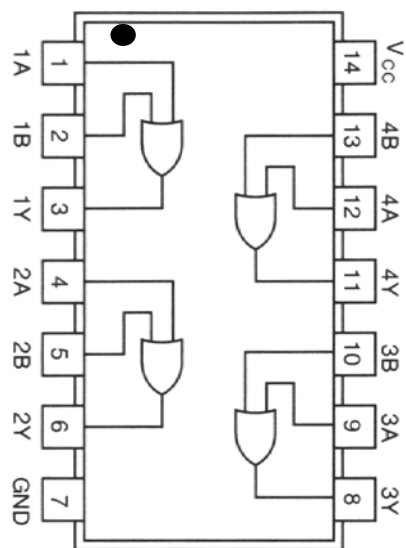
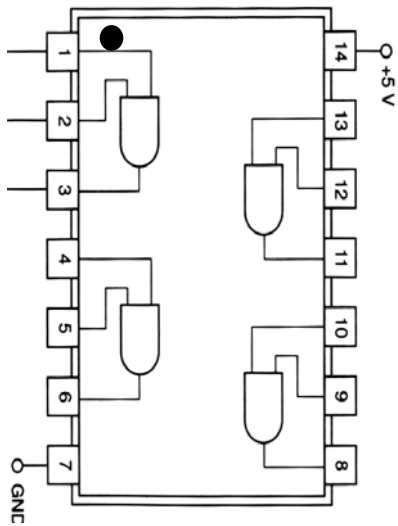
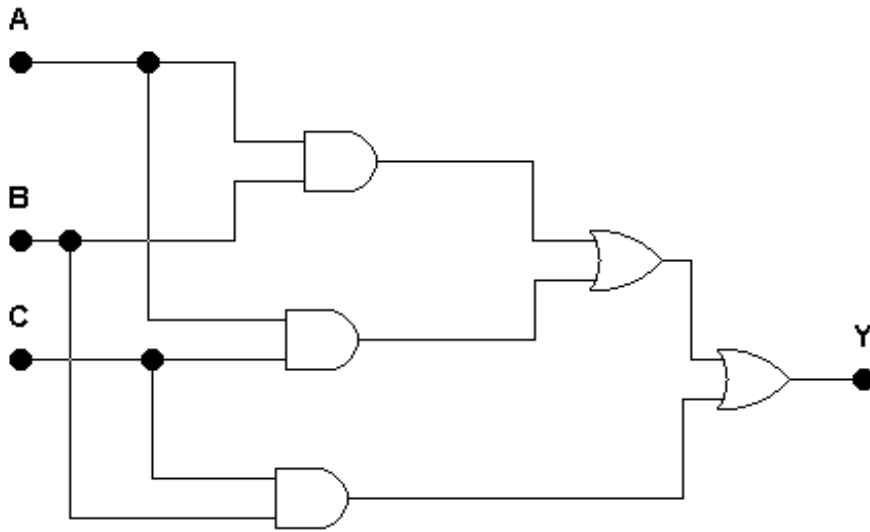
.....

.....

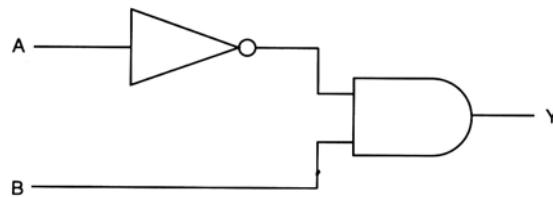
.....

.....

$$Y = (AB + AC) + BC$$



ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 8 – ΠΛΗΡΗΣ ΑΘΡΟΙΣΤΗΣ



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να συνδεσμολογήει κύκλωμα πλήρους αθροιστή με τη χρήση λογικών πυλών και να ελέγχει τη λειτουργία του

Υλικά:

- Ψηφιακή πειραματική κατασκευή
- Τα ολοκληρωμένα κυκλώματα:
 IC **7432** (Έχει 4 πύλες OR των δύο εισόδων)
 IC **7408** (Έχει 4 πύλες AND των δύο εισόδων)
 IC **7486** (Έχει 4 πύλες EXOR)

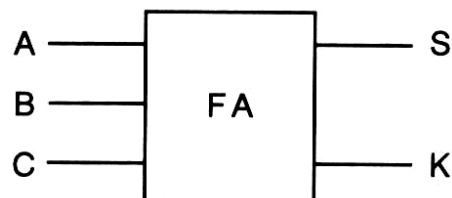
- Εισαγωγή

Οι αθροιστές είναι βασικά κυκλώματα των ψηφιακών ηλεκτρονικών συστημάτων τα οποία εκτελούν τη μαθηματική πράξη της πρόσθεσης.

- ΔΙΑΔΙΚΑΣΙΑ:

1. Δίνονται οι λογικές συναρτήσεις και το λογικό σύμβολο κυκλώματος Πλήρους Αθροιστή.

$$S = (A \oplus B) \oplus C \qquad K = AB + (A \oplus B)C$$



2. Να σχεδιάσετε τα λογικά διαγράμματα του Αθροιστή.

3. Να συμπληρώσετε τον Πίνακα Αληθείας του Αθροιστή.

Είσοδοι			Έξοδοι	
A	B	C	S	K
0	0	0	0	0
1	1	1		

4. Να συνδεσμολογήσετε το κύκλωμα στην Πειραματική Κατασκευή και με τους λογικούς διακόπτες να δώσετε στις εισόδους όλους τους δυνατούς συνδυασμούς και έτσι να επιβεβαιώσετε τη σωστή λειτουργία του αθροιστή, συγκρίνοντας τα αποτελέσματα σας με τον Πίνακα Αληθείας:

Συμπεράσματα:

.....

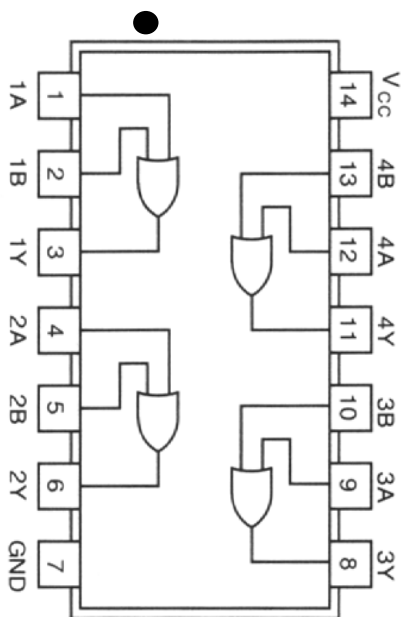
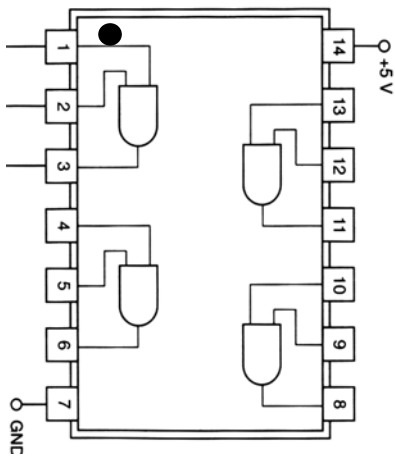
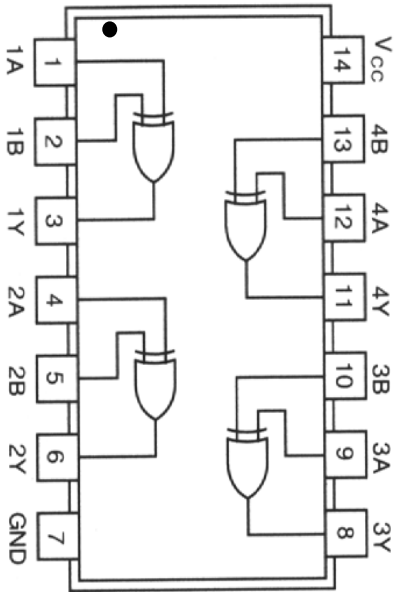
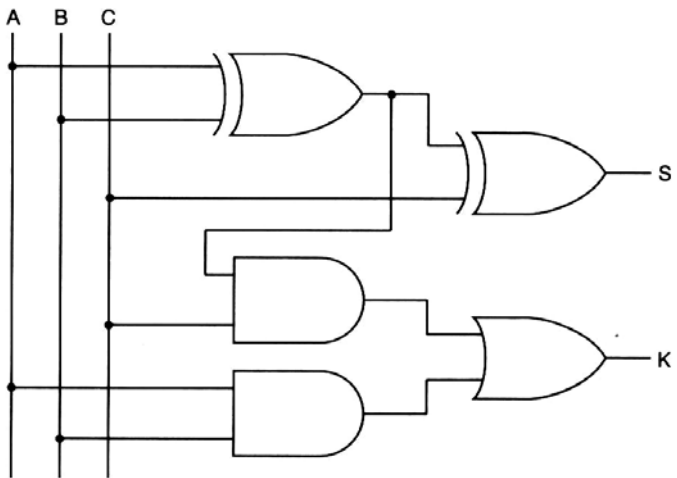
.....

.....

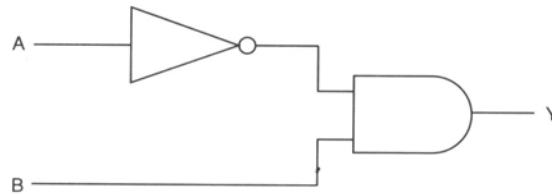
.....

.....

ΠΡΑΚΤΙΚΗ ΣΥΝΔΕΣΜΟΛΟΓΙΑ



ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 9 - ΠΟΛΥΠΛΕΚΤΗΣ ΔΥΟ ΓΡΑΜΜΩΝ ΣΕ ΜΙΑ ΕΞΟΔΟ



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Ο μαθητής να μπορεί να συνδεσμολογεί το λογικό κύκλωμα πολυπλέκτη 2Χ1 και να ελέγχει τη λειτουργία του

ΥΛΙΚΑ:

- ♦ Ψηφιακή πειραματική κατασκευή
- ♦ Ολοκληρωμένα κυκλώματα

IC 7404 - 6 πύλες NOT

IC 7408 - 4 πύλες AND

IC 7432 - 6 πύλες OR

* ΕΙΣΑΓΩΓΗ

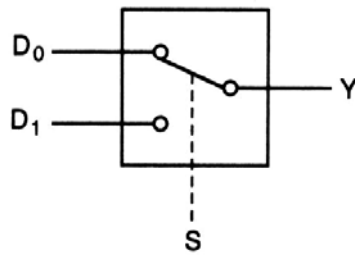
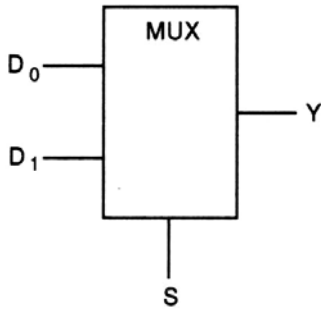
Ο **ΠΟΛΥΠΛΕΚΤΗΣ** ΕΙΝΑΙ ΕΝΑ ΣΥΝΔΥΑΣΤΙΚΟ ΛΟΓΙΚΟ ΚΥΚΛΩΜΑ ΠΟΥ ΕΧΕΙ ΠΟΛΛΕΣ ΠΗΓΕΣ ΕΙΣΟΔΟΥ ΔΕΔΟΜΕΝΩΝ ΚΑΙ ΜΙΑ ΜΟΝΟ ΕΞΟΔΟ. Η ΕΠΙΛΟΓΗ ΤΗΣ ΓΡΑΜΜΗΣ ΕΙΣΟΔΟΥ ΠΟΥ ΘΑ ΜΕΤΑΦΕΡΘΕΙ ΣΤΗΝ ΕΞΟΔΟ ΕΞΑΡΤΑΤΑΙ ΑΠΟ ΤΟΝ ΣΥΝΔΥΑΣΜΟ ΤΟΥ ΚΩΔΙΚΑ ΤΩΝ ΓΡΑΜΜΩΝ ΕΠΙΛΟΓΗΣ ΕΙΣΟΔΟΥ.

Ο ΠΟΛΥΠΛΕΚΤΗΣ ΟΝΟΜΑΖΕΤΑΙ ΕΠΙΣΗΣ ΚΑΙ **ΕΠΙΛΟΓΕΑΣ ΔΕΔΟΜΕΝΩΝ (DATA SELECTOR)**, ΔΙΟΤΙ ΚΑΝΕΙ ΕΠΙΛΟΓΗ ΤΩΝ ΔΕΔΟΜΕΝΩΝ, ΠΟΥ ΒΡΙΣΚΟΝΤΑΙ ΣΤΗΝ ΕΙΣΟΔΟ ΤΟΥ ΚΑΙ ΤΑ ΟΔΗΓΕΙ ΣΤΗΝ ΕΞΟΔΟ ΤΟΥ.

Ο ΠΟΛΥΠΛΕΚΤΗΣ ΣΥΓΚΡΙΝΕΤΑΙ ΜΕ ΤΟ ΜΗΧΑΝΙΚΟ ΠΕΡΙΣΤΡΟΦΙΚΟ ΔΙΑΚΟΠΤΗ Ο ΟΠΟΙΟΣ ΑΝΑΛΟΓΑ ΜΕ ΤΗ ΘΕΣΗ ΤΟΥ ΕΠΙΛΕΓΕΙ ΜΙΑ ΑΠΟ ΤΙΣ ΠΟΛΛΕΣ ΕΙΣΟΔΟΥΣ ΤΟΥ.

• **ΠΟΛΥΠΛΕΚΤΗΣ ΔΥΟ ΓΡΑΜΜΩΝ ΣΕ ΜΙΑ (2Χ1)**

- √ Ο πολυπλέκτης 2Χ1 έχει δύο εισόδους δεδομένων, μια είσοδο επιλογής εισόδου δεδομένων και μια έξοδο.
- √ Σας δίνεται το λογικό σύμβολο και ο Πίνακας λειτουργίας του πολυπλέκτη 2Χ1. Να συμπληρώσετε τη λογική συνάρτηση του κυκλώματος και να σχεδιάσετε το λογικό κύκλωμα του.



S	Y
0	D ₀
1	D ₁

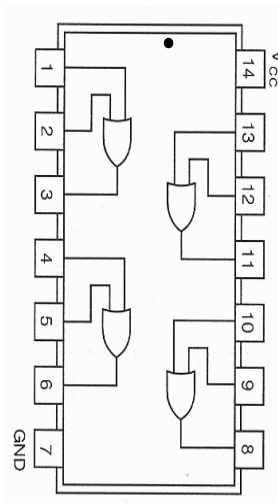
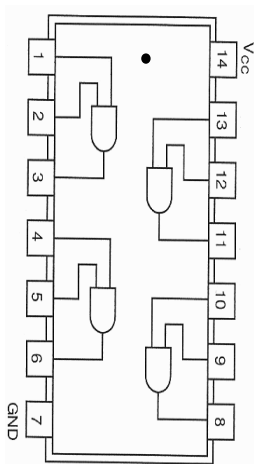
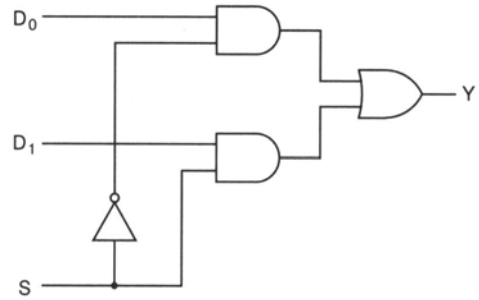
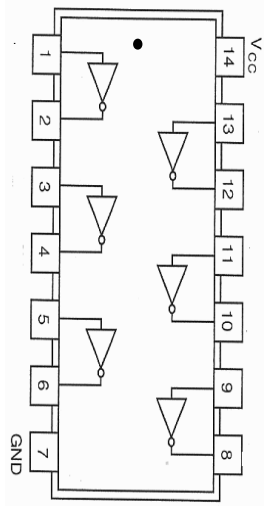
Y =

Λογικό Κύκλωμα

- √ Να αναφέρετε τις πύλες που απαιτούνται για την υλοποίηση του πολυπλέκτη:

- √ Να υλοποιήσετε το πρακτικό κύκλωμα του πολυπλέκτη με τα πιο κάτω ολοκληρωμένα κυκλώματα και να επιβεβαιώσετε τη σωστή λειτουργία του.

Σημείωση: Οι δύο εισοδοι δεδομένων και η είσοδος επιλογής δεδομένων ενώνονται στους λογικούς διακόπτες και η έξοδος στην ενδεικτική λυχνία LED.

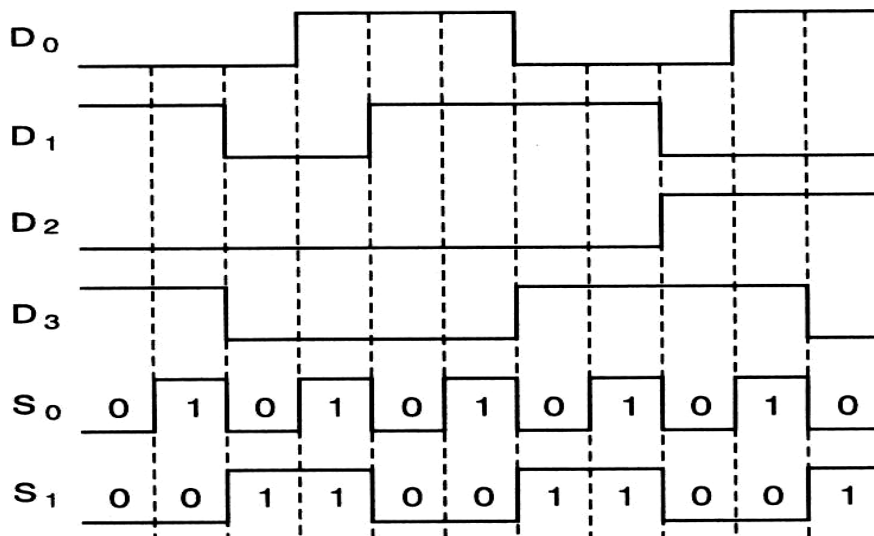
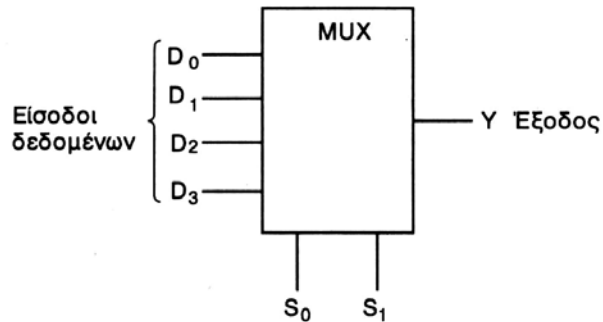


ΑΞΙΟΛΟΓΗΣΗ

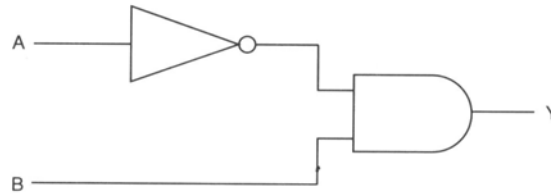
1. Να αναφέρετε πόσες γραμμές επιλογής εισόδου χρειάζονται για ένα πολυπλέκτη με 8 γραμμές εισόδου δεδομένων.

.....

2. Σας δίνεται το λογικό σύμβολο του πολυπλέκτη 4X1. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y του πολυπλέκτη για τις πιο κάτω εισόδους:



ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 10 - ΥΛΟΠΟΙΗΣΗ ΛΟΓΙΚΩΝ ΣΥΝΑΡΤΗΣΕΩΝ ΜΕ ΤΗ ΧΡΗΣΗ ΠΟΛΥΠΛΕΚΤΩΝ



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Ο μαθητής να μπορεί να υλοποιεί λογικές συναρτήσεις με τρεις μεταβλητές εισόδου με τη χρήση πολυπλέκτη 8X1.

ΥΛΙΚΑ:

- ♦ Ψηφιακή πειραματική κατασκευή
- ♦ Ολοκληρωμένο κύκλωμα

IC 74151 Πολυπλέκτης 8X1

* ΕΙΣΑΓΩΓΗ

Οι πολυπλέκτες μπορούν να χρησιμοποιηθούν για την υλοποίηση λογικών συναρτήσεων αντί λογικών πυλών με τα πιο κάτω πλεονεκτήματα:

- ✓ Ένας μόνο πολυπλέκτης μπορεί να χρησιμοποιηθεί για την πραγματοποίηση πολλών διαφορετικών λογικών συναρτήσεων.
- ✓ Η υλοποίηση μιας λογικής συνάρτησης γίνεται με απλό και εύκολο τρόπο.
- ✓ Με τη χρήση πολυπλεκτων επιτυγχάνεται εξοικονόμηση αριθμού ολοκληρωμένων κυκλωμάτων (ICs).

• Λογικές Συναρτήσεις με τη χρήση λογικών πυλών

Δίνεται η λογική συνάρτηση με τρεις μεταβλητές εισόδου A, B και C:

$$Y = \bar{A} \cdot B + A \cdot \bar{B} \cdot \bar{C} + A \cdot C$$

Να αναφέρετε τα πύλες και τα ολοκληρωμένα κυκλώματα που απαιτούνται για τη υλοποίηση της λογικής συνάρτησης.

.....

.....

.....

Να σχεδιάσετε το λογικό κύκλωμα της λογικής συνάρτησης:

$$Y = \bar{A} \cdot B + A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot C$$

• **Υλοποίηση της λογικής συνάρτησης με πολυπλέκτη 8X1**

Να αναπτύξετε τη λογική συνάρτηση στην κανονική της μορφή:

Y =

Από τη πιο πάνω κανονική μορφή της λογικής συνάρτησης να συμπληρώσετε τον Πίνακα Αληθείας του κυκλώματος:

Είσοδος Δεδομένων	Είσοδοι Επιλογής			Έξοδος
	C	B	A	Y
D ₀	0	0	0	0
D ₁	0	0	1	
D ₂				
D ₃				
D ₄				
D ₅				
D ₆				
D ₇	1	1	1	

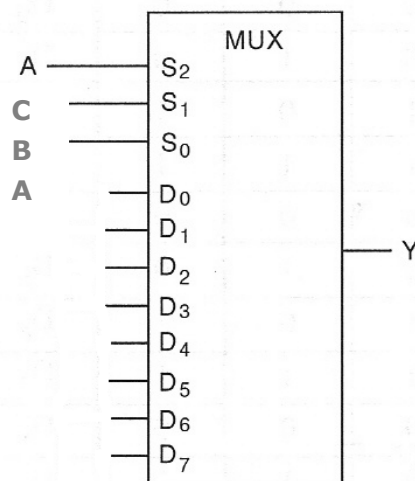
Από τον Πίνακα Λειτουργίας να σχεδιάσετε το λογικό κύκλωμα με τη χρήση πολυπλέκτη 8X1 με τη πιο κάτω διαδικασία:

- ΣΥΝΔΕΟΝΤΑΙ ΟΙ ΕΙΣΟΔΟΙ ΕΠΙΛΟΓΗΣ S_2, S_1 ΚΑΙ S_0 ΜΕ ΤΙΣ ΜΕΤΑΒΛΗΤΕΣ C, B ΚΑΙ A
- ΣΥΝΔΕΟΝΤΑΙ ΟΙ ΕΙΣΟΔΟΙ ΔΕΔΟΜΕΝΩΝ $D_0 - D_7$ ΕΙΤΕ ΣΤΟ ΛΟΓΙΚΟ 0 ΕΙΤΕ ΣΤΟ ΛΟΓΙΚΟ 1 ΑΝΑΛΟΓΑ ΜΕ ΤΙΣ ΤΙΜΕΣ ΕΞΟΔΟΥ ΣΤΟΝ ΠΙΝΑΚΑ ΑΛΗΘΕΙΑΣ

ΠΑΡΑΔΕΙΓΜΑ

ΟΤΑΝ Η ΕΙΣΟΔΟΣ ΕΠΙΛΟΓΗΣ $S_2S_1S_0 = 000$ ΤΟΤΕ ΕΠΙΛΕΓΕΤΑΙ Η ΕΙΣΟΔΟΣ ΔΕΔΟΜΕΝΩΝ D_0 ΚΑΙ $Y = D_0$.

ΑΡΑ Η ΕΙΣΟΔΟΣ D_0 ΠΡΕΠΕΙ ΝΑ ΣΥΝΔΕΘΕΙ ΣΤΟ ΛΟΓΙΚΟ 0 ΩΣΤΕ Η ΕΞΟΔΟΣ ΝΑ ΕΙΝΑΙ 0 ΣΥΜΦΩΝΑ ΜΕ ΤΟΝ ΠΙΝΑΚΑ ΑΛΗΘΕΙΑΣ ΤΗΣ ΛΟΓΙΚΗΣ ΣΥΝΑΡΤΗΣΗΣ:



Συμπληρώστε:

Είσοδοι δεδομένων που συνδέονται στο λογικό 0

Είσοδοι δεδομένων που συνδέονται στο λογικό 1

- **Κύκλωμα IC 74151 - Πολυπλέκτης 8X1**

Δίνεται το IC 74151 για την υλοποίηση της λογικής συνάρτησης. Το κύκλωμα έχει:

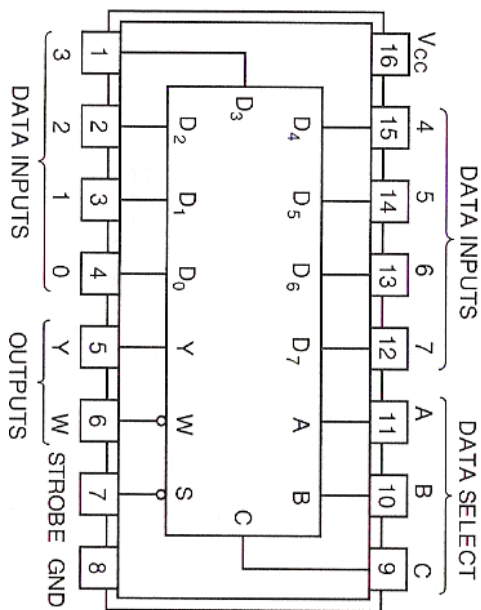
- 8 γραμμές εισόδου δεδομένων $D_0 - D_7$
- 3 γραμμές επιλογής εισόδου $S_0 - S_2$
- 1 έξοδο Y
- Συμπληρωματική έξοδο W
- STROBE - Είσοδος ενεργοποίησης του κυκλώματος ενεργή στο λογικό 0.

Να συνδεσμολογήσετε τη λογική συνάρτηση χρησιμοποιώντας το πολυπλέκτη 8X1:

- Οι τρεις εισοδοι επιλογής S_2, S_1 και S_0 συνδέονται στους διακόπτες της Πειραματικής Κατασκευής (Είσοδοι C, B και A αντίστοιχα).
- $V_{CC} = +5V$
- $GND = 0V$
- $STROBE = 0V$
- Η έξοδος Y συνδέεται στην ενδεικτική λυχνία.

✓ Είσοδοι δεδομένων που συνδέονται στο λογικό 0

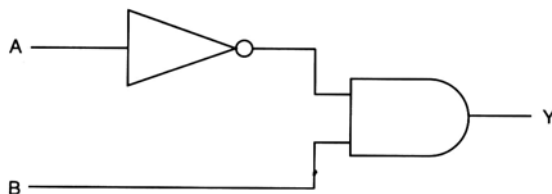
✓ Είσοδοι δεδομένων που συνδέονται στο λογικό 1



$V_{CC} = +5V$
 $GND = 0V$
 $STROBE = 0V$

Με τη βοήθεια των διακοπών να προσομοιώσετε τις εισόδους του κυκλώματος και να επιβεβαιώσετε τη σωστή λειτουργία του κυκλώματος παρακολουθώντας την έξοδο στην ενδεικτική λυχνία με βάση το Πίνακα Αληθείας.

ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 11 - ΣΥΝΘΕΣΗ ΨΗΦΙΑΚΟΥ ΣΥΓΚΡΙΤΗ 1-BIT



Στόχοι

Μετά τη συμπλήρωση αυτής της εργαστηριακής άσκησης, ο μαθητής πρέπει να μπορεί:

- Να συνδεσμολογεί κύκλωμα ψηφιακού συγκριτή 1-Bit με λογικές πύλες και να ελέγχει τη λειτουργία του.

ΥΛΙΚΑ:

- Ψηφιακή πειραματική κατασκευή
- Ολοκληρωμένα κυκλώματα] **IC 7404** **6 Πύλες NOT**
-] **IC 7408** **4 Πύλες AND των 2 εισόδων**
-] **IC 7432** **4 Πύλες OR των 2 εισόδων**
-] **IC 7486** **4 Πύλες EXOR των 2 εισόδων**

ΕΙΣΑΓΩΓΗ

Ο **ΨΗΦΙΑΚΟΣ ΣΥΓΚΡΙΤΗΣ** ΕΙΝΑΙ ΕΝΑ ΣΥΝΔΥΑΣΤΙΚΟ ΚΥΚΛΩΜΑ, ΠΟΥ **ΣΥΓΚΡΙΝΕΙ ΔΥΟ ΔΥΑΔΙΚΟΥΣ ΑΡΙΘΜΟΥΣ**, ΓΙΑ ΠΑΡΑΔΕΙΓΜΑ, A & B ΚΑΙ ΒΡΙΣΚΕΙ ΑΝ ΕΙΝΑΙ ΙΣΟΙ Ή ΠΟΙΟΣ ΑΠΟ ΤΟΥΣ ΔΥΟ ΕΙΝΑΙ Ο ΠΙΟ ΜΕΓΑΛΟΣ:

A > B

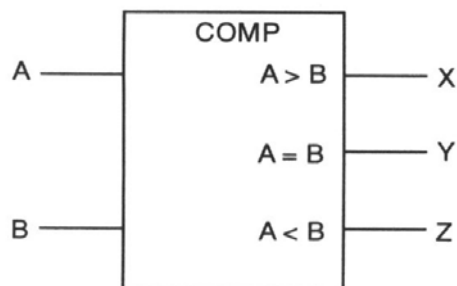
A = B

A < B

Ψηφιακός Συγκριτής 1 Bit

Ο Ψηφιακός Συγκριτής 1 Bit συγκρίνει δύο δυαδικούς αριθμούς 1-Bit, A και B, ως ακολούθως:

X = 1 A > B
Y = 1 A = B
Z = 1 A < B



ΑΣΚΗΣΗ 1 Πίνακας Λειτουργίας

Συμπληρώστε τον Πίνακα Αληθείας για το Ψηφιακό Συγκριτή 1 - Bit και συμπληρώστε τις λογικές συναρτήσεις για τις τρεις εξόδους X, Y και Z:

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			ΣΥΝΘΗΚΗ
A	B	X	Y	Z	

X =

Y =

Z =

ΑΣΚΗΣΗ 1 Συνδυαστικά Λογικά Κυκλώματα

Από τις πιο πάνω λογικές συναρτήσεις , να σχεδιάσετε τα συνδυαστικά λογικά κυκλώματα για τις τρεις εξόδους του Ψηφιακού Συγκριτή 1 - Bit.

Να απαριθμήσετε τις λογικές πύλες που χρειάζονται για να συναρμολογηθεί το κύκλωμα του συγκριτή:

.....

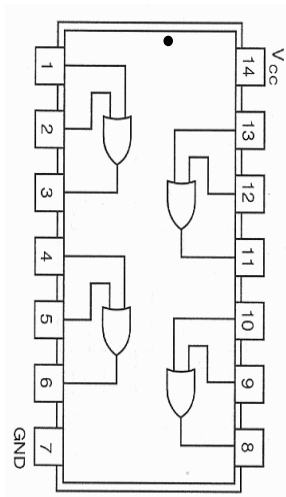
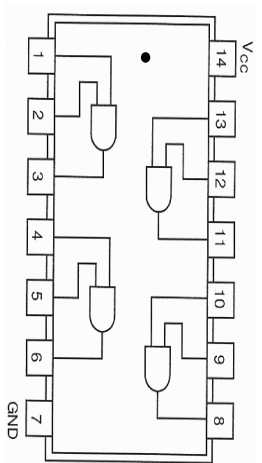
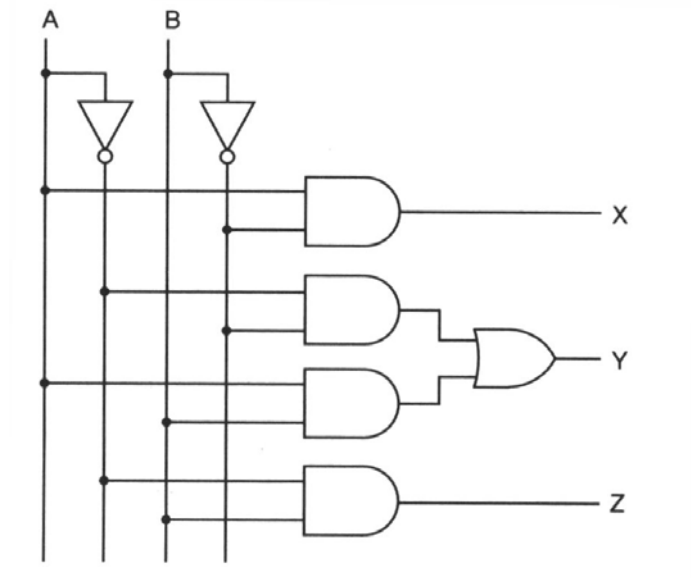
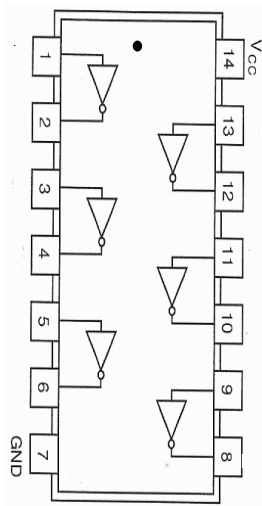
Να ξανασχεδιάσετε το λογικό κύκλωμα για την έξοδο Y , ώστε να υλοποιηθεί με τις πύλες EXOR και NOT.

Y =

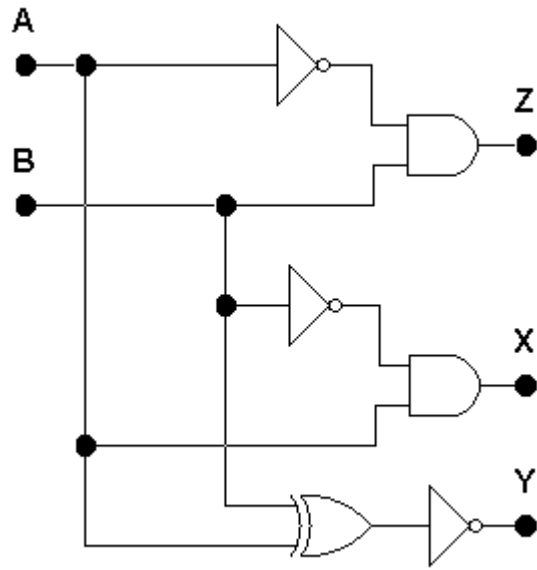
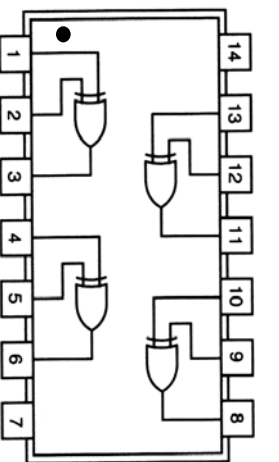
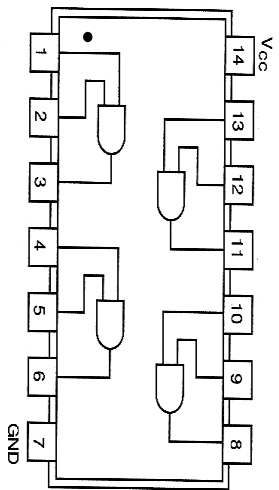
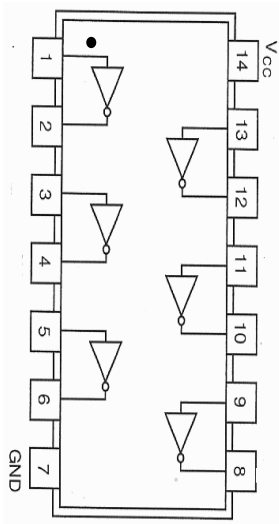
ΠΡΟΠΑΡΑΣΚΕΥΗ:

Πριν προχωρήσετε στο πρακτικό μέρος της άσκησης να σχεδιάσετε τις συνδέσεις του κυκλώματος του ψηφιακού συγκριτή:

Τροφοδοσία: $V_{CC} = + 5V$
 $GND = 0 V$



Με τη χρήση πύλης EXOR



ΔΙΑΔΙΚΑΣΙΑ

- ♦ Να συνδεσμολογήσετε τώρα το λογικό κύκλωμα του συγκριτή στην Πειραματική Κατασκευή όπως το έχετε σχεδιάσει πιο πάνω.
- ♦ Οι εισοδοί A και B του κυκλώματος να συνδεθούν στους διακόπτες της Πειραματικής Κατασκευής και οι έξοδοι X, Y και Z σε τρεις ενδεικτικές λυχνίες LED.
- ♦ Με τη βοήθεια των διακοπών να δώσετε τις τέσσερις λογικές καταστάσεις των εισόδων, να παρακολουθήσετε στις ενδεικτικές λυχνίες τις λογικές καταστάσεις των τριών εξόδων του συγκριτή και έτσι να επιβεβαιώσετε τη σωστή λειτουργία του κυκλώματος με βάση τον Πίνακα Λειτουργίας της Άσκησης 1 πιο πάνω.
- ♦ Να δώσετε οποιασδήποτε σχόλια ή παρατηρήσεις που έχετε διαπιστώσει για τη λειτουργία του κυκλώματος :

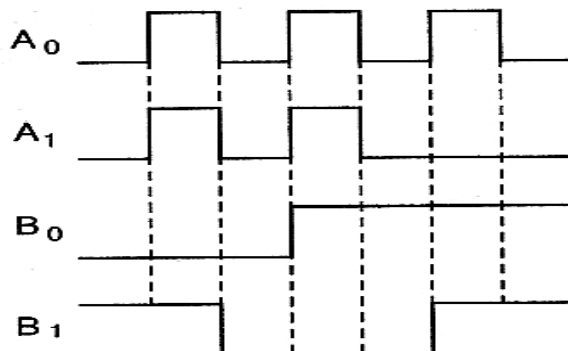
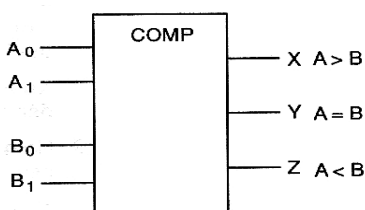
.....

ΑΞΙΟΛΟΓΗΣΗ

1. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων του ψηφιακού συγκριτή 2-bit για τις πιο κάτω εισόδους.

Σημείωση: Για κάθε περίπτωση να γράψετε πρώτα τους δύο αριθμούς που συγκρίνονται, να υπολογίσετε ποιος από τους δύο είναι ο πιο μεγάλος και ακολούθως να δώσετε την αντίστοιχη έξοδο του συγκριτή.

Υπενθυμίζεται ότι για κάθε συνδυασμό εισόδων ενεργοποιείται μια μόνο έξοδος που αντιστοιχεί στη σωστή λειτουργία του κυκλώματος και οι υπόλοιπες δύο παραμένουν στο λογικό 0.



X

Y

Z

Τυπολόγιο

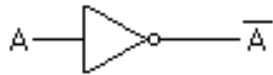
ΛΟΓΙΚΕΣ ΠΥΛΕΣ

ΑΞΙΩΜΑΤΑ ΚΑΙ ΘΕΩΡΗΜΑΤΑ ΑΛΓΕΒΡΑΣ BOOLE

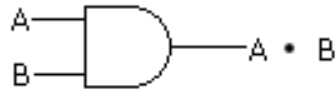
ΑΠΟΔΕΙΞΗ ΑΞΙΩΜΑΤΩΝ ΤΗΣ ΑΛΓΕΒΡΑΣ BOOLE

ΘΕΩΡΗΜΑΤΑ DE MORGAN

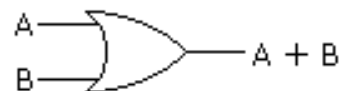
Λογικές Πύλες



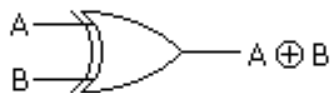
A	NOT A
0	1
1	0



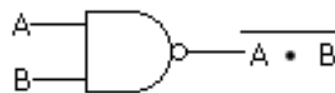
A	B	A AND B
0	0	0
0	1	0
1	0	0
1	1	1



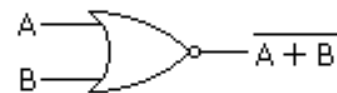
A	B	A OR B
0	0	0
0	1	1
1	0	1
1	1	1



A	B	A XOR B
0	0	0
0	1	1
1	0	1
1	1	0



A	B	A NAND B
0	0	1
0	1	1
1	0	1
1	1	0



A	B	A NOR B
0	0	1
0	1	0
1	0	0
1	1	0

Αξιώματα και Θεωρήματα Άλγεβρας BooleΛΟΓΙΚΗ ΠΡΟΣΘΕΣΗ

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 1$$

ΛΟΓΙΚΟΣ ΠΟΛΛΑΠΛΑΣΙΑΣΜΟΣ

$$0 \cdot 0 = 0$$

$$0 \cdot 1 = 0$$

$$1 \cdot 0 = 0$$

$$1 \cdot 1 = 1$$

♦ ΑΞΙΩΜΑΤΑ

$$A \cdot B = B \cdot A$$

$$A + B = B + A$$

ΑΞΙΩΜΑ ΤΗΣ ΑΝΤΙΜΕΤΑΘΕΣΗΣ

$$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$$

ΑΞΙΩΜΑ ΤΟΥ ΠΡΟΣΕΤΑΙΡΙΣΜΟΥ

$$A + B + C = (A + B) + C = A + (B + C)$$

$$A \cdot (B + C) = A \cdot B + A \cdot C$$

ΑΞΙΩΜΑ ΤΟΥ ΕΠΙΜΕΡΙΣΜΟΥ

♦ ΚΑΝΟΝΕΣ ΤΗΣ ΑΛΓΕΒΡΑΣ BOOLE

$$A + 0 = A$$

$$A + 1 = 1$$

$$A \cdot 0 = 0$$

$$A \cdot 1 = A$$

$$A + \overline{A} = 1$$

$$A + \overline{\overline{A}} = 1$$

$$A \cdot \overline{A} = 0$$

$$A \cdot \overline{\overline{A}} = 0$$

$$\overline{\overline{A}} \cdot B \cdot 1 = A \cdot B$$

$$\overline{\overline{A}} = A$$

$$A + B + 0 = A + B$$

$$\overline{\overline{A}} \cdot \overline{\overline{A}} = A$$

$$A + \overline{\overline{A}} \cdot B = A$$

$$\overline{\overline{A}} + \overline{\overline{A}} = A$$

$$A \cdot (A + B) = A$$

$$A + \overline{A} \cdot B = A + B$$

$$(A + B) \cdot (A + C) = A + B \cdot C$$

Απόδειξη Αξιωμάτων της Άλγεβρας Boole

$$A + AB = A$$

$$A(1 + B) = A \cdot 1 = A$$

$$A(A + B) = A$$

$$AA + AB = A + AB = A$$

$$A + \overline{A}B = A + B$$

$$A + AB + \overline{A}B = A + B(A + \overline{A})$$

$$\Rightarrow A + B \cdot 1 = A + B$$

$$(A + B)(A + C) = A + BC$$

$$AA + AC + AB + BC$$

$$\Rightarrow A + AC + AB + BC$$

$$\Rightarrow A + AB + BC$$

$$\Rightarrow A + BC$$

Θεωρήματα De Morgan

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$\overline{A + B + C} = \overline{A} \cdot \overline{B} \cdot \overline{C}$$

$$\overline{A \cdot B \cdot C} = \overline{A} + \overline{B} + \overline{C}$$

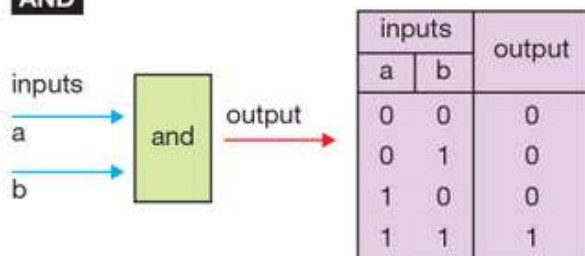
Βιβλιογραφία

Τεχνολογία Ψηφιακών Ηλεκτρονικών Β' Τάξης ΔΤΕ - ΥΑΠ 1998

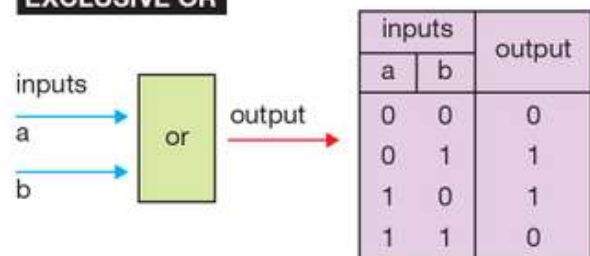
Τεχνολογία Ψηφιακών Ηλεκτρονικών Γ' Τάξης ΔΜΤΕΕ -ΥΑΠ 2000

Logic circuits

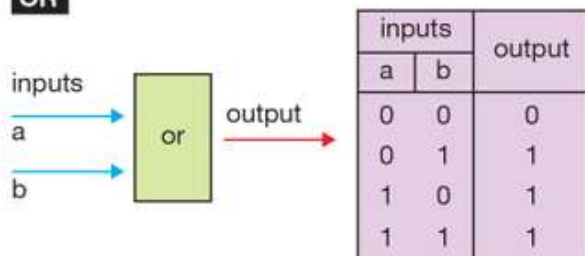
AND



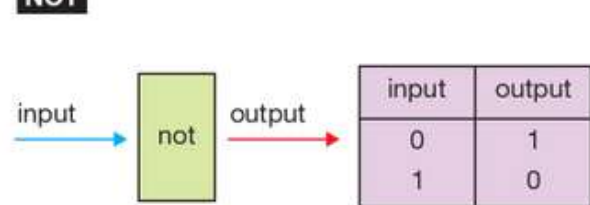
EXCLUSIVE OR



OR



NOT



© 2010 Encyclopædia Britannica, Inc.